TURING 图灵电子与电气工程丛书

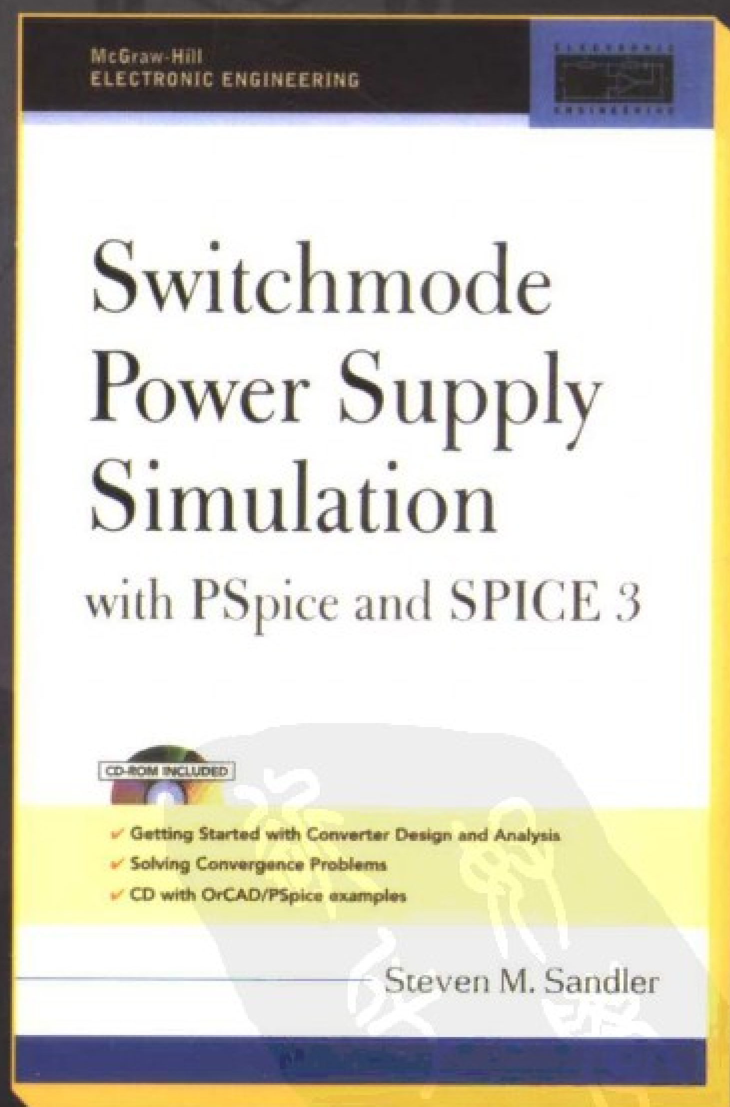
McGraw Hill Education

tyw藏书

开关电源仿真

PSpice和SPICE 3应用

Switchmode Power Supply Simulation with PSpice and SPICE 3



[美] Steven M. Sandler 著
尹华杰 等译



人民邮电出版社
POSTS & TELECOM PRESS

TURING 图灵电子与电气工程丛书

开关电源仿真

PSpice和SPICE 3应用

Switchmode Power Supply Simulation with PSpice and SPICE 3

[美] Steven M. Sandler 著

尹华杰 等译

McGraw-Hill ELECTRONIC ENGINEERING

Switchmode Power Supply Simulation with PSpice and SPICE 3



✔ Getting Started with Converter Design and Analysis
✔ Solving Convergence Problems
✔ CD with OrCAD/PSpice examples

Steven M. Sandler

人民邮电出版社

北 京

图书在版编目（CIP）数据

开关电源仿真：PSpice 和 SPICE 3 应用 / （美）桑德勒（Sandler,S.M.）著；尹华杰等译．—北京：人民邮电出版社，2007.10
（图灵电子与电气工程丛书）
ISBN 978-7-115-16449-0

Ⅰ．开…　Ⅱ．①桑…②尹…　Ⅲ．电路—计算机仿真—应用软件，PSpice，SPICE 3　Ⅳ．TM13

中国版本图书馆 CIP 数据核字（2007）第 093267 号

内 容 简 介

本书完整阐释了建模的基础及 SPICE 仿真的方法，内容涵盖了电路仿真技术的各个方面，包括磁性器件的 SPICE 建模、EMI 滤波器设计、Buck 拓扑变换器、反激变换器、低压降线性调压器、DC-AC 变换、功率因数校正、Boost 和 Sepic 变换器、仿真性能的改进，以及仿真收敛性问题的解决等，并提供了许多仿真实例。

本书可作为从事电路、电力电子仿真与设计的工程技术人员和相关专业高校师生的参考书。

图灵电子与电气工程丛书

开关电源仿真

PSpice 和 SPICE 3 应用

◆ 著　　　　［美］Steven M.Sandler
　译　　　　尹华杰　等
　责任编辑　朱　巍

◆ 人民邮电出版社出版发行　　北京市崇文区夕照寺街 14 号
　邮编　100061　　电子函件　315@ptpress.com.cn
　网址　http://www.ptpress.com.cn
　北京铭成印刷有限公司印刷
　新华书店总店北京发行所经销

◆ 开本：700×1000　1/16
　印张：14
　字数：291 千字　　　　2007 年 10 月第 1 版
　印数：1 – 4 000 册　　　2007 年 10 月北京第 1 次印刷

著作权合同登记号　图字：01-2007-2671 号

ISBN 978-7-115-16449-0/TM

定价：45.00 元

读者服务热线：(010)88593802　印装质量热线：(010) 67129223

版 权 声 明

Steven M. Sandler, *Switchmode Power Supply Simulation with PSpice and SPICE 3*, ISBN 0-07-146326-7.



译 者 序

在最近10多年里，电力电子技术在国内外蓬勃发展，相应的仿真方法和软件也大量出现，并得到了广泛应用。与此相应，国内出版了许多关于仿真的好书，大大方便了从事电力电子开发和研究的人。但美中不足的是，这类书籍的内容往往限于介绍仿真的方法及仿真软件的操作，这对于采用常规结构和参数、使用常用器件的成熟电路的仿真与设计可能是足够的，但对于需要深入研究的电路的仿真，对于采用新参数、新结构、新器件的电路的仿真，可能就远远不够了。因为在这类仿真中，往往会出现许多使仿真难以进行下去的问题，往往有些新器件缺少现成的或精确的模型。在许多介绍仿真的书籍中，难以找到这类问题的解答。

与我有同感的人应该感谢Steven M. Sandler先生，他在1996年就出版了*SMPS Simulation with SPICE 3*一书，该书可以解答人们在应用SPICE进行电力电子仿真时遇到的大部分问题。10余年过去了，电力电子技术取得了长足进展，仿真技术和软件也有了新的发展，Sandler先生通过对旧版的更新、扩充，终于推出了本书。

本书主要有三个特色，一是教读者如何为各种器件建立(及选择)精确的或快速的仿真模型，这是一般的仿真书籍所没有的；二是提供了大量的仿真心得体会和可行的操作步骤，教读者在遇到各种仿真问题时，如何由简到繁、按部就班地进行处理，并最终解决问题；三是提供了许多来自实际工程的仿真实例①，让读者不枉读此书。

本书的中文翻译工作得到了Sandler先生本人及AEi Systems公司资深工程师Danny Chow先生的协助。Sandler先生解答了译者的一些疑问，并为中文简体版撰写了“致中国读者”提供了更准确的图片；Chow先生对译稿进行了校阅，并提出了许多宝贵的修改意见。华南理工大学电力学院雅达实验室的王志强副教授审阅了中文译稿；研究生胡君、黄志、超明、张治涛、郭建龙、王向臣、林炯康、王世闻、曹少泳、李金安、刘增磊、肖如晶、周艳青、韦立学、罗永吉等试读了译稿，对部分译文提出了修改意见。藉此机会，译者对他们的工作表示衷心感谢。

译者才疏学浅，译词失当、疏漏之处在所难免，敬请读者不吝指正。

尹华杰 于广州华南理工大学

2007年2月1日

① 本书实例及附带资源请登录图灵公司本书配套网页免费下载。——编者注

致中国读者

I was very pleased when I learned that this book would be translated into Chinese. This made it clear that SPICE was of global interest and more importantly that SPICE crossed the language barriers. Though we, as individuals may speak different languages, we can communicate our ideas and we can each act as both teachers and students; all learning from each other and all teaching each other.

It is my hope that you will find this book to be helpful and that you will use what you learn from it in your future experiences. I also hope that you will build upon it, adding your own experiences and knowledge that you will offer back to the engineering community so that it will evolve over time.

Please feel free to share your questions, ideas and criticisms so that the next generation will be even better.

当得知本书即将出版中文简体版时，我非常高兴。这不仅表明 SPICE 是一个全球性的工具，更重要的是，它表明 SPICE 跨越了语言的障碍。尽管我们语言不通，但我们可以交流思想，可以彼此既做老师又做学生，互相学习，互相指点。

我衷心希望本书将对你有所帮助，也希望你在未来的实践中，能够用到书中的知识，并用所积累的经验和知识扩充本书。

请将你的疑问、想法或批评无所保留地反馈给我，以使本书的下个版本变得更好。

Steven M. Sandler



前　言

本书的前一版出版于1996年，到如今，有些事情发生了变化，有些事情却依旧未变。

在未曾变化的事情中，有两件最值得提及，一是对更好模型的渴望，二是对更快仿真速度的需求。我最初进行仿真是在自己"超快速的"133MHz计算机上。当时我想，如果有一台更快的计算机，那么SPICE中存在的所有问题不都将迎刃而解了吗？今天，虽然在具有2.6GHz处理器、512MB内存的计算机上进行仿真，但我仍然会埋怨仿真速度太慢。不错，计算机技术在发展，仿真模型也在发展，1996年我们仿真的是100kHz的变换器，而今天常见的是1MHz～2MHz的功率变换器。

另一个未曾变化的事情是，我仍然经常接到类似"我们没有时间仿真"、"仿真结果无法提供精确的解答"之类的抱怨。

自本书的前一版本出版以来，许多事情也发生了变化。设计周期缩短了，性能要求却变得更加难以满足。相比1996年的器件，今天的单片器件集成更多的技术，拥有更多的功能和特征。由于这些原因，我主张必须将SPICE或其他仿真工具的能力发挥到可能的极限。

另一个变化是，许多元件制造商加入了SPICE的行列。许多半导体制造商发布其器件的SPICE模型，电容器制造商和电感器制造商也是如此。许多集成电路制造商也发布了SPICE模型，有些甚至提供基于因特网的仿真工具，其中预置了他们的器件模板。器件模型在精度方面总体来说得到了提高，但需要注意的是，仍然有许多很不好的模型在不断地发布。

为使本书尽可能实用，本书在前一版本基础上做了多处改变。首先，更新了一些实例电路，以反映当前的技术水平，并为许多实例电路添加了实测结果。这些实例证明，如果从精确的模型入手，SPICE将可以提供十分精确的结果。其次，扩展了线性调压器这一章。这类设备看似简单且技术含量"低"，然而我在这类设备的设计中仍然发现了许多问题。可以预期的是，这些新增内容将增进人们对这类设备的运行情况及围绕它们的问题的理解。最后，增加了专门讲述有源功率因数校正(PFC)的一章。PFC已经成为广泛应用的一种技术，我希望这些新增内容可以对读者很有用。

最后祝各位仿真开心。

Steven M. Sandler

目 录



第1章 绪 论

计算机建模与仿真领域的技术正快速发展，随着计算机速度的提高、计算能力的增强，新软件也随之提供了更加强大的功能。对于设计工程师以及从事设计的公司来讲，技术上的这种进步具有极大的益处。本书旨在讲述如何利用计算机的建模能力，以及如何进行功率电路的仿真。

1.1 为何仿真

我曾不止一次被问及(通常是被我的上司问及)，为什么总是要用更新、更快的计算机及软件？为什么要在参加会议和培训班上花费许多宝贵的经费？在对这些问题进行了深入思考之后，我得出了以下结论。

- 仿真节省经费

  在生产期之前未能发现的设计缺陷有可能延迟计划，从而显著增加产品成本，仿真则有助于这类错误的早期发现。Monte Carlo 仿真及最坏情况仿真可以帮助获得最高的生产率。在仿真的帮助下，昂贵的部件和系统可以在不被损坏的情况下得到有效的跟踪和调试。

- 仿真节省时间

  在计算机上对电路进行仿真，比建造、调试实际的电路要快得多。

- 仿真使不可测成为可测

  计算机仿真允许工程师以最坏情况值或恶劣环境条件对电路进行评估。但要建造实际的电路并使其包含所有最坏情况的元件值，或者要测量太阳耀斑对电路性能的影响之类的任务，则是极具挑战性的，而仿真则可以很容易地对这类条件进行评估。

- 仿真提高安全性

  仿真允许对故障状态进行评估，这类故障也许是对人身有危险的。飞行员要花费相当多的时间来进行紧急状态仿真，而不是制造实际的事故来获得锻炼。

1.2 本书中采用的SPICE语法

本书假定读者已经掌握了进行 SPICE 基本操作的知识，特别是掌握 Cadence De-

sign Systems 公司的 PSpice，如果没有这些知识，建议读者先浏览 SPICE 软件附带的手册。在 Cadence Design Systems 公司的网站 www.orcad.com 或 www.ema-eda.com 上，有一个 Demo 版的 PSpice 可供下载。本书使用的语法总体上遵从 SPICE 2 或 SPICE 3，但在建模过程中利用了 SPICE 语言的几个关键 PSpice 扩展，这些扩展极大地增强了仿真的效率以及对功率 IC 运行的不同方面进行建模的能力(具体请参考 1.3 节)。

本书旨在帮助读者将 SPICE 应用于设计与分析过程中，强烈建议读者运行仿真实例，以便很好地理解该软件的功能以及建模技术。本书的所有实例电路，都是为了在 OrCAD 的 Capture 及 PSpice 环境下进行仿真而设计的，当然，它们也可以用在与 PSpice 兼容的其他 SPICE 版本下。经过少许修改(在下一节讲述)，几乎任何 SPICE 软件都可以用来进行仿真。另外，这里介绍的设计和建模技术对许多不同种类的仿真器都是适用的。为了读者的方便，附带的资源中包含了本书的部分电路、电路原理图和 SPICE 的网表。

我之所以选用 Cadence/OrCAD PSpice，有以下几个原因。

- PSpice 仿真器将最新的技术引入了模拟与混合信号设计软件之中。
- 它是电力电子及相关应用最好的 SPICE 仿真器。该仿真器所带的库包含了大量的功率半导体模型，包括 IGBT、SCR、triac(三向可控硅)、功率 MOSFET 和功率 BJT 等。所有这些模型都具有非加密的 ASCII 文本文件格式，很容易进行编辑。
- 在 Cadence/OrCAD 提供的众多功能模块中，有一个是软件建模工具，该工具可使读者根据制造商提供的数据表参数轻松地建立自己的元件模型。
- 所有的功率器件都采用成熟的子电路结构，因此可以描述十分逼真的行为。PSpice 的行为建模工具十分强大，应用极其广泛。
- Cadence/OrCAD 致力于改善其产品，不断地增强其软件的功能、加入提高生产率的特性。
- Cadence/OrCAD 拥有一批学识渊博的技术支持人员，他们注重与工程师在工作上密切配合，尽可能提高其软件的生产效率。
- PSpice 是当今占主导地位的、基于 SPICE 的仿真器。

1.3 PSpice、SPICE 3 及其他 SPICE 扩展

本书的大部分模型及电路元件采用 SPICE 2G.6 语法。在任何可能的情况下，都采用基本语法，以使模型可以在不同的仿真器中使用。但有些关键元件的建模采用了 PSpice 定义的(或 Berkeley 的)SPICE 3 语法扩展。SPICE 3 拥有一种任意非独立源(或称 B 元件)，它使得所用的电压、电流和其他物理量可以用数学公式表示。PSpice 则对 E-和 G-受控源元件的语法做了更进一步的扩展，以加入大量的行为建模结构，包括数学表达式、逻辑 If-Then-Else 表达式等。PSpice 和 SPICE 3 都可以创建具有(或不

具有)滞后特性的开关,这类开关的使用同样十分广泛。

新的 SPICE 3 元件具备更大的灵活性和更高的性能,后面将对这类元件的语法、行为和其他一些 SPICE"扩展"进行简单介绍。读者可以从文献[5]中获得更多的信息。

在对功率器件中常见的非线性大信号行为进行模拟时,需要用到任意的 X-Y 传递函数。尽管 SPICE 2 中的多项式数学特征描述方法得到了普遍接受,但却存在极大的局限性,因此,Berkleley 的 SPICE 3 所提供的更为灵活的行为数学表达式得到了广泛应用。此外,偶尔也要用到程序类的行为,为了产生这种功能,PSpice 使用了 If-Then-Else 语法。在某些版本的 SPICE 中,这一"语法扩展"也被加入到了 Berkeley SPICE 3 的 B—元件中,但并非所有的 SPICE 版本都如此。有些 SPICE 供应商提供一个表格类型的函数,采用一系列 X-Y 数据点来定义传递函数。PSpice 也支持表函数,但 If-Then-Else 语法具有一个优越于表模型的地方,即在 If-Then-Else 语法中,传递函数在各 X-Y 数据点之间可以是非线性的,而表模型仅仅支持点之间的线段插值。

3

非线性 PWM 集成芯片的模型需要用到锁存器、触发器等基本的数字逻辑函数。这些函数在 PSpice 中可以用好几种方法进行有效的建模,但若使用 SPICE 2 的多项式语法建模,也许就过于复杂了。所以,另一个 PSpice 语法扩展——布尔逻辑表达式,被用于对数字函数进行建模。

如果仿真器支持 SPICE 3 的函数,并等效支持 PSpice 的扩展,那么就可以轻易地翻译本书所用的语法。

PSpice 是以 Berkeley 的 SPICE 为基础的,然而在仿真算法、图形用户界面、高级多任务分析以及模型支持等方面,它相对原始的 Berkeley 版本已经有了显著的增强。

下面给出了 Berkeley SPICE 3 元件的语法和 PSpice 行为扩展的语法,同时用一些例子来说明如何将这些语法扩展翻译到其他 SPICE 仿真器。

1.4 非线性非独立源(B、E、G 元件)

1.4.1 数学表达式

任意非独立源(B 元件)的作用是用数学表达式来表示瞬时传递函数。这里,B 元件是标准的 Berkeley SPICE 3 元件。其中的[*EXPR*],即给 *V* 和 *I* 赋值的表达式,可以是任何节点电压和任何元件电流的任意函数,或者是传统的数学函数的变种。在 PSpice 中,则用 E-和 G-受控源元件来实现这种功能。

格式:B*name N*+*N*−[I = *EXPR*] [V = *EXPR*]

SPICE 3 实例:
```
B 1 0 1 I = sqrt(cos(v(1)/(v(2,3))))
B4 outp outn V = exp(i(vdd)^2)
B1 1 0 V = V(2) * abs(I(V1)) + V(3)
B3 1 2 V = I(R1)
```

B2 2 3 I = {V(7)* Sin(Time)}*

注意：部分 SPICE 仿真器（但决不是全部）允许在 B 元件表达式中使用关键词 Time、Freq 或 Temp。

4

格式：*Ename*$N+N-$Value = {*EXPR*}

Gname$N+N-$Value = {*EXPR*}

PSpice 的等效实例：　G1　0　1

value = { $\sqrt{\cos(v(1)/(v(2,3)))}$ }

```
E4 outp outn value = {exp(pwr(I(vdd),2))}
E1 1 0 value = {V(2)* abs(I(V1)) + V(3)}
E3 1 2 value = {I(R1)}
G2 2 3 value = {V(7)* Sin(Time)}
```

在 Berkeley SPICE 3 的语法中，任意源的语法都以字母 B 开始。$N+$ 和 $N-$ 分别表示正节点和负节点；V、I 参数的值则分别表示器件两端的电压和流过器件的电流。与 PSpice 不同，在 B 元件中，电流控制源（G 元件）和电压控制源（E 元件）没有区别。若给定的是“$I=$”，则输出的为电流源；若给定的是“$V=$”，则输出的为电压源。在这两个参数中，必须给定一个，且只能给定一个。

1.4.2　PSpice 中的 If-Then-Else 实例

在前面数学表达式中出现的[*EXPR*]里，也可以包含一个特殊的 If-Then-Else 逻辑表达式。在后面的 PSpice 实例中将会看到，这种结构在功率 IC 的建模中最为常用，然而许多 SPICE 供应商却没有等效的语法来支持这一特性。

格式：*Ename* N+N−Value = {IF(*Evaluation*,*Output_Value 1* or *Expression*, *Output_Value 2* or *Expression*)}

简化格式：*Ename* N+N−Value = {if(*Evaluation* is true, then V(N+,N−) = *Output_Value 1*, else v(N+,N−) = *Output_Value 2*)}

其中，*Evaluation*、*Output_value*、*Expression* 可以包含 1.4.1 节中讨论过的任何数学表达式，或包含布尔运算。实质上，这里对可以使用的表达式的长度和复杂性没有提出任何限制。*Evaluation* 表达式可以使用大于（>）或小于（<）测试，但不允许使用相等测试。

1.4.3　If-Then-Else 实例

1. 用户自定义电平的 3 输入与非门

PSpice：e1 4 0 value={if(v(1)>1.5, if (v(2)>1.5, if (v(3)>1.5, 0.3,3.5), 3.5), 3.5)}

Translation: If v(1) is greater than 1.5, then if v(2) is greater than 1.5, then if v(3) is greater than 1.5, then v(4)=0.3; else v(4)=3.5

5

2. 3 区域限幅器

PSpice: el 4 0 value = {if (v(1)< .5, v(1)*.5+.25, if (v(1)> 1.53, 1.54, v(1)))}
Translation: If v(1) is less than .5, then v(2) = v(1)*.5 + 2.5; else if v(1) is greater than 1.53, then v(2) = 1.54; else v(2) = v(1)

3. 比较器

PSpice: el 3 0 value = {if(v(1,2)<0,5,.2)}
Translation: If voltage difference v(1)−v(2) is less than 0, then v(3) =5; else v(3) =.1

4. 电压控制决策

PSpice: el 2 0 value={if(v(vctrl)<0, v(3), v(4))}
Translation: If vctrl is less than 0, then v(2)=v(3); else v(2)=v(4)

1.5 数字逻辑函数

PSpice 的 If-Then-Else 元件扩展可用于创建数字逻辑函数模型，这是通过在[*EXPR*]函数中使用电平测试以及布尔运算来实现的。PSpice 是一个真正本地化的混合模式仿真器，其程序中嵌入了全数字的逻辑仿真器。PSpice 中也包含了不同逻辑器件家族的数字模型，以及精确的晶体管表示或 IBIS(I/O 缓冲接口规范)表示。由于布尔逻辑方法的高效性和简单性，PSpice 选用了二值逻辑方法来进行数字逻辑函数建模，而没有选用其他两种数字仿真方法。

E/G 元件的表达式[*EXPR*]可以由布尔运算及“数学表达式”一节中的任意函数组成。实际上，这里对可以使用的表达式的长度或复杂性没有任何限制。逻辑运算包括以下运算：

& - And | - Or

1.5.1 PSpice 实例

```
ENand 5 0 Value={If((V(1)>800mV)&(V(2)>800mV)&(V(3)>800mV),0,5)}
EOr 5 0 Value = {If ((V(1)>800mV) | (V(2)>800mV), 5, 0)}
Elnv 3 0 Value = {IF (V(1)>800mV, 0, 5)}
```

1.5.2 PSpice 实例的 FFLOP 网表

```
.SUBCKT FFLOP1875 1 2 11 12 5 6
* CLK D R S QB Q
X1 7 4 2 8 NAND31875_0
X2 8 3 10 9 NAND31875_0
```

```
X3 1 8 10 7 NAND31875_1
X4 4 9 1 10 NAND31875_0
X5 4 7 6 5 NAND31875_1
X6 5 10 3 6 NAND31875 _0
X7 11 4 INV1875
X8 12 3 INV1875
.ENDS FFLOP1875
*
.SUBCKT NAND31875_0 1 2 3 4
* Nand Gate with 0V initial output voltage, Node 4
E 1 5 0 VALUE={IF((V(1)>800mV)&(V(2)>800mV)&(V(3)>800mV),0,5)}
R1 5 4 40
C1 4 0 50P IC = 0
.ENDS NAND31875_0
*
.SUBCKT NAND31875_1 1 2 3 4
* Nand Gate with 5V initial output voltage, Node 4
E 1 5 0 VALUE = {IF ((V(1)>800mV) & (V(2)>800mV) & (V(3)>
800mV), 0, 5 )}
R1 5 4 40
C1 4 0 50P IC = 5
.ENDS NAND31875_1
*
.SUBCKT INV1875 1 2
E 1 3 0 VALUE = {IF (V(1)>800mV, 0, 5)}
R1 3 2 10
C1 2 0 20P IC = 5
.ENDS INV1875
```

1.5.3　PSpice 实例——采用数学公式实现与非门时的网表

```
.SUBCKT X_gate A B out
R1A B 1meg
E1 3 0 Value={(1+tanh(1000*(1.5-v(A))))*(1+tanh(1000*(1.5-v(B))))}
R2 3 4 1
C1 4 0 1n
.ENDS
```

1.6　开关元件(S/W 元件)

开关是大多数功率电子仿真的关键部件，为了加快仿真速度，开关常用来替换半导体器件。PSpice 中有三种类型的开关，依据不同的特性，分别适合于不同的应用。

最常用的一种是具有滞后特性的开关，如果仿真器支持所有的标准 Berkeley SPICE 3 元件，那么这个开关可以直接使用而无需改变任何语法。这类开关只是在最近才作为基本元件加入到 PSpice 中的。

1. SPICE 3 语法

格式：S*name* *N*+*N*−*NC*+*NC*−*modelname*[ON][OFF]
格式：W*name* *N*+*N*−*vname* *modelname*[ON][OFF]
实例：S1 1 2 3 4 switch1

```
.Model switch1 SW Ron = 0.1 Roff = 1G
Vt = 1 Vh = 0.5
```

实例：W1 1 2 Vsense switch1

```
.Model switch1 CSW H Ron = 1m Roff = 1G
It = 1 Ih = 0.5
```

在 SPICE 3 中，电压控制开关以字母 S 开头。N+和 N−表示至开关端口的连接；节点 NC+和 NC−分别代表正控制点和负控制点。设备的模型名(modelname)是必需的，但初始条件是可选的。ON 或 OFF 确定 DC 工作点计算时的开关状态。电流控制开关则以字母 W 开头，相应的语句定义了一个电压源，其电流用于控制开关。在其他方面，两者的模型参数及运算是相同的。

为了描述开关的特性，每个开关需要一个 .Model 语句，且模型的类型参数必须是 SW。*R*on 是导通电阻，*R*off 是关断电阻，*V*t 是阀值电压，*V*h 则是滞后电压。

在 PSpice 中，不论开关的类型是具有滞后特性的，还是具有平滑转换区的，都采用 .Model 语句中的模型参数来定义。在 PSpice 中，滞后开关的设置方法如下所述。

2. PSpice 语法——具有滞后特性的开关

格式：S*name* *N*+*N*−*NC*+*NC*−*modelname*
格式：W*name* *N*+*N*−*vname* *modelname*

实例：S1 1 2 3 4 switch1

```
.Model switch1 VSWITCH Ron = 1m Roff = 1G
Vt = 1 Vh = 0.5
```

实例：W1 1 2 3 4 switch1

```
.Model switch1 ISWITCH Ron = 0.1m Roff = 1G
It = 1 Ih = 0.5
```

在较老版本的 PSpice 中没有提供具有滞后特性的开关，作为替代，可以使用一个子电路表示来创建这个函数，并用传递参数替换模型参数。

3. PSpice 子电路语法——具有滞后特性的开关

```
.Subckt SWhyste NodeMinus NodePlus Plus Minus PARAMS:
```

8

```
+ RON = 1 ROFF = 100MEG VT = 1.5 VH = .5
S5 NodePlus NodeMinus 8 0 smoothSW
EBcrtl 8 0 Value = {IF (V(plus)-V(minus)>V(ref), 1, 0 )}
EBref ref1 0 Value = {IF (V(8)>0.5, {VT-VH}, {VT + VH})}
Rdel ref1 ref 70
Cdel ref 0 100p IC = {VT+VH}
Rconv1 8 0 10Meg
Rconv2 plus 0 10Meg
Rconv3 minus 0 10Meg
.Model smoothSW VSWITCH (RON = {RON} ROFF = {ROFF }
+ VON = 1 VOFF = 0)
.Ends SWhyste
```

开关模型使得 PSpice 可以描述近乎理想的开关，然而，这种开关不是完全理想的，即其电阻不能从零跳变到无穷大，而必须始终取有限的正值。如果开通电阻和关断电阻选择恰当的话，那么同电路中的其他阻抗相比，二者可以等效于 0 或无穷大。开关的滞后特性是用 Vh 参数来描述的，例如，在 $Vt+Vh$ 时，电压控制型的开关处于开通状态，电阻为 Ron；而在 $Vt-Vh$ 时，则处于关断状态，电阻为 $Roff$。

开关这样的高非线性理想元件的使用，将会引起电路节点电压产生很大的不连续性。伴随着开关状态的变化，阻抗迅速变化，将引起数值的取舍或收敛问题，这将引起错误的结果或导致时间步长选择困难。因此往往采用以下的步骤来改善开关的行为特性。

- 以电路的其他元件参数做参照，将开关的阻抗值设置得仅仅够高或够低，从而可以忽略即可。如果选择接近于所有场合下"理想"值的开关阻抗，将加重不连续问题。当然，在对 MOSFET 等实际器件建模时，开通电阻应该调节到实际的水平(该值取决于被建模器件的尺寸)。
- 如果必须使用大范围的开通/关断电阻比值($Roff/Ron > 1E+12$)，在进行瞬态分析时应该减小误差的容限，这可以通过将 .OPTION TRTOL 参数设置成小于其默认值 7.0 来实现。出现开关跨接在电容器两端的情况时，参数 .OPTION CHGTOL 的值也应该降低，这两个参数的建议值分别为 1.0 和 1E-16。这些变化告知 PSpice 在开关点附近运行时需更加小心，从而避免因电路响应的迅速变化而产生误差。

9

4. 平滑转换开关

除滞后开关外，还有另外两种十分有用的开关模型，这两种开关的优点是，在 ON 和 OFF 状态之间，其转换区域更加可控、更加平滑，这对仿真的收敛性大有帮助，因此，在开关不要求有滞后特性时，推荐采用这类开关。

在这两个开关模型中,一个模型采用的是子电路方法,使用了一个受控源;另外一个则是在 PSpice 的 S/W 元件中,采用不同的模型参数来实现。再次强调,这些开关不具有滞后特性。

5. PSpice 语法——平滑转换开关

格式:*Sname N+N−NC+NC−modelname*
格式:W*name N+N−vname modelname*
实例:S 1 1 2 3 4 switch1

```
.Model s1 VSWITCH Ron = 1m Roff = 1G Von = 1
Voff = 0.5
```

实例:W1 1 2 3 4 switch1

```
.Model s1 ISWITCH Ron = 0.1m Roff = 1G Ion = 1
Ioff = 0.5
```

其中,*V*on/*I*on 是设置 ON 状态的控制量;*V*off/*I*off 是设置 OFF 状态的控制量。转换区域中的电阻由以下表达式设定:

$$Rs = \exp(Lm + 3 \cdot Lr \cdot (Vc - Vm)/(2 \cdot Vd) - 2 \cdot Lr \cdot (Vc - Vm)^3/Vd^3)$$

其中,Vc = 控制节点上的电压

Lm = 电阻均值的对数 = $\ln((RON \cdot ROFF)^{1/2})$

Lr = 电阻比值的对数 = ln(RON/ROFF)

Vm = 控制电压的均值 = (VON + VOFF)/2

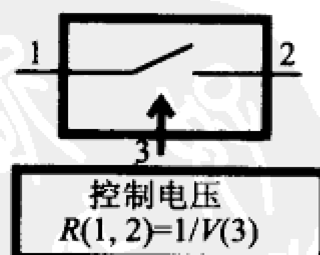
Vd = 控制电压的差值 = VON − VOFF

文献[33]给出了几个类似的电阻函数,并针对它们的使用做了说明。

以下基于 SPICE 2 的子电路实际上就是一个电压控制的电阻,因此可以用作开关或电位计,这是在 SPICE 2 中创建开关函数的最简单方法。该开关由一个电压控制的电流源(G 元件)绑回到自身构成,其网表列出如下。

开关网表

```
*OPEN WHEN V(3,0)=0,
*CLOSED WHEN V(3,0)<>0
*ON RESISTANCE IS 1/V(3)
*OFF RESISTANCE IS 1E12
.SUBCKT SWITCH 1 2 3
 R1 1 2 1E12;Off Resistance
G1 1 2 POLY(2)1 2 3 0 0 0 0 0 1
.ENDS
```



该开关的使用十分简单。在控制输入端(节点 3)上施加 0V 的电压,将断开开关,断开的电阻是 1E12 Ω = *R*1,根据需要,该阻值可以更改;而在开关的控制输入端(节点 3)施加任何非零电压时,将闭合开关,相应的电阻为 1/*V*(3)。例如,若对控制输入

10

端施加一个0到1V的电压脉冲，则将使从端口1到端口2看到的阻值发生改变，变化的范围是从1E12 Ω变到1 Ω。

注意：某些SPICE程序要求在电压受控源的输入端之间跨接一个电阻，以便形成到地的DC通路。

注意：某些情况下，当模型中使用的是本书描述的S元件开关时，这些开关就可以用电压控制电阻或平滑转换开关方案来替换。图1-1给出了三种不同开关的仿真结果及传递函数。

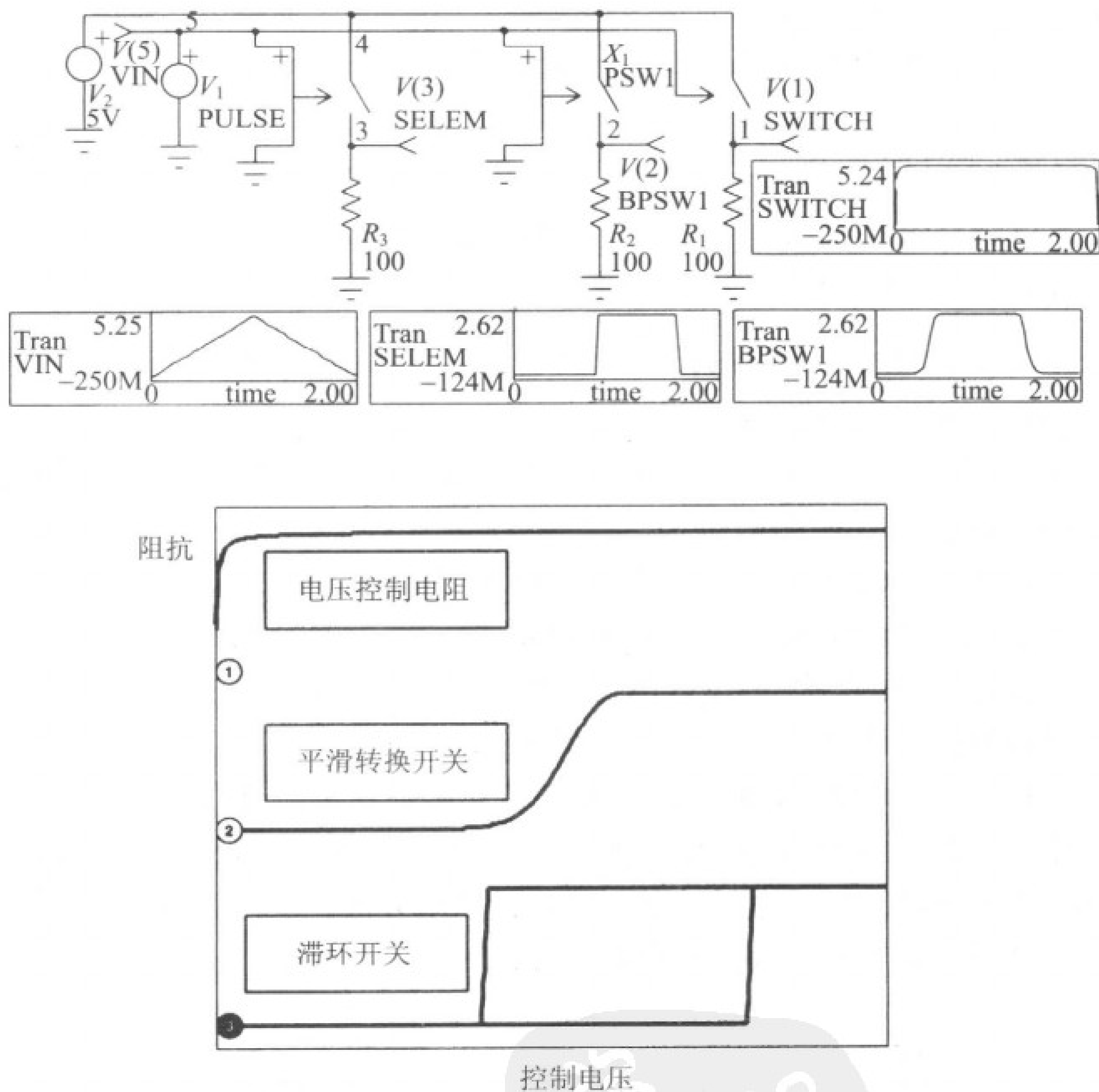


图1-1　PSpice滞环开关(SELEM)、电压控制电阻(SWITCH)、PSpice平滑转换开关(PSW1)等的传递函数

1.7　本书附带资源

本书附带资源中包含了出现在本书的部分模型、电路、原理图以及图表。电路原理图采用了OrCAD Capture/PSpice格式。Capture是原理图的输入程序，专为PSpice

仿真器而设计；Probe 则是一个后处理程序，它通过使用波形图以及强大的信号处理函数，来分析 SPICE 的输出结果。

读者可以从 OrCAD 的网站 www.orcad.com 免费获得 OrCAD/PSpice 的评估版软件。

1.8 本书使用的基于 SPICE 的分析类型

1. 工作点分析(Operating point analysis)

产生电路的工作点，包括节点电压，电压源的电流等。

工作点分析属于 DC 分析(DC analysis)，其任务是在电感器短路、电容器开路的情况下，确定电路的静态 DC 工作点。称作“初始瞬态解”(Initial Transient Solution)的 DC 分析在进行瞬态分析之前将被仿真器自动执行，以确定瞬态初始条件；而称作“小信号偏置解”(Small Signal Bias Solution)的 DC 分析则在进行 AC 小信号分析之前被仿真器执行，以便为所有的非线性器件确定线性的小信号模型。需要注意的是，这两种工作点计算可以是不同的，具体取决于所用的 DC 激励源和瞬态激励源。 11

2. 传递函数分析(Transfer function analysis)

产生小信号 DC 传递函数。

传递函数分析用于计算输出节点输出对输入源的小信号比值，以及确定电路的输入、输出阻抗，这一分析可用于确定滤波电路的小信号增益及输入、输出阻抗。任何非线性模型，如二极管、晶体管等，首先要基于 DC 偏置点进行线性化，然后才能进行小信号 DC 分析。 12

3. 敏感性分析(sensitivity analysis)

产生某个输出变量对所有电路变量(包括模型参数)的 DC、AC 敏感性数据。

敏感性功能采用直接方法[34]为 DC、AC 分析提供敏感性计算，DC 敏感性是同 DC 工作点相关的。SPICE 使每个器件的每个参数独立地产生扰动，然后计算在一个输出变量(要么是节点电压，要么是支路电流)上引起的差别。由于解答是一个函数而非一个数值，因此，在高敏感性的元件上，结果可能是高非线性的或表现出二阶效应，也可能计算失败因而显现出很低但却非零的敏感性。由于每个变量都按其全值的一小部分进行扰动，因此零值参数将不被分析。当试图发现电路运行的最坏情况时，这个分析是极其有用的。找出最敏感的部件，相应改变它们的参数值，电路的性能就可以评估出来了。

4. DC 分析(DC analysis)

在一个循环或两个嵌套的循环中,通过对一个或两个独立源进行扫描,从而产生一系列的 DC 工作点。

DC 分析应用在那些对静态变量(如电压调整率、负载调整率,或功率变换器的 DC 调制增益等)存在依赖关系的应用场合。DC 函数是 DC 分析功能中的一个特殊子集,它通过对电压源和(或)电流源进行扫描,并在每一步的源值上计算 DC 工作点,从而获得一系列的 DC 工作点。每一步,它都可以保存 DC 电压、电流及计算所得的器件/模型参数。DC 语句定义了将被扫描的源,并确定它们的扫描步长。在 DC 扫描中,可以扫描一个或两个源。如果涉及两个源,则在第二个源的每步数值上,第一个源都将在整个变化范围内被扫描一遍,这个功能选项对于获得半导体设备的输出特性或计算负载线十分有用。

5. AC 分析(AC analysis)

13

生成电路的频率响应/伯德图,产生幅值、相位、实部及虚部数据。

AC 分析用于估算许多运行特性,本书涵盖了其中的很多内容,它可以用来确定电路的稳定性、阻抗及滤波器衰减等特性。

在 SPICE 中,AC 分析计算的是电路的小信号响应,输出变量被记录为频率的函数。在进行 AC 分析之前,SPICE 首先计算电路的 DC 工作点,基于该工作点,确定电路中所有非线性器件的线性化小信号模型,最后在给定的频率范围内,对所获得的线性化电路进行分析。为了使 AC 分析产生有用的数据,建立适当的 DC 电路偏置十分重要。例如,对于一个运放,其偏置在线性区与在饱和区相比,所得到的 AC 结果是不同的。

尽管 AC 分析进行的是正弦稳态分析,但不应该将其同采用大信号正弦波的瞬态(时域)分析相混淆。AC 分析进行的是小信号分析,其中所有的非线性都是经过线性化的。例如,如果一个晶体管增益级电路的 DC 偏置产生的增益是 10,则该增益将保持为 10,而不管输入值是多少。如果输入是 1,输出将为 10;如果输入为 100,输出将为 1000,即该增益是线性化的。然而,在非线性条件下,晶体管的增益将随着输入的增加而迅速下降。激励源 Vname 1 0 SIN …仅用于非线性时域分析,不应该同频率响应的激励源 Vname 1 0 AC 1 相混淆。

关于混频的说明:AC 分析是单频率分析,每次仅分析一个频率,因此,AC 分析对于实现信号混合的电路没有什么用处。为了看到混频的结果,必须运行瞬态分析,并利用傅里叶变换,将输出波形转换到频域。

6. 瞬态分析(Transient analysis)

运行非线性时域仿真。

瞬态分析是在任何给定的时间间隔里，以时间函数的形式来计算电路响应，包括节点电压、电压源电流等在内的输出数据都可以进行记录。在瞬态分析中，各种独立源都可以具有自主的时变激励源信号。

通常，在开始开关电源仿真时，都必须要有一组预设的运行条件。在 .TRAN 语句中应用关键字 UICs（利用初始条件），将使 SPICE 跳过初始瞬态（工作点）求解（在不使用该关键字的正常情况下，瞬态分析之前必然要求取初始瞬态解）。如果使用了该关键字，则在各元件中设定的“IC = ”指标以及在 .IC 语句中设定的数值将被作为初始条件的唯一来源，瞬态分析将从这些数值开始进行。

14

7. 傅里叶分析（Fourier analysis）

傅里叶分析为估算时域波形中的谐波含量提供了一个简单的工具，这个分析可以用来确定一些运行特性，如开关电源的传导发射特性，正弦波输出的变换器谐波含量等。傅里叶分析虽然可以由 SPICE 来完成，但通常都采用一个独立的数据后处理程序来实现，它的处理对象是 .PRINT 瞬态分析的输出数据。

8. 温度分析（Temperature analysis）

SPICE 允许电路的温度或某个特定元件的温度发生变化。

在使用 SPICE 进行电路仿真时，采用的全局温度为 27℃，这个温度可以利用 .TEMP 命令进行改变。此外，通过对某单个器件的温度进行设置，还可以仿真温度梯度或仿真一个“热”器件。单个器件的温度可以在该器件的调用行中直接设置，或在 .Model 语句中设置。

尽管 Monte Carlo 分析、最坏情况分析、优化分析等不是 SPICE 3 的固有部分，但大多数供应商已将它们加入到仿真功能中。它们也是开关电源研究与设计中极具价值的功能。

9. Monte Carlo 分析与最坏情况分析（worst-case analysis）

电路仿真是 Monte Carlo 容限分析的理想应用，器件容限变化的影响用其他方法是很难评估的。想像一下：坐在实验室里拣选电阻、电容及其他器件，试图找到具有最坏情况容限的极端器件，并将它们安放在自己的电路里。这可行吗？

这类研究通常由最坏情况分析或 Monte Carlo 分析来完成，这两种分析似乎可以互换，但实际上它们很不相同。

最坏情况分析确定最坏情况的电路性能，但无法确定性能的统计权值。作为一般规律，如果最坏情况值容易确定，则最好采用最坏情况分析。然而，在许多情况下，为了产生最坏情况的结果，很难知道哪个器件的参数必须更改，以及确切的更改方向。

15

Monte Carlo 分析提供的是统计权值，它自身并不提供最坏情况结果，它常用于计

算某个特定运行特性的均值以及标准偏差。与最坏情况分析相比，Monte Carlo 分析需要的时间长得多，因为它需要进行许多仿真。

10. 优化器分析（Optimizer analysis）

优化器分析是 PSpice 一个强大的功能特性，它以用户设定的设计目标为基础，允许在器件参数值的变化范围内，自动进行一系列的仿真和测量。它可以在限定的数值范围内对电路变量进行扫描，例如，对于确定 EMI 滤波器的衰减元件这一设计目标，优化器分析就十分有用。

16

第 2 章　磁性器件的 SPICE 建模

2.1　简介

磁性器件是大多数功率电子设备必不可少的部分，在仿真中使用的磁性器件模型必须忠实地再现或预测电路的行为。在功率电路中，其他器件大都具有源自标准器件的预定模型，而磁性器件却很少有标准化的，它们通常都是为特定应用而专门设计的。大多数情况下，磁性器件的模型（至少是模型中的器件参数值）必须随着每个新电路的仿真而改变。

PSpice 内建四个基本的磁性器件模型：

- ☐ 线性电感器模型
- ☐ 理想变压器模型
- ☐ 耦合电感器模型
- ☐ 非线性磁芯模型

所有这些模型对于仿真都极其有用，但要想得到符合实际的正确模型，在使用的时候还需多加小心。

稍后将看到，模型在某些情况下可能戏剧性地失效，而给出明显错误的结果。而大多数情况下，误差是十分细微的，比如，变压器中寄生参数引起的噪声及振铃的细节可能没被正确再现。变负荷绕组间的交叉调整、高频绕组的损耗，以及耦合滤波电感器中的纹波电流分布等，也常在没能正确建模的物理量之中。这类问题通常是由所采用模型中的缺陷引起的，大部分可以校正。

一个常见的建模问题的出现是由于未能对两类基本结构的变压器（即结型和网孔型变压器）进行正确建模。图 2-1 展示了这两种变压器类型，并给出了适用于每类变压器的电路方程。

结型变压器广泛应用于功率变换设备，在电路原理图获取（Schematic Capture）程序中常用的就是这种类型，此外，它也用来创建具有多绕组的理想变压器。网孔变压器则广泛应用于多相供电场合，也出现在耦合滤波电感器及其他磁控设备中。此外也有组合了网孔结构和结型结构变压器特点的磁路设备。在电网络中，以上两类变压器的表现极不相同。在仿真中，用一类替换另一类将导致根本的错误，如图 2-2 的例子所示。

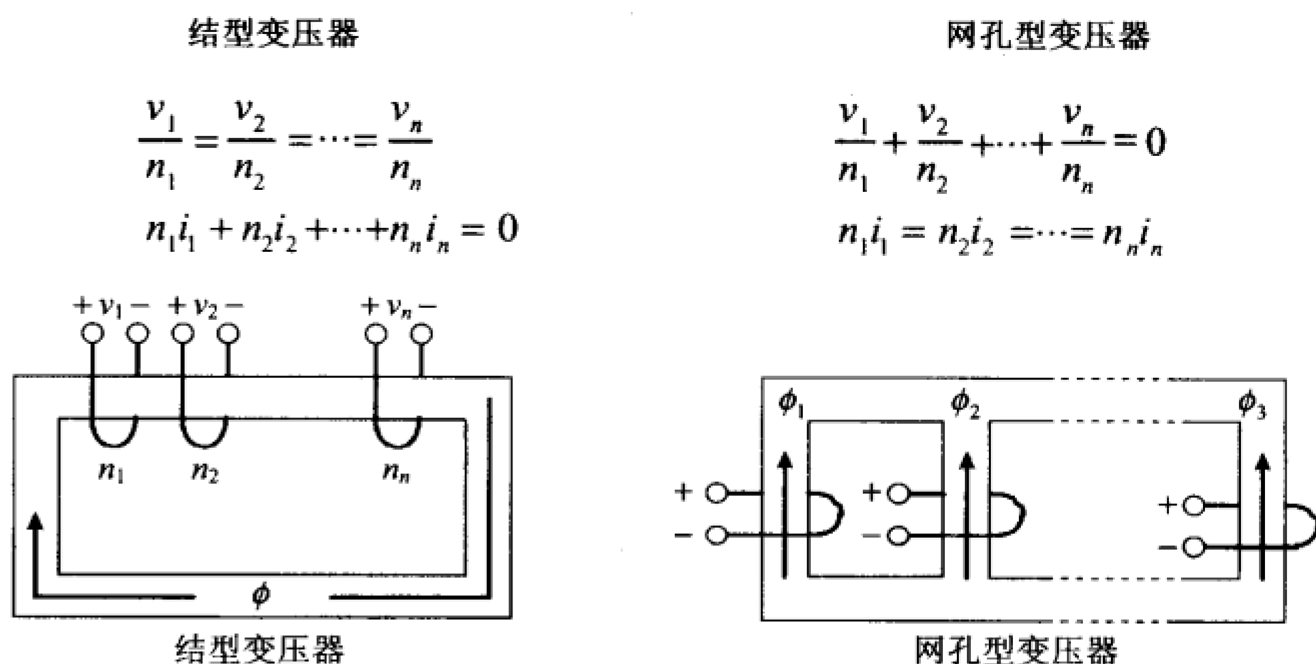


图 2-1　两种基本变压器类型

图 2-2 所示是一个三绕组、三芯柱的网孔变压器。如果选用一个简单的三绕组理想变压器(如图 2-2 右上角所示)来仿真这个变压器,则输出电压的相位仅在某些激励下正确。例如,如果中心绕组受到激励,那么其他两个绕组上的电压就是正确的,但如果某个外侧芯柱上的绕组受到激励,如图 2-2 左下角所示,则仿真出来的电压(如图 2-2 右下角所示)就是不正确的。这个例子代表了一个明显的建模错误,也说明了为什么建模必须小心进行的原因。例子中选用的模型可以正确地表示结型变压器,但却不能正确表示网孔型变压器。

18

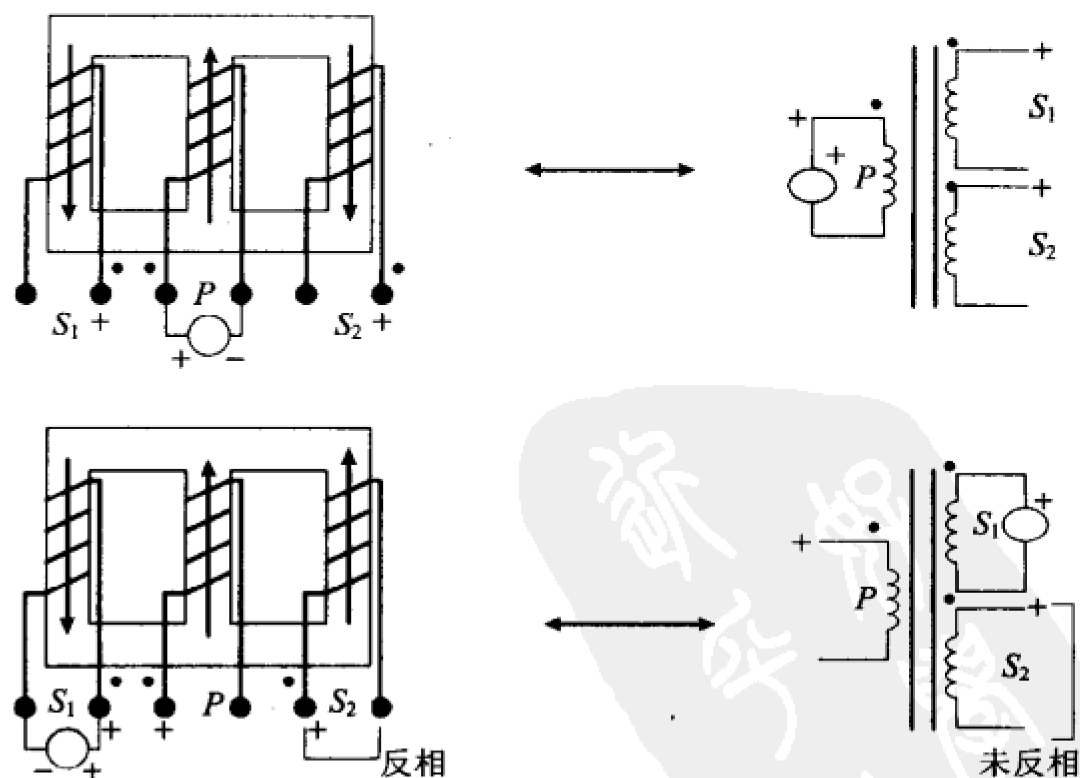


图 2-2　网孔型变压器的建模需要小心,这个例子说明错误是很容易产生的

大多数仿真问题可以通过使用基本SPICE模型的扩展模型来避免。为磁性器件创建这种扩展模型的最可靠方法是以磁性器件的实际物理结构为基础来进行建模。在2.4节，利用磁阻建模法，对隐藏在磁性器件物理模型之后的原理进行了推导和描述。同模型的简单产生方式相比，这个方法具有许多优点。物理模型保存了仿真模型同实际器件之间的关系，这意味着，例如，如果仿真显示某个寄生电感元件引起了过大的电压振铃，就可以直接将其归结到该元件相关的设备结构上，这就要求我们对设备进行重新设计，以降低该问题的影响。仿真与设计之间的这种交互，是一个强大的武器，器件与仿真模型之间原始联系的保存，也有助于避免建模错误，有利于对仿真结果进行说明。

2.2 SPICE中的理想元件

2.2.1 无源元件

SPICE中内建的模型可以对电路行为提供合理的一阶近似，但令人遗憾的是，大部分电路必须设计成能够应付二阶效应。即使在最低要求的情况下，为了获得所需要的性能水平，电路偶尔也必须具有对一阶近似进行校正的能力。大多数情况下，寄生和二阶效应是随频率变化的。

许多读者，尤其对于SPICE的新手，在使用一个无源器件(譬如一个电感器或一个电容器)时，并不清楚他们所使用的是一个理想元件。对于理想元件而言，寄生参数，如等效串联电阻(ESR)、寄生电感等，并未包含在模型之中。SPICE有意这样做是为了让读者可以利用元件理想特性的优点，然而，寄生参数完全有可能占据主导地位，更有可能变成电路设计的灾难。因此，精确的表示是实际仿真的一个基本的部分。

电子电路总是在有限的电磁频谱之上进行建模。在描述一个电气元件的运行行为时，没有必要从DC一直描述到RF、微波、可见光、X射线，甚至于到γ射线的频谱，那样模型不仅将变得十分复杂，还将降低精度，并提供许多不必要的信息。

只有当电路元件的尺寸比感兴趣的最高频率(最高频必须在可见光的波段以下)波长还要小的时候，SPICE求解的节点方程才是有效的，即使在这一限制下，有用的频率范围仍可从千分之几赫兹到多兆赫兹，高低频率的差别高达15个数量级。图2-3所示的电抗图，显示了在这一频率范围内寄生电感和电容的预期范围。深黑阴影的区域代表通常的R－L－C电路以及印刷电路板技术实际所能达到的阻抗数值；浅灰色阴影的阻抗区域则可以看成是寄生参数开始变得重要的转折区域；浅灰色阴影区与非阴影区之间的边界代表最小的电容或电感寄生值，因此对于单个分离元件而言，取得非阴影区域的阻抗数值是不实际的。该图表明，在高频时，应该使用较小尺寸的微波集成电路；而在低频时，由于阻抗范围很宽广，应该采用较大的几何尺寸(与平常在PC卡技术中看到的器件尺寸相比)。

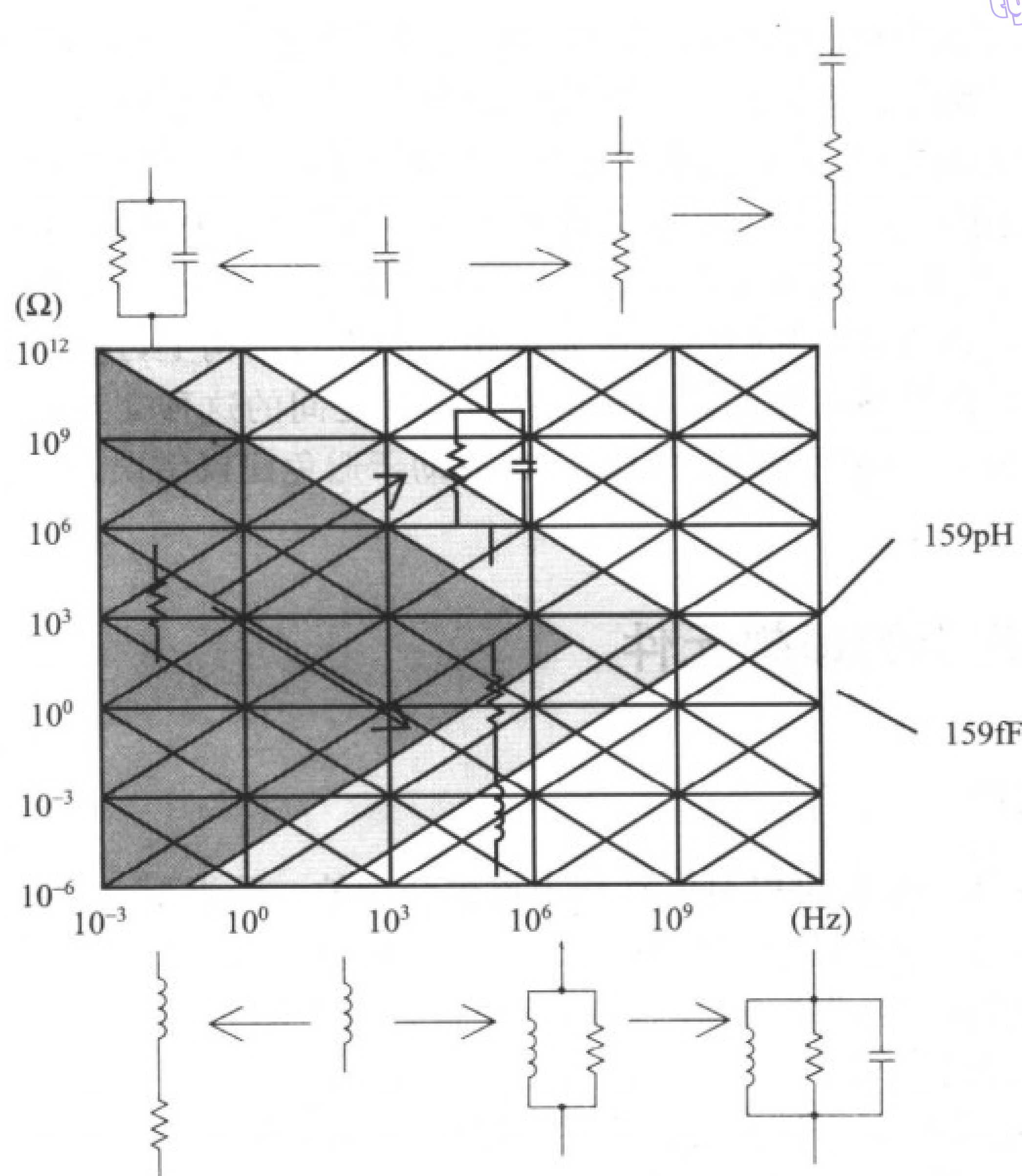


图 2-3　R－L－C元件建模的电抗图

各种元件建模时应该添加的寄生器件情况，如图 2-3 中嵌入的小图所示。首先是电阻器，它主要定义在 DC 情况下，在高频下，它转变为有效电容器或电感器，其阻抗收敛值为自由空间的阻抗除以介电常数的平方根(对于 PC 卡而言，这个数值大约在 125Ω 附近)。类似地，电容器和电感器的阻抗在高频下趋向于传播媒介的阻抗，而在频率趋向 DC 时则变成电阻性质。

20

2.2.2　变压器

使用 SPICE 进行变压器仿真，通常的方法是先确定在每个绕组上看到的开路电感，再在一对耦合电感器上添加耦合系数。这一技术基本上丢弃了与漏感、磁化电感等相关的物理意义，且无法插入非线性磁芯，但它确实提供了一个创建起来简单、仿真高效的变压器模型。这种耦合电感器类型的变压器模型和它的相关方程以及它与添加了漏感、磁化电感理想变压器模型之间的关系，将在下一节讨论。

21

为了使一个变压器模型能够更好地表达实际的物理过程，有必要构建一个理想的变压器，并对其磁化电感和漏感分开进行建模。理想变压器的特征在于，它保持了图 2-4 中所示的电压和电流关系，并且其耦合系数为 1，磁化电感为无穷大。与真实变压

器不同，理想变压器可以在 DC 下运行，这个性质对于 DC－DC 转换器运行的建模是很有用的。

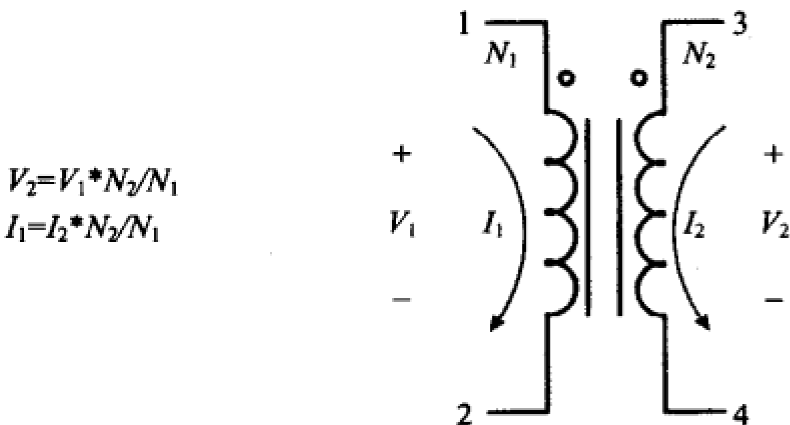


图 2-4 理想变压器及其电压与电流关系

表示理想变压器的 SPICE 子电路，有时被称作 XFMR，TURNS 子电路也可完成类似的功能，不同的是，其匝比参数等于 1/NUM(匝数)。

理想变压器的 SPICE 等效电路如图 2-5 所示，它实现了以下方程：

$$V_1 * \text{ratio} = V_2$$

$$I_1 = I_2 * \text{ratio}$$

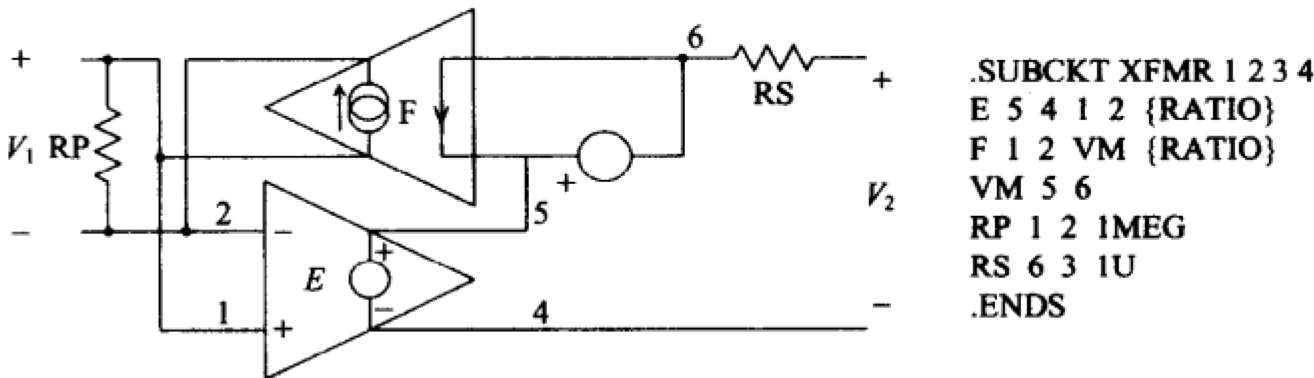


图 2-5 理想变压器(XMFR 或 TURNS)的模型允许在 DC 状态下运行，为了实现完整的变压器模型，其中还可以添加磁化电感、漏感以及饱和磁芯。利用参数传递，可以对任意匝数比的变压器进行仿真

在图 2-5 中，电阻 RP 和 RS 用于防止在端子 1 和端子 2 间开路，或端子 3 和端子 4 直接连接到电压源的应用情况下出现奇点。RATIO 是绕组 1、2 对绕组 3、4 的匝数比，极性“点”(同名端)标志在端子 1 和端子 3 上。对于多绕组的拓扑，则可以采用这种两端口表示[3,4]的组合进行仿真。

22

2.3 PSpice 耦合电感器模型

耦合电感器模型是变压器的经典网络表示，如图 2-6 所示，该模型假定变压器可以用一个电感器表示，电感器各绕组的电感为(L_1，L_2，…，L_n)，各绕组之间还存在一系列的互感(M_{12}，M_{13}，…，M_{1n}，…，M_{mn})。

L_1 4 5 1μH
L_2 6 7 2μH
L_3 8 9 3μH
M_{12} L_1 L_2 .999
M_{23} L_2 L_3 .950
M_{13} L_1 L_3 .995

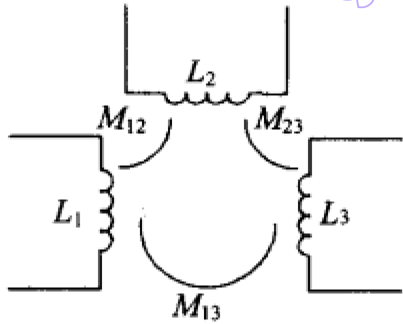


图 2-6　SPICE 耦合电感模型及相应的网表

注意：在 PSpice 中，如果所有的电感器耦合具有相同的耦合值，则耦合元件也可以写为“Kall L1 L2 L3 *Couple_value*”的形式。

写成矩阵形式为：

$$\begin{bmatrix} V_1 \\ \cdot \\ \cdot \\ \cdot \\ V_n \end{bmatrix} = \begin{bmatrix} L_{11} & \cdot & M_{ij} & \cdot & M_{1n} \\ \cdot & L_{22} & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot & \cdot \\ \cdot & \cdot & \cdot & \cdot & \cdot \\ M_{n1} & \cdot & \cdot & \cdot & L_{nn} \end{bmatrix} \begin{bmatrix} \left(\frac{\mathrm{d}i_1}{\mathrm{d}t}\right) \\ \cdot \\ \cdot \\ \cdot \\ \left(\frac{\mathrm{d}i_n}{\mathrm{d}t}\right) \end{bmatrix} \tag{2.1}$$

写成代数形式时，两绕组变压器的方程为：

$$\begin{aligned} v_1 &= (L_1)\frac{\mathrm{d}i_1}{\mathrm{d}t} + (M_{12})\frac{\mathrm{d}i_2}{\mathrm{d}t} \\ v_2 &= (M_{12})\frac{\mathrm{d}i_1}{\mathrm{d}t} + (L_2)\frac{\mathrm{d}i_2}{\mathrm{d}t} \end{aligned} \tag{2.2}$$

23

互感也可以换一种形式，用耦合系数 k_{ij} 来表示，下面是一个典型的例子：

$$k_{12} = \frac{M_{12}}{\sqrt{L_1 L_2}} \tag{2.3}$$

在变压器中，k_{ij} 通常十分接近于 1，图 2-6 所示为一个耦合电感的典型 PSpice 网表。

以上给出的是一个抽象模型，而大多数工程师会从具有漏感、磁化电感以及匝数比的电路模型来考虑变压器问题，图 2-7 给出了这种模型的一个实例，其电路方程为：

$$\begin{aligned} v_1 &= (L_{11} + L_{12})\frac{\mathrm{d}i_1}{\mathrm{d}t} + (n\,L_{12})\frac{\mathrm{d}i_2}{\mathrm{d}t} \\ v_2 &= (n\,L_{12})\frac{\mathrm{d}i_1}{\mathrm{d}t} + (L_{22} + n^2 L_{12})\frac{\mathrm{d}i_2}{\mathrm{d}t} \end{aligned} \tag{2.4}$$

两个模型之间的关系为：

$$\begin{aligned} L_1 &= L_{11} + L_{12} \\ L_2 &= L_{22} + n^2 L_{12} \end{aligned}$$

$$M_{12} = nL_{12}$$
$$k_{12} = \frac{nL_{12}}{\sqrt{(L_{11}+L_{12})(L_{22}+n^2L_{12})}} \quad (2.5)$$

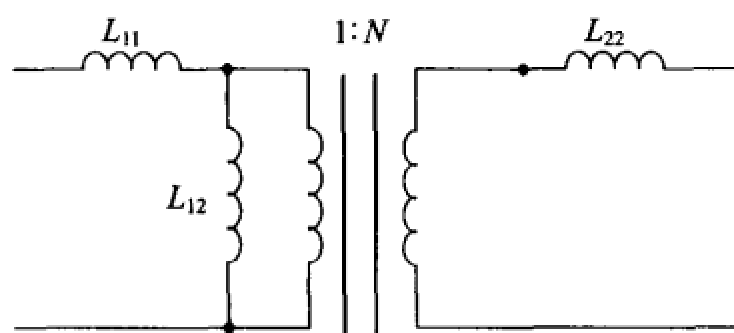


图 2-7 Pi 模型的结构

要使用上述耦合电感器模型，必须首先确定 Pi 模型中的参数值，然后将之转换成耦合电感器模型的数值。对于两个或三个绕组的变压器，这是一个很直接的过程，但对于四个或更多个绕组的情况，转换关系则变得十分复杂，这时，最好仍然采用物理模型，并使用 PSpice 中提供的理想元件来实现。

24

耦合电感器模型可能还存在其他问题：在典型的变压器中，磁化电感（L_{12}）可能是 5 mH，而漏感可能仅有 0.5μH，差别高达 10^4。为了精确重建（表示）这种差别，k 的数值必须设置足够精确。当 $n = 1$ 时，对应上述情况的 k 值为 $k_{12} = 0.99990$，求解公式(2.5)可以说明上述问题：

$$L_{11} = L_1 - \frac{k_{12}}{n}\sqrt{L_1L_2}$$
$$L_{22} = L_2 - nk_{12}\sqrt{L_1L_2} \quad (2.6)$$
$$L_{12} = \frac{k_{12}}{n}\sqrt{L_1L_2}$$

漏感 L_{11} 和 L_{22} 是两个大数间的微小差别，一般情况下 k_{ij} 往往需计算到小数点后 4 位。

2.4 磁阻模型与物理模型

在仿真磁性器件时，基本的问题是如何将设备的物理结构转换成等效电路，因为 PSpice 是使用等效电路进行设备仿真的，磁阻建模与对偶变换相结合，为实现这一任务提供了一种途径。磁阻建模将创建一个磁路模型，该模型可以被转换成电路模型。

表 2-1 列出了电路和磁路之间一系列的对偶量，比较表中每行对应方程的形式，可以辨识下述对偶量：

❑ 电动势(V)和磁动势(F)；

❑ 电场强度(E)和磁场强度(H)；

❑ 电流密度(J)和磁通密度(B)；

❑ 电流(I)和磁通(Φ)；

❑ 电阻(R)和磁阻(R')；

☐ 电导率(σ)和磁导率(μ)。

表 2-1　电路和磁路的对偶量

电　路	磁　路
$V \equiv$ 电压（降）（电动势）	$F \equiv NI =$ 磁压降（磁动势）
$E \equiv$ 电场强度	$H \equiv$ 磁场强度
$V = -\int \overline{E} \bullet \mathrm{d}\bar{l}_c = El_c$	$F = \oint \overline{H} \bullet \mathrm{d}\bar{l}_m = Hl_m$
$E = \dfrac{V}{l_c}$	$H = \dfrac{F}{l_m} = \dfrac{NI}{l_m}$
$J \equiv$ 电流密度	$B \equiv$ 磁通密度
$J = \sigma E$	$B = \mu H$
$\sigma \equiv$ 电导率	$\mu \equiv$ 磁导率
	$\mu_0 = 4\pi \times 10^{-7}$ H/m
$I \equiv$ 电流	$\phi \equiv$ 磁通
$I = -\int_s \overline{J} \bullet \mathrm{d}\bar{s} = JA_c$	$\phi = \int_s \overline{B} \bullet \mathrm{d}\bar{s} = BA_m$
$R \equiv$ 电阻	$R' \equiv$ 磁阻
$R = \dfrac{V}{I} = \dfrac{l_c}{\sigma A_c}$	$R' = \dfrac{F}{\phi} = \dfrac{l_m}{\mu A_m} = \dfrac{N^2}{L}$
$G = 1/R \equiv$ 电导	$P = 1/R' \equiv$ 磁导

25

磁阻的计算方式与电阻相同，也就是说，它由磁路的尺寸和磁导率(μ)确定。对于截面积 A_m 不变的情况，磁阻为：

$$R' = \frac{l_m}{\mu A_m} \tag{2.7}$$

其中，$\mu = \mu_0 \mu_r$，$\mu_r =$ 相对磁导率。

磁路的电感直接同 R' 和 N(绕组的匝数)相关：

$$L = \frac{N^2}{R'} = N^2 P \tag{2.8}$$

及

$$M_{12} = \frac{N_1 N_2}{N_{12}} = N_1 N_2 P_{12}$$

其中 $P =$ 磁导 $= 1/R'$。

图 2-8 所示的例子展示了一个磁芯存在气隙的简单电感器的磁阻模型的建立过程，其建立过程如下。

(1) 分割磁芯(含气隙)为小段，并赋给每段一个磁阻(如图 2-8b 所示)。

(2) 计算每段的磁阻。

(3) 赋给绕组一个磁动势源 $F = NI$。

26

(4) 绘出图 2-9 所示的等效网络。

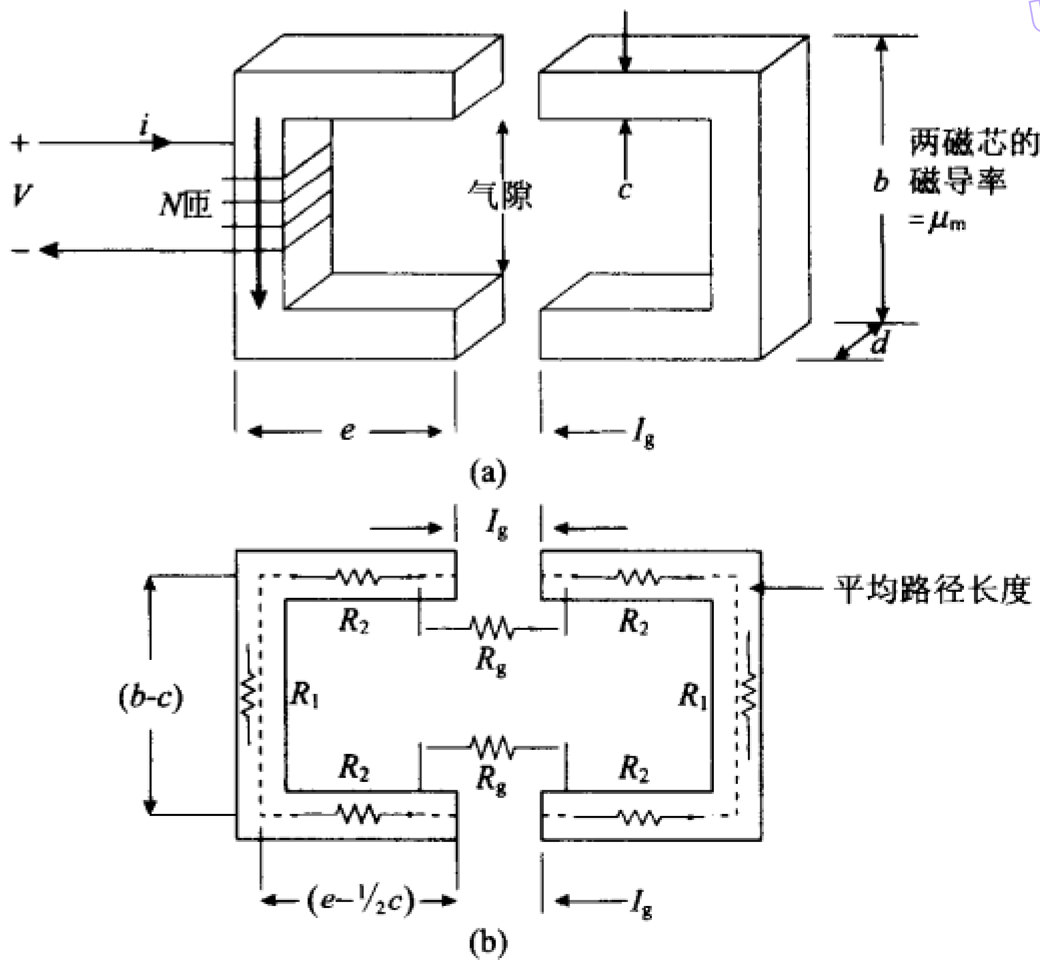


图 2-8 存在气隙的简单电感器的磁阻模型的建立

图 2-9 所示的磁阻模型代表了图 2-8 顶部的磁路结构。

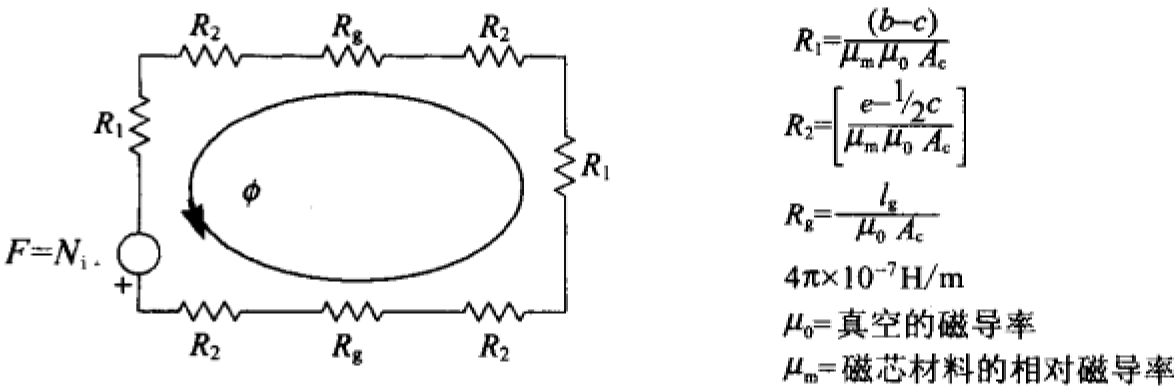


图 2-9 图 2-8 中电感器的磁阻模型

27

现在必须将上述磁阻模型转换成等效的电路模型，转换之前，先来简单回顾一下对偶变换。

图 2-10 所示是对偶变换的一个例子。在每个网孔中(包含外网孔)，放置一个新节点；与原网络的支路相交地放置新的支路，把每个新节点连接起来；在每对交叉支路上，交换电压和电流。这样得到的新网络，就是原有网络在拓扑上和电路上的对偶，表 2-2 给出了对偶量的列表。

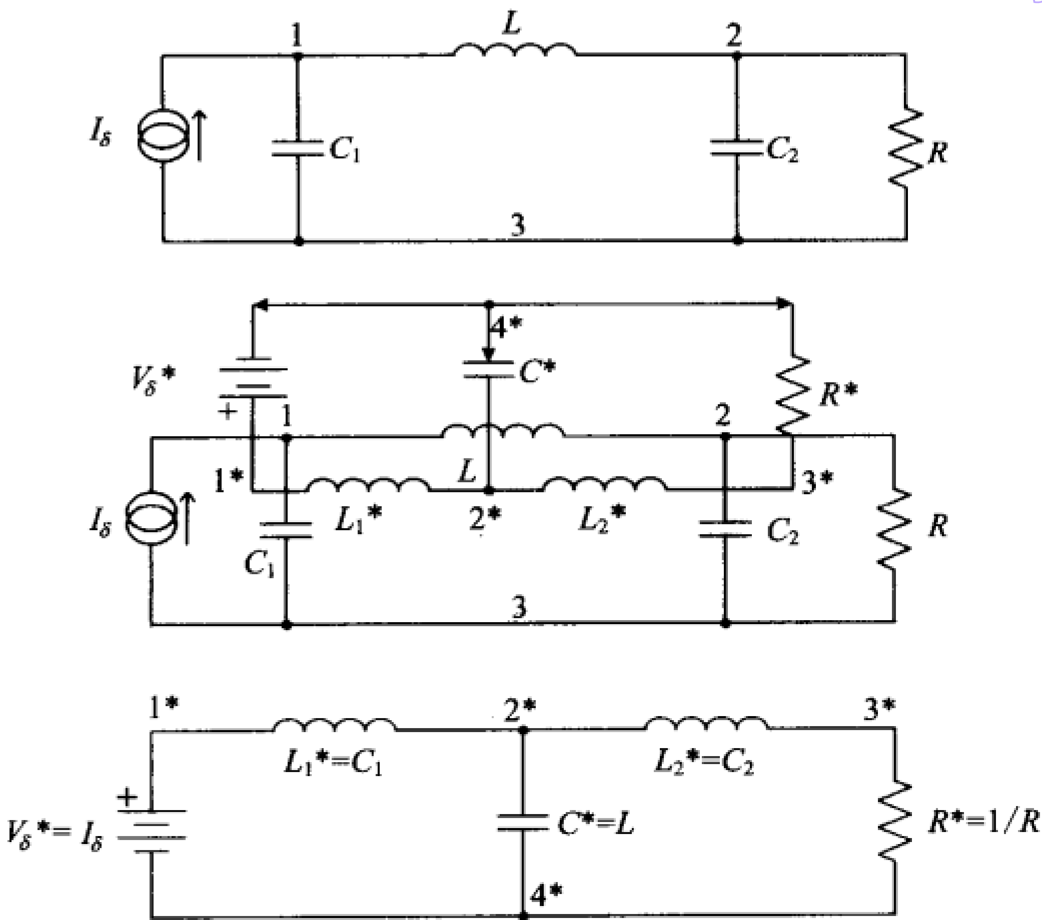


图 2-10　对偶变换过程的回顾

表 2-2　对偶关系

物理量		对偶元素
V		I^*
I		V^*
q		ϕ^*
ϕ		q^*
R		$R^* = G = 1/R$
G		$G^* = R = 1/G$
C		L^*
L	←——→	C^*
开路		开路
短路		电压源
D		$D^* = 1-D$
电压源		电流源
电流源		电压源
网孔		节点
节点		网孔

从磁阻模型转换到电路模型需要以下步骤。

(1) 根据设备结构以及对磁通路径的估计，绘出磁阻(R')模型。

(2) 利用对偶原理，将 R' 模型转换为磁导(P)模型。

(3) 调整 P 模型的参数尺度，将各绕组的 P 乘以其匝数 N。

(4) 调整 P 模型的参数尺度，将各绕组的电压乘以其匝数 N。

(5) 将调整后的磁导用电感器替换。

对于多绕组的情况，为了提供正确的电压，应使用理想变压器。

一个简单的实例可以说明以上过程是如何工作的。记住，我们的目标是要把关联实际物理结构的磁场量所表示的物理模型，转换成由集总电感、理想变压器以及绕组电压与电流表示的电路模型，后者才是我们想在仿真中使用的模型。图 2-11a 中，我们把材料的磁阻组合到一个元件，把气隙的磁阻组合到另外一个元件，使磁阻网络得到了简化；图 2-11b 给出的是对偶网络，其中磁阻变成了磁导，磁通(ϕ)变成了磁压降，磁动势源变成了磁通源，而串联的支路则变成了并联支路。

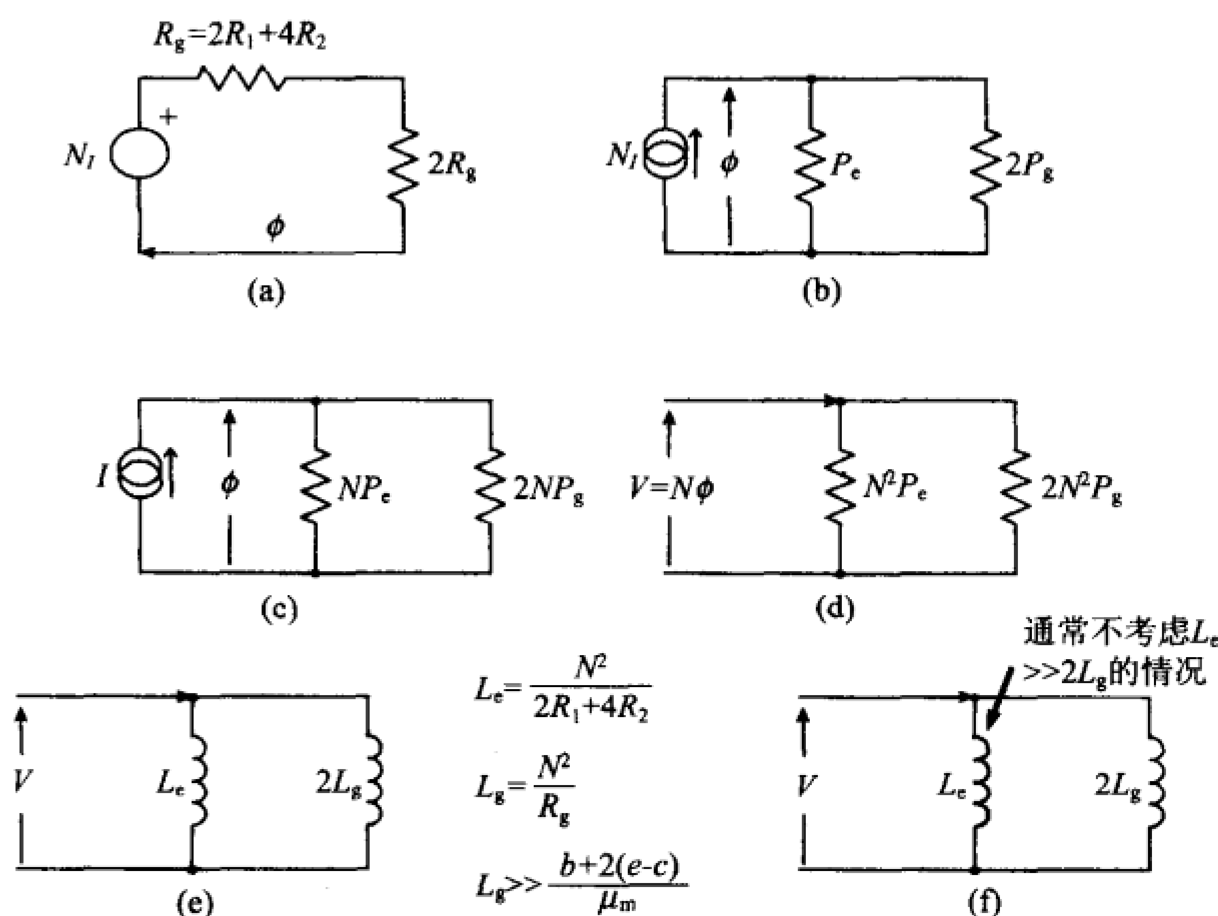


图 2-11　磁阻建模实例

29

接下来的步骤对应于图 2-11c，其任务是完成网络参数尺度的调整，目的是为了从电流源中移除 N，只留下绕组电流 I。ϕ 必须保持不变，因此在电流源上乘以 $1/N$ 就意味着每一个磁导必须乘以 N。

应用法拉第定律 $V = N\phi$，可以引入绕组电压，到此为止，网络的每个元件都乘上了 N，如图 2-11d 所示。如此得到的网络，已经表示成了绕组电压和放大 N^2 倍的磁导的形式，根据公式(2.8)有 $L = N^2P$，因此，放大的磁导可以用电感来代替(如图 2-11e 和图 2-11f 所示)。

将以上过程用于图 2-12 所示的两绕组变压器，可以得到图 2-13 所示的磁阻模型，它包括各绕组(N_1 和 N_2)的电压源、共同磁路的磁阻(R_{12})，以及各绕组漏磁通对应的

30

磁阻（R_{11} 和 R_{22}）等。在图 2-13b 中，磁阻模型转换成了磁导模型。再将 N_1 作为参考绕组，对该模型进行参数尺度调整，插入电感，得到了图 2-13c 所示的模型，它就是熟知的 Pi 模型，由于使用了理想变压器，其中保持了变压器的匝数比不变。在图 2-13d 中，L_{22} 被放大了匝数比的平方倍（$N_2{}^2/N_1{}^2$），移动到了第二组变压器。

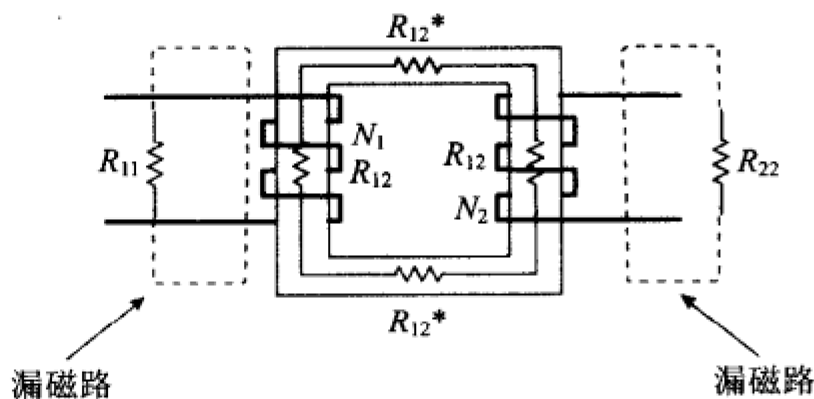


图 2-12　两绕组变压器

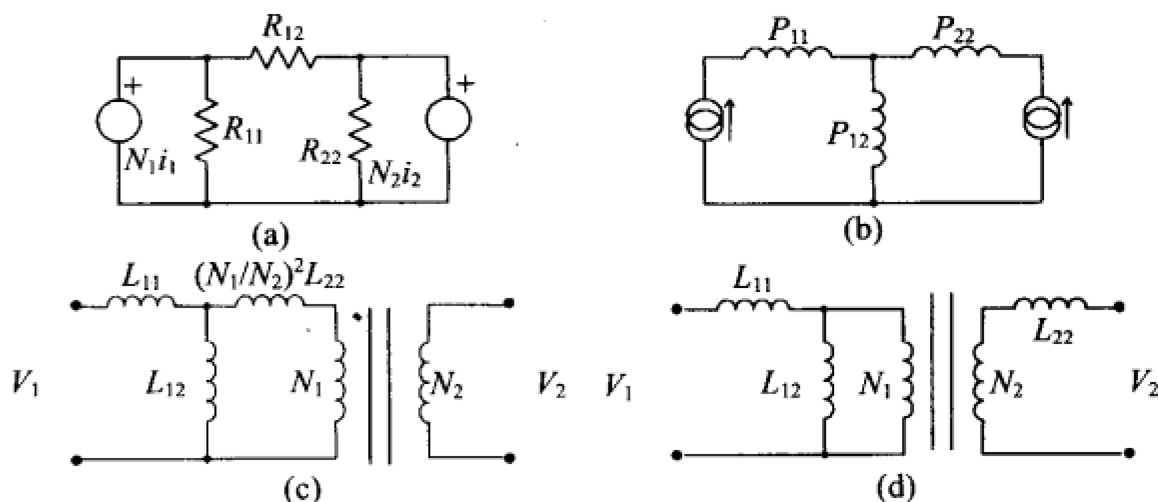


图 2-13　两绕组变压器的磁阻模型

图 2-12 所示的变压器易于理解，但其所代表的物理结构实际上却很少采用。更常见的变压器结构往往采用 E－E 磁芯结构，并在其中央芯柱的共同绕线筒上绕制多层绕组。

图 2-14a 所示是上述这类变压器的一个截面图，其中还绘出了磁芯的磁阻（R_1 和 R_3），绕组之间漏磁通的磁阻（R_2）。对应的磁阻模型以及最终的电路模型如图 2-14b、c 所示，注意这个模型跟前一个模型（图 2-13c）是不同的。在两绕组的情况下，应用三角形—星形变换，可以证明这两个模型是等效的。但当出现 4 个或更多绕组时，模型一般不会缩减成 Pi 模型，事实上，Pi 模型对于多于 3 个绕组的变压器是无效的。

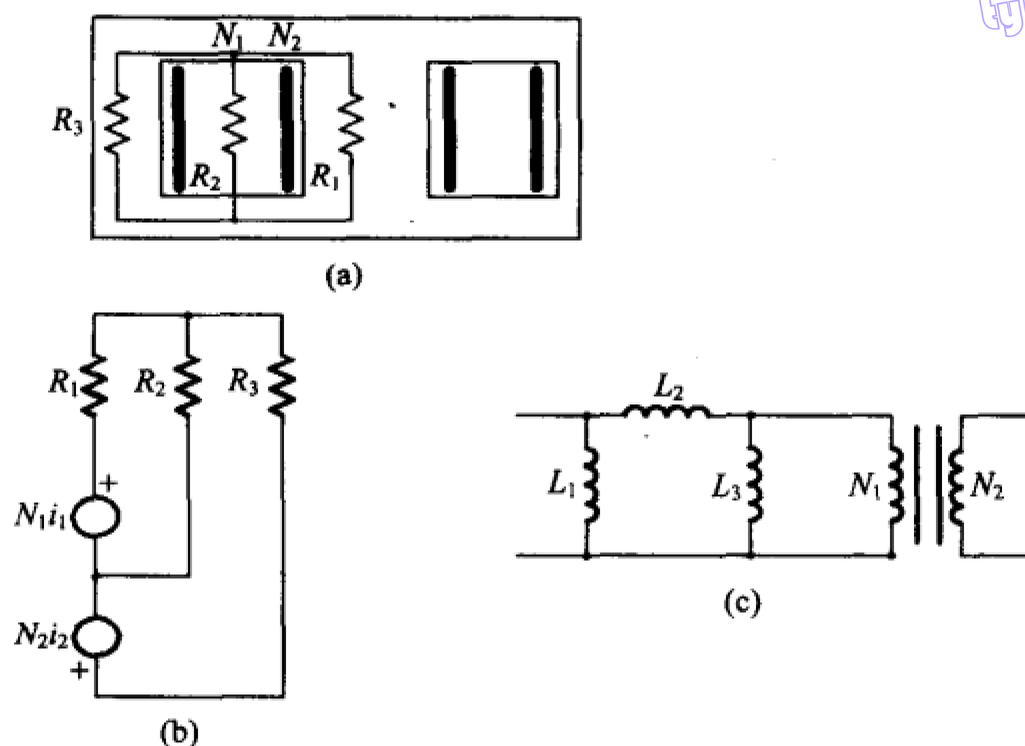


图 2-14 E-E 磁芯中央芯柱上具有多层绕组的实际变压器模型

图 2-15 所示为从图 2-14 扩展而来的 n 层绕组的变压器。典型情况下，激磁电感比漏电感大得多，大量的并联激磁电感可以用单个并联电感代替，如图 2-16 所示。 31

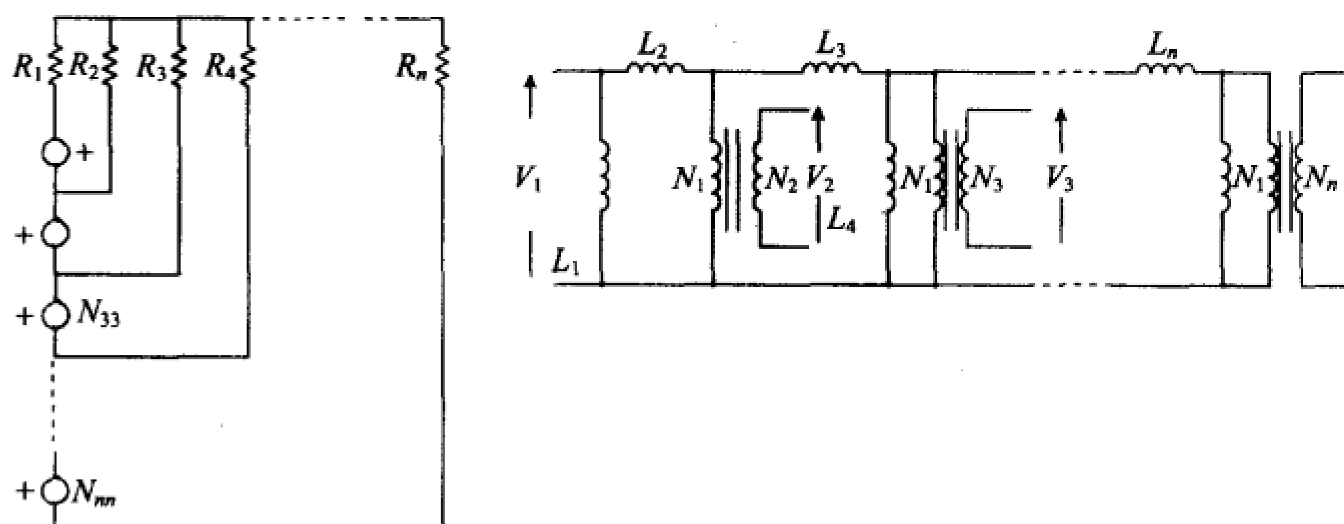


图 2-15 将磁阻产生的电路模型扩展到 n 层绕组的变压器

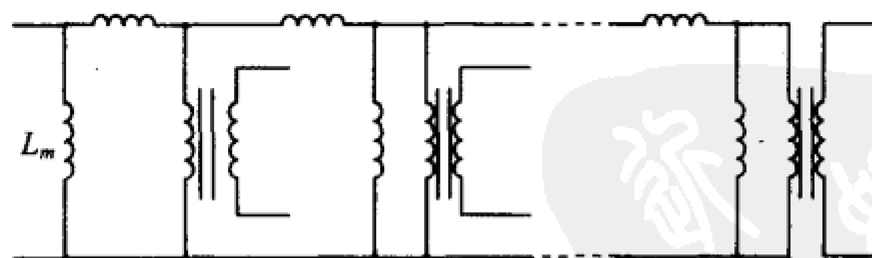


图 2-16 消除多个激磁电感元件

- ☐ 大多数情况下，在 n—绕组的变压器中，多个激磁电感可以简化成单个等效电感，而不会带来任何明显的误差。
- ☐ 某个外芯柱上存在气隙或出现磁路并联的情况例外。

需要注意的是，这个模型对于绕组层交替布置的变压器同样工作良好。此时，需

将代表每个绕组的各层简单地串联起来，以建立最终的模型。

虽然这个模型比简单的Pi模型复杂，但它具有一个主要的优点，即它可以正确地考虑每个绕组的漏阻抗，并放置在恰当的位置。这有助于变负载绕组的交叉调节仿真，并可以明显提高多绕组变压器的仿真精度。

利用这个建模过程，大量的物理结构细节可被加入到模型中，但问题是模型可能会变得十分复杂，从而使它更难以使用。通常，在结果可接受的情况下，应使用最简单的模型，并且应尽可能避免使用复杂模型。对复杂模型的需求，完全取决于所需建模的器件性能细节的精度以及仿真人员开发这类模型的意愿强弱。

32

下面展示一个更加复杂的磁阻建模应用实例。

图2-17所示为一个四绕组网孔变压器实例，它可能用于多相电力系统。按前面介绍的步骤进行磁阻建模，所得的模型如图2-17c所示，注意这个模型同一个等效四绕组结型变压器是何其不同。不同于绕组分级并联的形式，这个模型中的绕组是串联的，这是因为网孔变压器同结型变压器在拓扑上是对偶的关系。

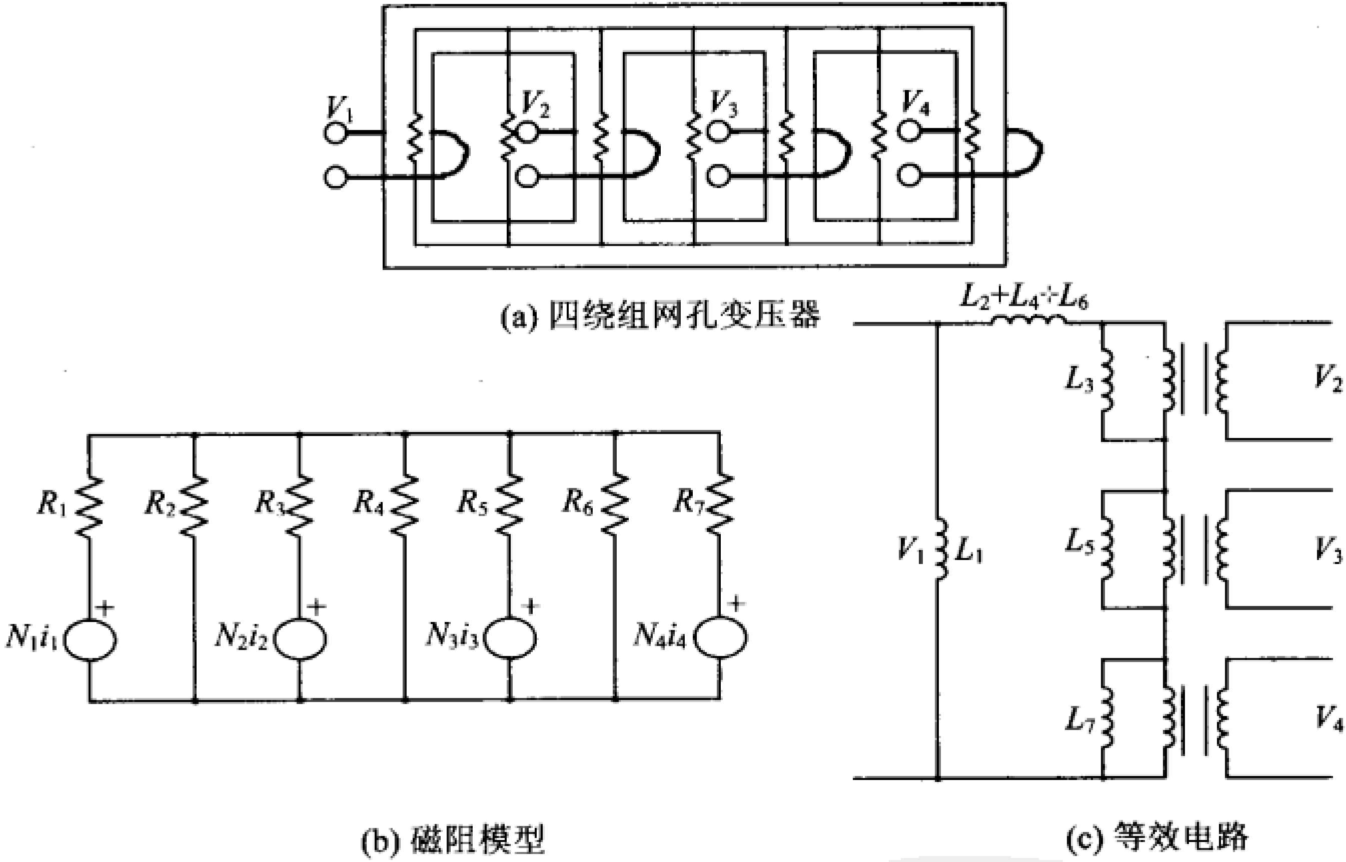
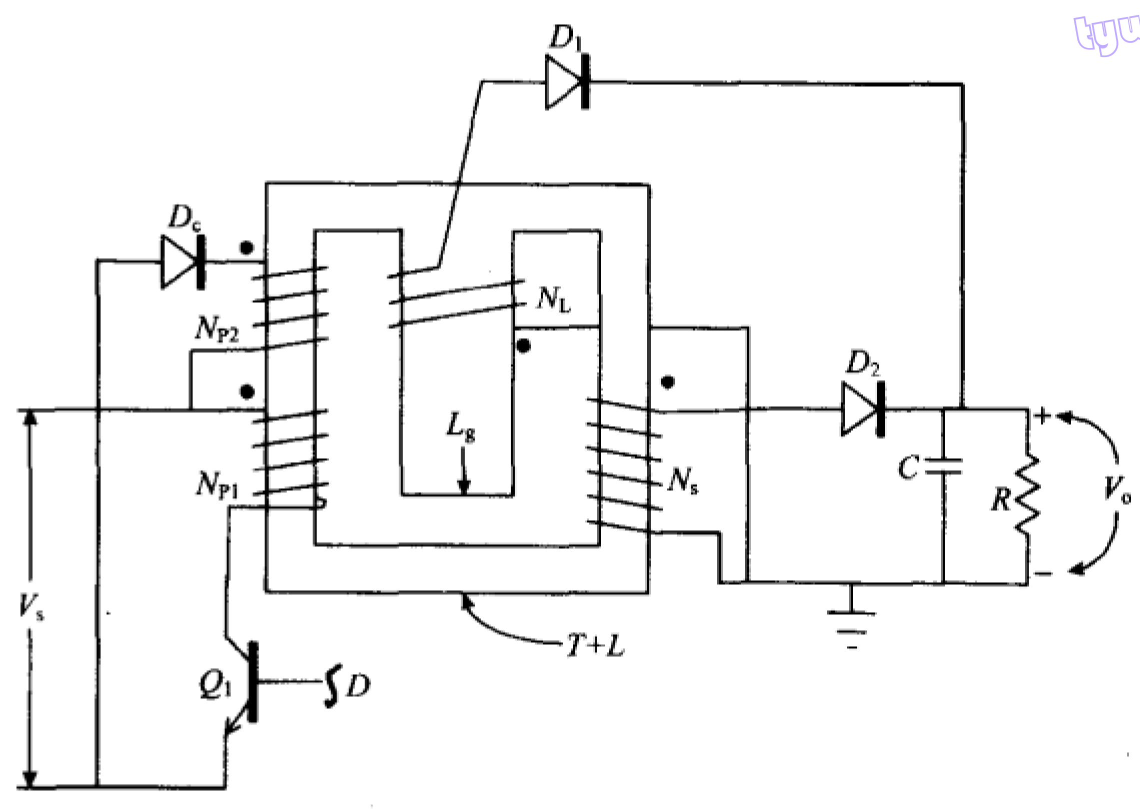
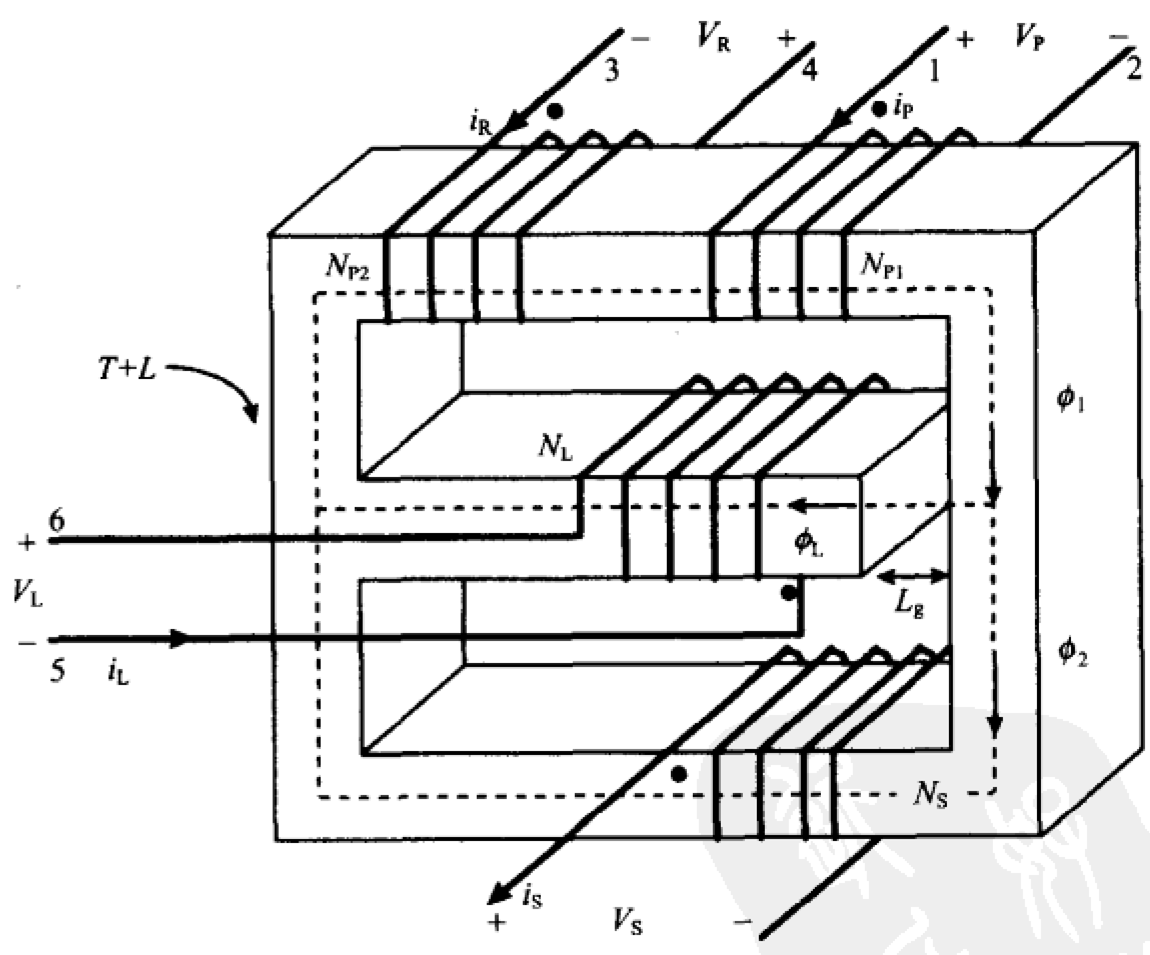


图　2-17

集成磁性结构应用越来越普遍，这种结构的特点是将变压器、电感器合并在一个共同的结构上。图2-18a给出了一个磁集成的正激变换器的例子；图2-18b给出了其磁路结构示意图；图2-19则给出了其磁阻模型及转换到电路模型所需的一系列步骤，同样，这个过程与前面讲述的完全相同，只不过现在更为复杂了；图2-20所示则是完整的模型，它已被插入到仿真电路之中。



(a) 磁集成的正激变换器电路



(b) 磁集成的正激变换器的磁路结构

图 2-18

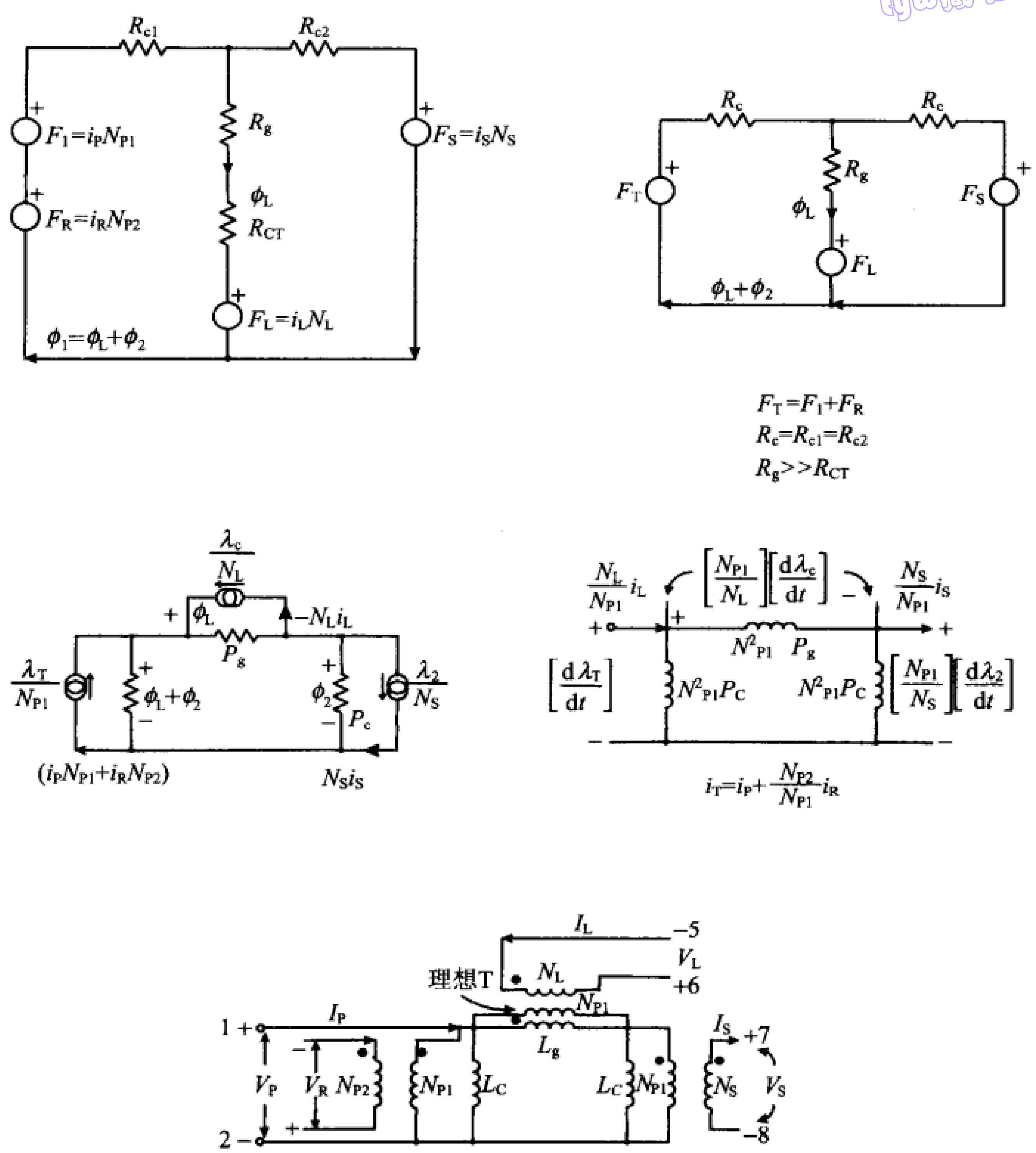


图 2-19　正激变换器中使用的变压器的磁阻建模程序

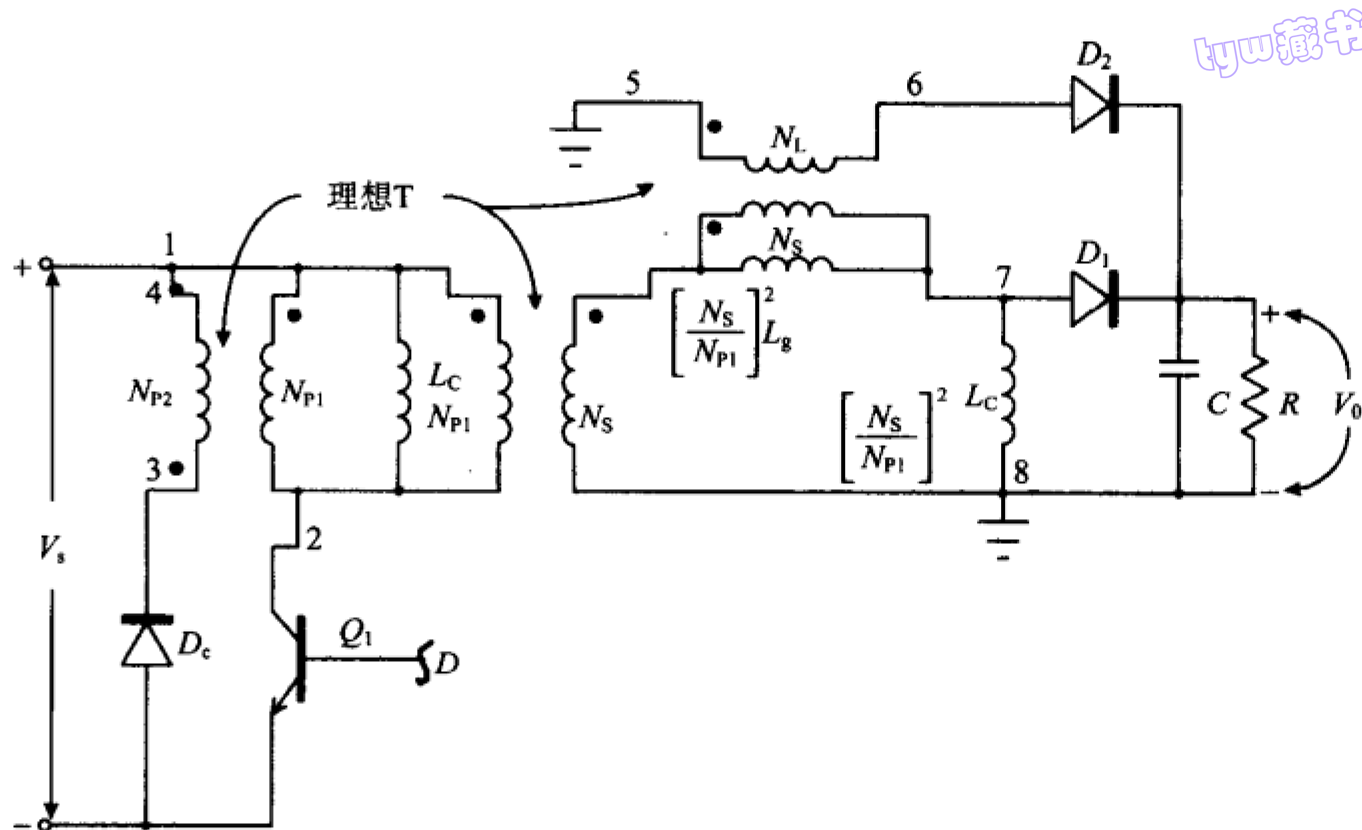


图 2-20 完整的正激变换器电路显示了由磁阻导出的变压器模型是如何集成到电路中的

采用磁阻建模过程推导合适的模型十分直接，虽然有些烦琐，但如果没有这个过程，要找到合适的模型就不太容易。

33 ~ 34

2.5 饱和磁芯建模

缺乏对磁路建模的能力，对功率电路进行精确建模是很困难的。本节将详细介绍包括铁镍钼合金粉末(MPP)、铁氧体等在内的各类磁芯的 SPICE 2 和 SPICE 3 仿真方法，所展示的技术也可以扩展到许多其他类型的磁芯、如带绕磁芯、非晶金属等。

35

2.6 兼容 SPICE 2 的磁芯模型

饱和电抗器是一种磁路元件，它是由单个线圈绕制在磁芯上构成的。磁芯的存在戏剧性地改变了线圈的行为，它使磁通增加，并将大部分的磁通限制在磁芯中，磁通密度 B 是所施加的磁动势(MMF)的函数，MMF 正比于安匝数。磁芯由大量微小磁畴组成，磁畴又由磁偶极子构成，这些磁畴建立一个磁通，增加或削弱激磁电流建立的磁通。在克服初始的摩擦之后，磁畴将像 DC 小马达一样旋转，转动到与外加磁场一致的方向，MMF 增加时，磁畴将旋转到全部对齐为止，这时磁芯进入饱和状态。磁通改变时，将感应出涡流，从而引起损耗增加。

推荐书目[76]给出了一个应用 PSpice 子电路特征的饱和磁芯模型，该饱和磁芯子电路能够仿真非线性变压器行为，包括饱和、磁滞以及涡流损耗等。为了使该模型更加有用，人们对其进行了参数化，参数化技术的特点在于，它可以通过设置几个关键参

数，来确定磁芯的特性。在仿真的时候，指定的参数将传递到子电路中，然后对子电路中的方程进行估算，并将所得结果替换成与 PSpice 兼容的格式。

36

在这一模型中，必须传递到子电路中的参数包括：

- 磁通容量(VSEC)，单位为 V·s；
- 初始磁通容量(IVSEC)，单位为 V·s；
- 激磁电感(LMAG)，单位为 H；
- 饱和电感(LSAT)，单位为 H；
- 涡流临界频率(FEDDY)，单位为 Hz。

图 2-21 列出了原始的饱和磁芯模型的网表。

```
.SUBCKT CORE 1 2 3
F1 1 2 VM1 1
G2 2 3 1 2 1
E1 4 2 3 2 1
VM1 4 5
RX 3 2 1E12
CB 3 2 {VSEC/500} IC={IVSEC/VSEC*500}
RB 5 2 {LMAG*500/VSEC}
RS 5 6 {LSAT*500/VSEC}
VP 7 2 250
D1 6 7 DCLAMP
VN 2 8 250
D2 8 6 DCLAMP
.MODEL DCLAMP D(CJO={3*VSEC/(6.28*FEDDY*500*LMAG)}
+ VJ=25)
.ENDS
```

图 2-21　应用 SPICE 2 中的基本元件构建的非线性磁芯模型的网表

将饱和磁芯模型加入到理想变压器的模型中，可以创建出一个完整的变压器模型。使用饱和模型时，只需将与模型相应的磁芯跨置在变压器的输入端，并给定参数即可。饱和磁芯模型中还提供了一个特殊子电路测试点，以供磁芯磁通的监测之用(节点 3)。因为在子电路中只有两个连接点，所以在上级子电路中，除了哑节点号之外，没有其他的连接要求。

以下是 PSpice 调用饱和磁芯子电路的格式：

X1 2 0 3 CORE Params:VSEC = 50U IVSEC = − 25U LMAG = 10MHY

+LSAT = 20UHY FEDDY = 20KHZ

2.7　磁芯模型的工作原理

要对饱和磁芯所呈现的物理过程进行建模，最容易的方法莫过于为磁通建立一个类似量。这可以通过对磁芯上的电压进行积分，然后利用非线性元件对这个磁通类似量进行整形，从而产生一个正比于所要求的磁通函数的电流。不存在磁滞时，这种方法可以给出较好的结果，如图 2-22 所示。

37

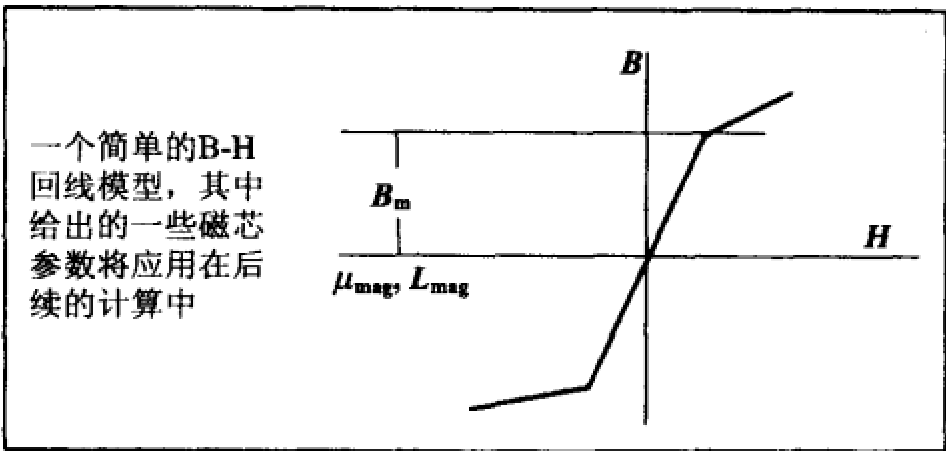
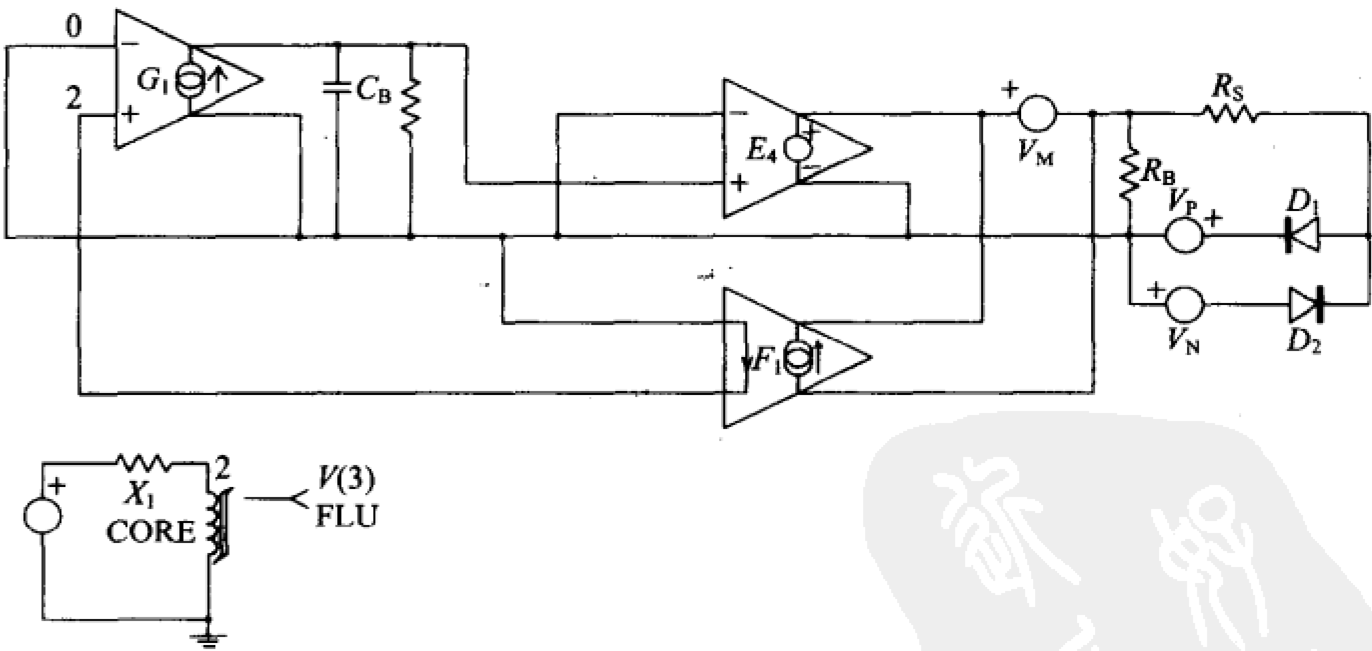


图 2-22 一个简单的 B-H 回线模型，其中给出的一些磁芯参数将应用在后续的计算中

在图 2-23 中，电压控制电流源 G 以及电容 C_B 实现对输入电压的积分，电容具有的初始条件使得磁芯可以拥有一个初始磁通，来自 F 的输出电流，则由电压源 V_N 和 V_P 以及二极管 D_1 和 D_2 进行整形，成为磁通的函数。在高磁导率区域，电感正比于 R_B，而在饱和区域，电感则正比于 R_S，电压源 V_P 和 V_N 代表饱和磁通。磁芯损耗可以通过在输入端口上跨接附加电阻来模拟，不过在仿真中还有另外一种等效方法，就是在电阻 R_B 的两端并接电容，在模型中，对这个容性元件上的电流进行求导，可以产生与端口电阻相同的效应。该电容可以做成电压的非线性函数，从而产生一个与磁通成函数关系的损耗项，获得这种非线性电容的一个简单而有效的办法，是设定二极管的 CJO 参数；另一个选择则是在节点 2 和节点 6 间跨接一个非线性电容器，但由于电容的多项式系数是饱和磁通的函数，因此若 V_P 和 V_N 变化的话，这些系数将需要重新计算。



38

图 2-23 饱和电抗器的模型。原理图下面的符号，指出了磁芯的连接关系及子电路磁通密度的测试点

磁芯损耗将随着频率线性增加。当磁芯存在饱和时，磁动势将发生显著的增加，这种效应在方波激磁的情况下要比正弦激磁的情况更为严重，如图2-25所示。模型表现的这些特性，同实际观测到的行为十分吻合[5]。这个模型是针对矩形磁滞回线铁芯材料、钢芯材料等建立的，这类材料在饱和区间与不饱和区间之间的过渡十分陡峭，但坡莫合金磁芯的饱和退出过渡则不太明显。为了解决响应上的这种差别，应该降低二极管模型中的电容值(DCLAMP中的CJO)，这个电容值影响磁芯损耗。此外，降低电压源 V_N 和 V_P 的电平，可以使过渡变得平缓。

直流B-H磁滞特性对于大多数应用而言往往并非必需，但却会增加模型的复杂性，因此在建模时不予考虑，这种做法将使低频下算得的损耗偏小。不过，前面已经看到，磁滞确实是频率相关的函数，考虑磁滞可以为大多数应用(其中包括磁放大器)提供合理的结果。图2-23中的模型在仿真磁芯特性时，就考虑了涡流、磁畴角动量引起的B-H回线瞬态宽展等因素产生的高频损耗。

饱和磁芯模型既可用正弦波激励(图2-25)，也可用方波激励(图2-24)。图2-24、图2-25等图形是由图2-27的电路产生的。

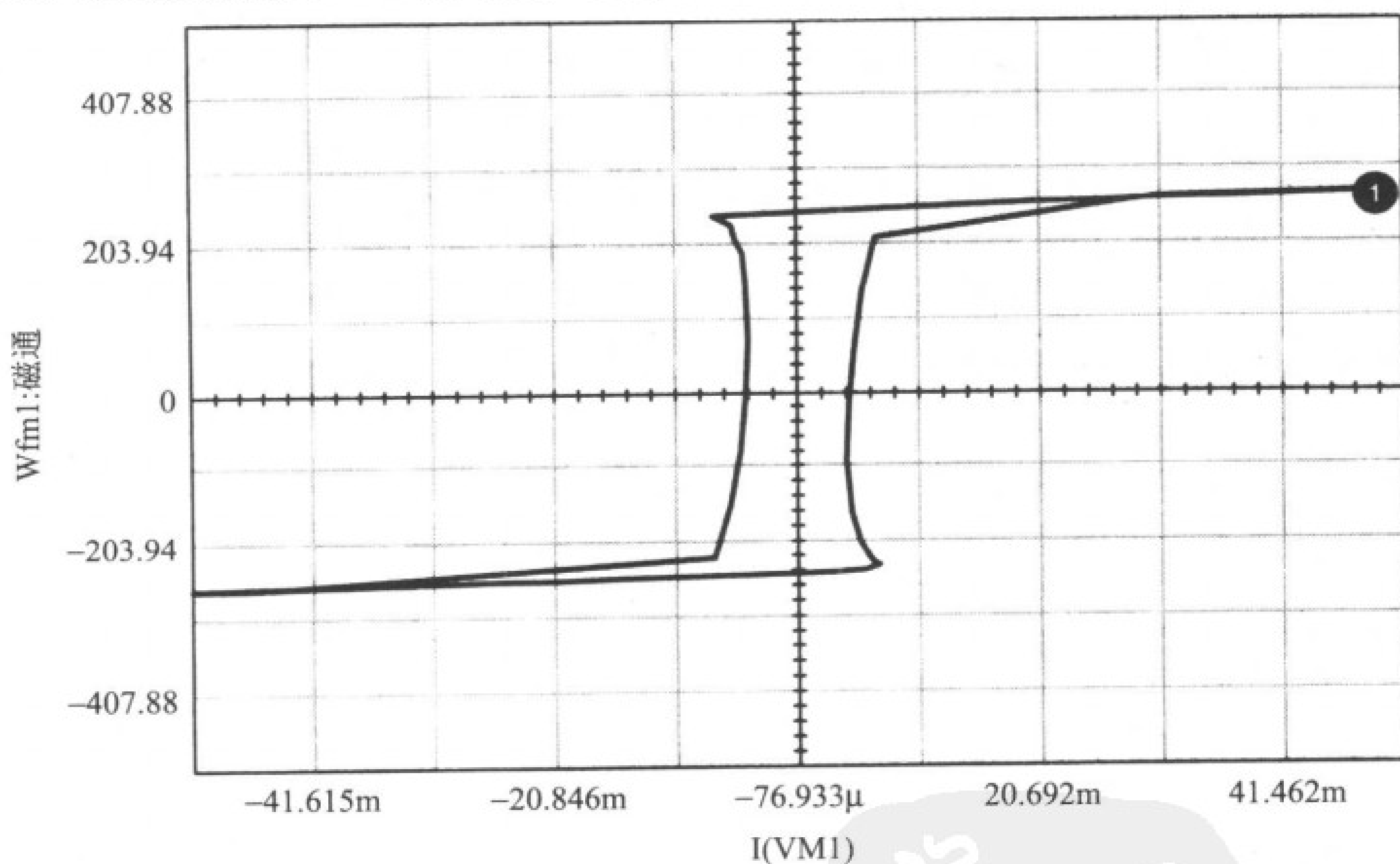


图2-24　用SPICE 2语法实现的方波激励下的饱和磁芯模型

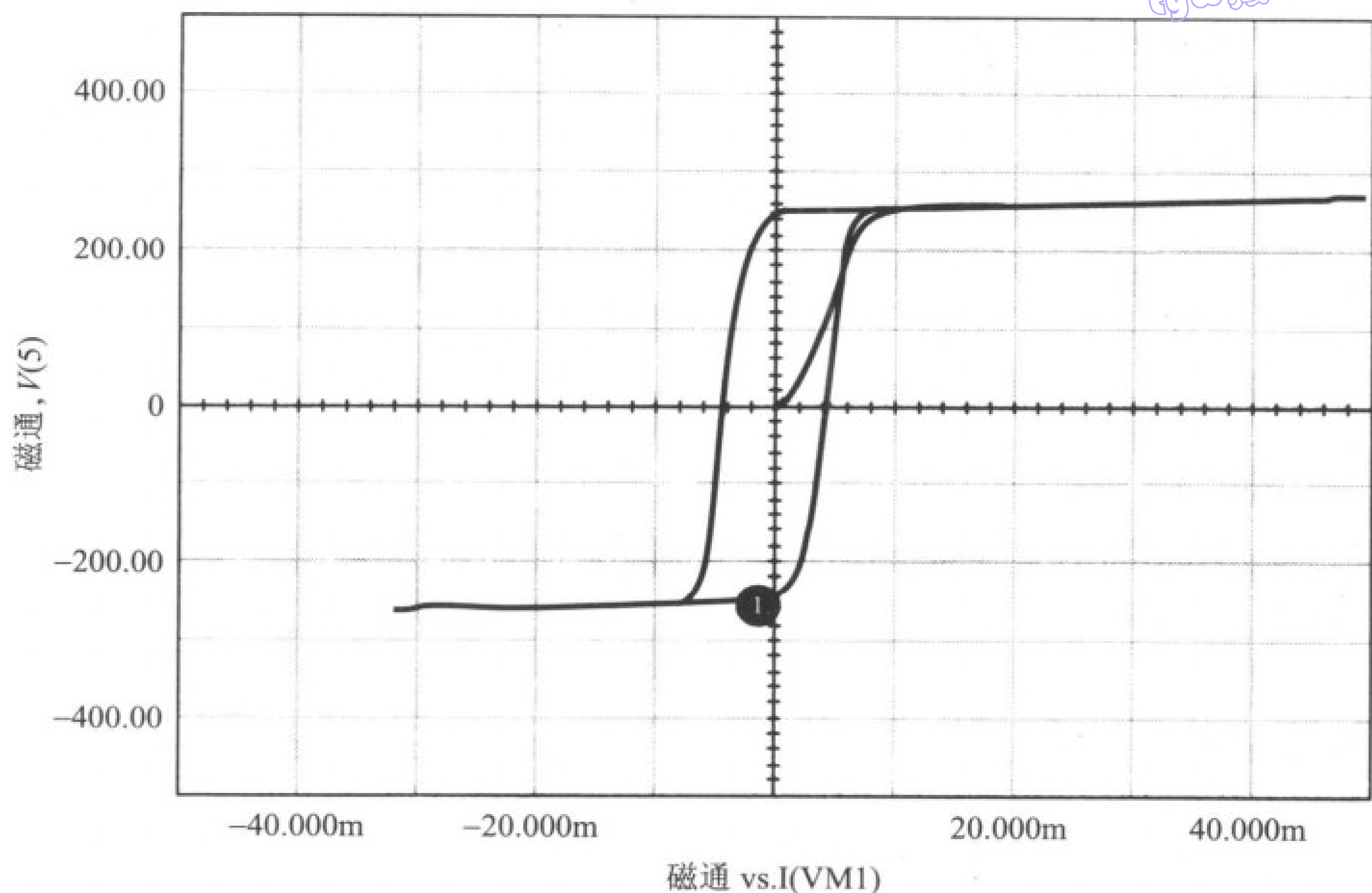


图 2-25 用 SPICE 2 语法实现的正弦波激励下的饱和磁芯模型

2.8 计算磁芯参数

饱和磁芯模型是用电路的术语定义的，这就使得工程师们无需具备磁芯物理成分方面的知识就可以进行电路的设计。在设计完成之后，最终的电路参数可以用来计算所需的磁芯尺寸及参数；也可以改换磁芯模型，以便满足现成的磁路参数和尺寸参数。这样一来，磁芯就可以用 N、A_c、Ml、μ 和 B_m 等来描述，这对于研究以前设计好的电路将更为有用，不过，电气模型更适合自然的设计过程。饱和磁芯模型的行为特性将用的一组电气参数来定义，而磁芯的磁气参数和尺寸参数则可以很容易从后面的方程(使用 CGS 单位制)算得。

39～40

传递给模型的参数

VSEC　　磁芯的磁通容量，单位为 Wb

IVSEC　　初始磁通，单位为 Wb

LMAG　　磁化电感，单位为 H

LSAT　　饱和电感，单位为 H

FEDDY　　涡流临界频率(在 LMAG 的电抗值等于损耗电阻时的频率)，单位为 Hz

方程变量

B_m　　最大磁通密度，单位为 T

H　　磁场强度，单位为 A/M

A_c　　磁芯的面积，单位为 cm^2

N　　匝数

Ml　　磁路长度，单位为 cm

m　　磁导率

法拉第定律确定了磁通和电压之间的关系，它由以下方程给定：

$$E = N\frac{d\varphi}{dt} \times 10^{-8} \tag{2.9}$$

其中 E 是想要的电压；N 是匝数比；φ 是磁芯的磁通，单位为 Wb。总磁通（最大磁通改变量）也可以写成

$$\varphi_T = 2B_m A_c \tag{2.10}$$

因此，根据公式(2.9)、式(2.10)可得

$$E = 4.44 B_m A_c F N \times 10^{-8} \tag{2.11}$$

和

$$E = 4.0 B_m A_c F N \times 10^{-8} \tag{2.12}$$

其中 B_m 是材料的磁通密度，单位为 T；A_c 是有效的磁芯截面积，单位为 cm^2；F 是设计频率。公式(2.11)适合于正弦条件，而公式(2.12)则适合于方波输入。对输入电压进行积分，即可得到 VSEC，即

41

$$\int e dt = N_{\varphi T} = N \times 2B_m A_c \times 10^{-8} = \text{VSEC} \tag{2.13}$$

此外，根据 $E = L\ di/dt$，有

$$\int e dt = Li \tag{2.14}$$

磁芯中的初始磁通用参数 IVSEC 来描述。为了使用 IVSEC 选项，必须在“.TRAN”语句中添加 UIC 关键字。磁场强度与电流的关系由安培定律确定：

$$H = 0.4\pi N \frac{i}{Ml} \tag{2.15}$$

其中 H 是磁场强度，单位为 A/m；i 是通过 N 匝线圈的电流；Ml 是磁路长度，单位为 cm。

根据公式(2.13)、式(2.14)和式(2.15)，有

$$L = N^2 B_m A_c \frac{(0.4\pi \times 10^{-8})}{H \times Ml} \tag{2.16}$$

因为 $\mu = B / H$，所以有

$$L_{(mag,sat)} = \mu_{(mag,sat)} N^2 \times 0.4\pi \times 10^{-8} \times \frac{A_c}{Ml} \tag{2.17}$$

在公式(2.17)中代入合适的 μ 值，可以确定 LMAG 和 LSAT。相应的磁导率可以通过选择两个特殊的磁通值，并查 B-H 回线来求得，其中一个磁通值选在线性区域（这

里的磁导率最大)；另一个磁通值则选在饱和区域。然后在磁导率对磁通的曲线上就可以找出合适的 μ 值。饱和区域的 μ 值必需取为所考虑区域的平均值；涡流临界频率 FEDDY 的值则可以根据磁导率—频率图确定，如图 2-26 所示。如果取 μ 值大约为 3dB，就可以确定出对应点的频率。

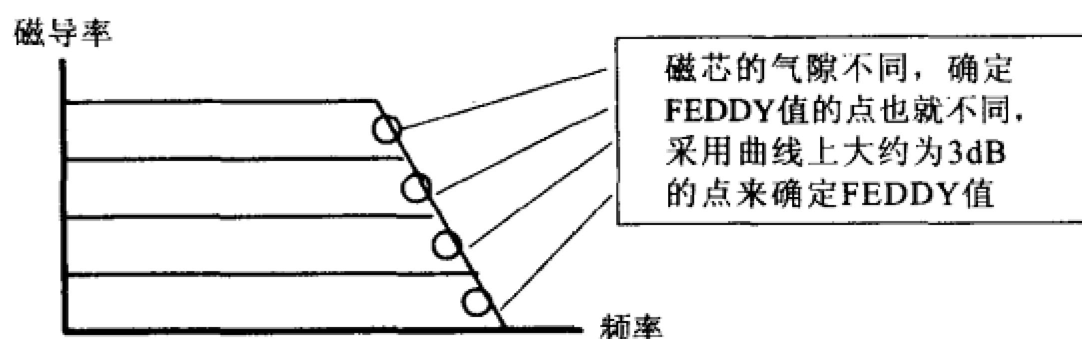


图 2-26 利用磁导率—频率图确定 FEDDY

42

需要注意的是，如果使用原始的物理参数，而不使用原始的电气设计参数，照样可以构建出一个类似的磁芯模型，例如：

```
.SUBCKT COREX 1 2 3 PARAMS: BI=0 N=1
RX 3 2 1E12
CB 3 2 {N*2*BR*ACORE*1E-8/500} IC={BI/BR*500}
F1 1 2 VM1 1
G2 2 3 12 1
E1 4 2 3 2 1
VM1 4 5
RB 5 2 {.625*N*UMAG/(LPATH*BR)*500}
RS 5 6 {.625*N*USAT/(LPATH*BR)*500}
VP 7 2 250
D1 6 7 DCLAMP
VN 2 8 250
D2 8 6 DCLAMP
*MULTIPLIER 3 AND VJ=25 GO TOGETHER
.MODEL DCLAMP D(CJO={3*LPATH*+BR/(6.28*FEDDY*500*.625*N*
UMAG)}
VJ=25)
.ENDS
```

其中传递的物理参数如下：

ACORE	磁路截面积，单位为 cm^2
LPATH	磁路长度，单位为 cm
FEDDY	Lmag 的电抗等于损耗电阻时的频率(涡流临界频率)
UMAX	最大磁导率，dB / dH
USAT	饱和磁导率，dB / dH
BR	饱和 B-H 回线上 $H = 0$ 处的磁通密度，单位为 T
BI	初始磁通密度，默认值 $= 0$
N	匝数

2.9　饱和磁芯模型的使用和验证

饱和磁芯验证电路

```
.TRAN. 1US 50US 0. 1US
.PROBE
. PRINT TRAN V(3) V(6) I(VM 1) V(4)
R1 4 3 100
RL 2 0 50
X1 1 0 6 CORE Params: VSEC=25U IVSEC=-25U LMAG=10MHY
+ LSAT=20UHY FEDDY=25KHZ
X3 3 0 2 0 XFMR Params: RATIO=. 3
VM1 3 1
V2 4 0 PULSE -5 5 0US 0NS 0NS 25US
* Use the above statement for Square wave excitation
* V2 4 0 SIN 0 5 40K
* Use the above statement for Sin wave excitation
* Adjust Voltage levels to insure core saturation
.END
```

43

图2-27所示的验证电路可用于评估饱和磁芯模型。在语句"X1 0 6 CORE Params:"的冒号后面指定磁芯的参数，在"V2 4 0 PULSE"或"V2 4 0 SIN"语句中调整电压水平，以确保磁芯能够饱和。可以使用公式(2.11)和公式(2.12)估计磁芯饱和所需要的电压水平。.TRAN语句可能也需要进行调整，具体取决于在电源V_2中设定的频率，磁芯参数必须合理，否则仿真将无法成功。仿真结束后，可以绘制$V(5)$对$I(VM_1)$的曲线(即磁芯磁通对电流的曲线)，以获得B-H曲线。

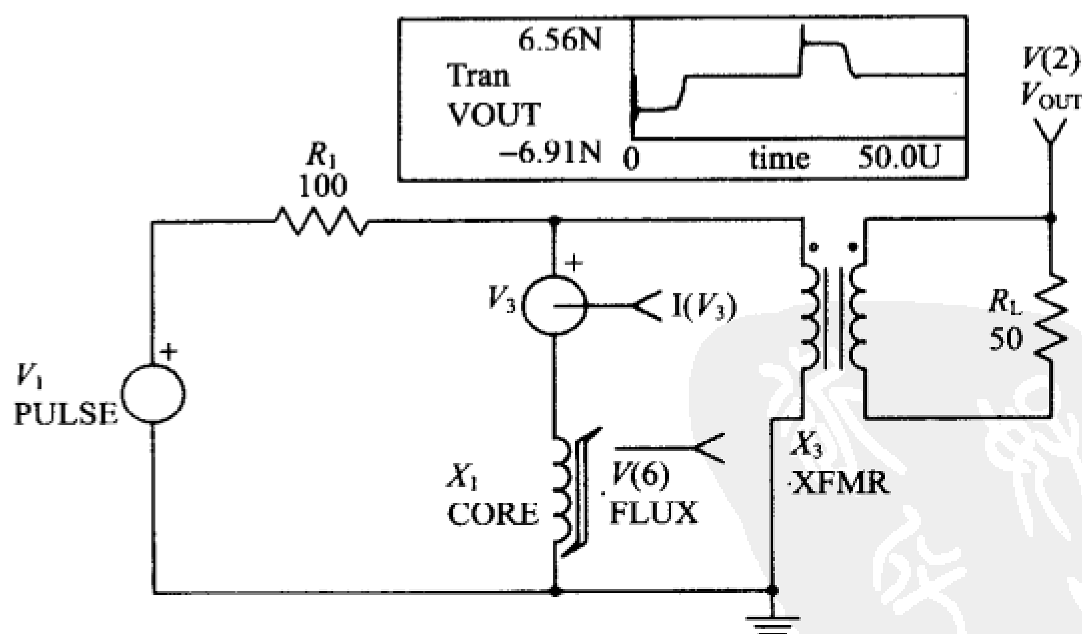


图2-27　饱和磁芯验证电路原理图，$I(V_3)=I(VM_1)$

下面给出了上述模型的一个改进版本，它添加了考虑低频磁滞特性的功能[100,101]。

```
.SUBCKT CORE 1 2 3
DH1 1 9 DHYST
DH2 2 9 DHYST
IH1 9 1 {IHYST}
IH2 9 2 {IHYST}
F1 1 2 VM 1
G1 2 3 1 2 1
E1 4 2 3 2 1
VM 4 5
C1 3 2 {SVSEC/250} IC={IVSEC/SVSEC* 250}
RB 5 2 {LMAG* 250/SVSEC}
RS 5 6 {LSAT* 250/SVSEC}
VP 7 2 250
D1 6 7 DCLAMP
VN 2 8 250
D2 8 6 DCLAMP
E2 10 0 3 2 {SVSEC/250}
.MODEL DHYST D
.MODEL DCLAMP D(CJO={3* SVSEC/(250* REDDY)}+VJ=25)
.ENDS
```

44

其中

SVSEC	饱和时的磁通容量$=B_{SAT}\cdot A_E\cdot N$
IVSEC	初始条件$=B\cdot A_E\cdot N$
LMAG	不饱和电感$=\mu_0\mu_R\cdot N^2\cdot A_E/L_M$
LSAT	饱和电感$=\mu_0\cdot N^2\cdot A_E/L_M$
IHYST	零磁通时的磁化电流$=H\cdot L_M/N$
REDDY	涡流损耗阻抗

其中,SVSEC 和 IVSEC 是按峰值磁通进行计算的。计算 LMAG 时,对于无气隙的磁芯,取 $L=LM$(沿磁芯的全部路径);对于有气隙的磁芯,取 $\mu_R=1$,$L=$ 气隙长,$A_E=$ 磁芯面积(单位为 m^2)。计算 LSAT 时,应使用磁芯的尺寸,但取 $\mu_R=1$。计算 REDDY 时,当磁导率—频率曲线在 3dB 点以下时,REDDY 等于 LMAG 的电抗。

低频磁滞对应的磁化电流由电流阱 IH_1/IH_2 提供。在端子 1 和端子 2 之间没有电压的情况下,这些电流通过它们对应的二极管流通,端口净电流为零;而在施加电压时,特定的二极管将发生阻断,其相应的电流阱将被激活。

2.10 兼容 SPICE 3 的磁芯模型

磁芯模型有三个主要元素,即磁导、磁滞以及磁芯损耗,但磁导和磁芯损耗都是非线性函数。本章的各个模型,对非线性的磁导以及磁滞都做了恰当的表述,但磁芯损耗在这个 SPICE 3 版本的模型中没有得到建模。

以下要介绍的模型基于这样一个前提,即采用电感来表示磁性元件。电感同磁导及磁芯的几何性质相关,通过电感的电流可以简单地表示为:

$$I=\frac{1}{L}\int V\mathrm{d}t$$

这个函数可以用一个简单的积分器来建模。为了恰当地表示 B-H 回线的特性，需要对电感的非线性进行定义。

幸运的是，我们拥有几类磁芯的图形化数据，它们可以提供磁导率百分数（相对初始磁导率）对 DC 偏置的曲线。使用曲线拟合技术，非线性的磁导率可以近似表示为单一的数学公式，这样就可以利用这个非线性磁导率来修正积分器的斜率，从而得到我们需要建模的方程：

45

$$I = \frac{1}{L \times \%U}\int V\mathrm{d}t$$

结果表明，B-H 特性精确地表示了磁芯的磁滞特性以及剩磁效应；磁芯损耗则必须在单一的运行条件下进行表示，或者在模型之外进行输入，这可以通过参数传递的方式来实现。这种情况下，我们使用磁导率—频率图上的 3dB 点。这个模型的配置情况如图 2-28 所示。

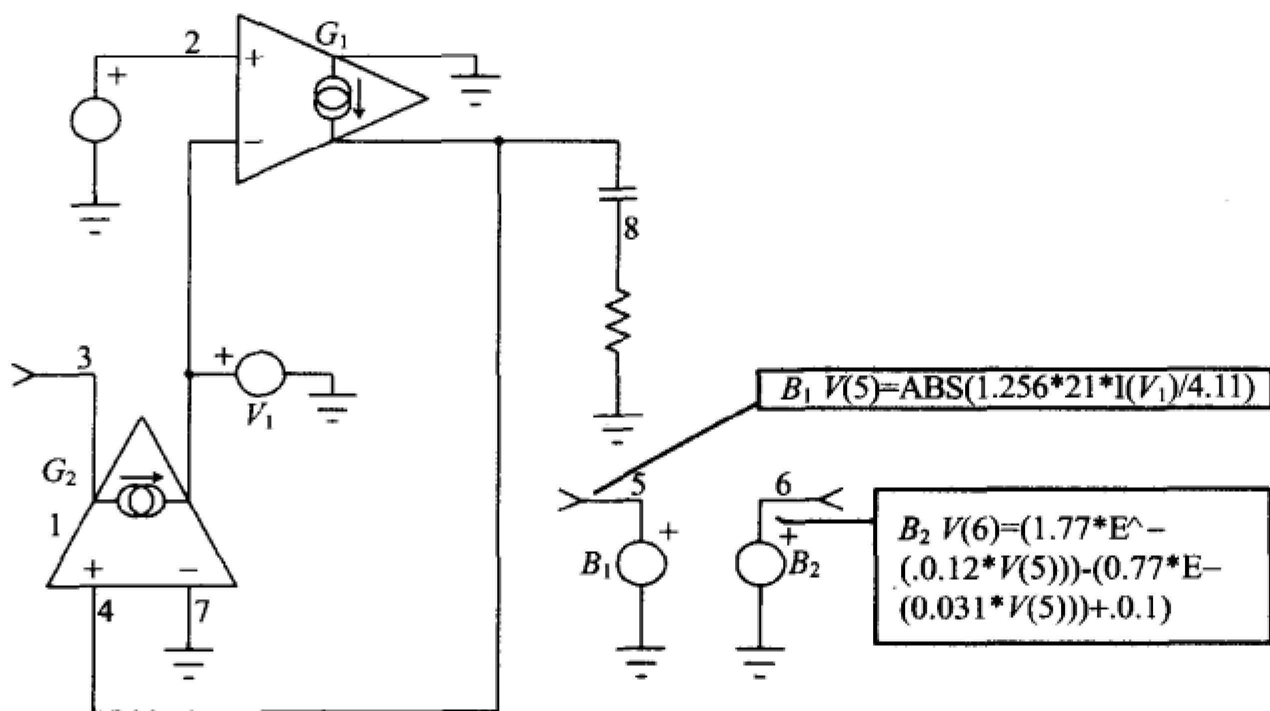


图 2-28　SPICE 3 磁芯模型的原理图，$V(6)$ = 磁导率百分数，$V(5)$ = H

在 PSpice 中，采用电压控制电压源或电流源（E 或 G 元件）来等效 SPICE 3 的 B 元件。图 2-28 中，B_1 根据以下关系来计算电感器中的磁场强度：

$$H = \left|\frac{0.4\pi NI}{l_m}\right|$$

其中 N 是匝数，I 是通过电感元件的电流（用 V_1 进行测量），l_m 是磁芯的磁路长度。因为 H 是实数，故取绝对值。B_2 根据前面定义的磁导率方程来求取磁导率百分数；B_3 则计算电感元件的电压，并除以磁导率百分数。

46

G_1 对 BS3 的值进行积分，并将结果提交给 G_2，这将迫使一个电流流过元件。在 G_1 和 G_2 的值都设置为 1 的情况下，通过元件的电流为：

$$I = \frac{1}{C \times \%U}\int V\mathrm{d}t$$

这是我们所期望的形式，可以由此求得所有的变量。

【例 1】 MPP 磁芯

使用 Magnetics®公司提供的磁导率—DC 偏置数据，并采用多重迭代、曲线拟合等技术，对于初始磁导率(μ)为 60 的材料，我们找到了其磁导率百分值的近似闭型解：

$$\%U_i = 1.77e^{-0.021H} - 0.77e^{-0.031H}$$

其中，U_i 是磁芯的初始电感；H 是磁场强度，单位为 A/m。

$$C = L = \left(\frac{N}{1000}\right)^2 A_L$$

其中，A_L 是磁芯的电感参考值(每 1000 匝的电感标称值)。

$$B_1 = \left|\frac{0.4\mu NI(VI)}{l_m}\right|$$

$$B_2 = 1.77e^{-0.012V(B_1)} - 0.77e^{-0.031V(B_1)} + 0.02$$

$$B_3 = \frac{V(3,4)}{V(B_2)}$$

$$R_2 = \frac{1}{2\pi f_{eddy} C}$$

下面的电路采用上述公式，对 Magnetics®公司型号为 55121 的一个采用 21 匝线圈的 MPP 磁芯进行了建模。从 55121 MPP 磁芯的数据说明书可以得到这些参数值：$A_L = 35$ mH，$l_m = 4.11$cm，磁芯重量 = 0.015 lb，$f_{eddy} = 7$MHz，$U_i = 60$。模型的元件参数计算如下：

$$C = \left(\frac{21}{1000}\right)^2 \times 35\ \text{mH} = 15.4\mu\text{F}$$

$$B_1 = \left|\frac{0.4\pi\ (21) I(V_1)}{4.11}\right|$$

$$R_1 = \frac{1}{2\pi(7\text{MHz})(15.4\mu\text{F})} = 0.0015$$

其 SPICE 网表在后面给出(图 2-29)。注意 R_1 表示绕组的 DC 电阻。测试电路对流过“磁芯”的电流进行扫描，同时对磁导率百分数以及磁场强度进行监控，结果如图 2-30 所示。实测的数据点绘制为黑点，而计算的结果则绘制成连续的曲线。另外也绘制了 AC 阻抗图(图 2-31)，从阻抗曲线可求得电感为

47

$$L = \frac{1}{2\pi(10.19\ \text{kHz})} = 15.6\mu\text{H}$$

这同预期的 15.4μH 相一致。

```
MPP：对MAGNETICS 公司的55121 MPP磁芯进行建模
* PSpice version
.DC I1 .1 100 .10
.AC DEC 20 100HZ 10MEGHZ
.PROBE
.PRINT AC V(4) VP(4)
* Node 4 Impedance
.PRINT DC V(6) V(5)
* Node 6 = H, Node 5 = % Permeability
G2 3 1 9 0 1
V1 1 0
G1 0 9 2 1 1
C1 9 8 15.4U
R2 8 0 1.5M
E1 5 0 Value = { ABS(1.256*21*I(V1)/4.11) }
E2 6 0 Value = { (1.77*Exp(-(.012*V(5))))-(.77*Exp(-(.031*V(5))))+.01 }
E3 2 0 Value = { V(3,1)/V(6) }
I1 0 4 AC 1
R1 4 3 .04
RT4 4 0 1G
RT3 3 0 1G
RT9 9 0 1G
.END
```

图 2-29　55121 MPP 磁芯的网表

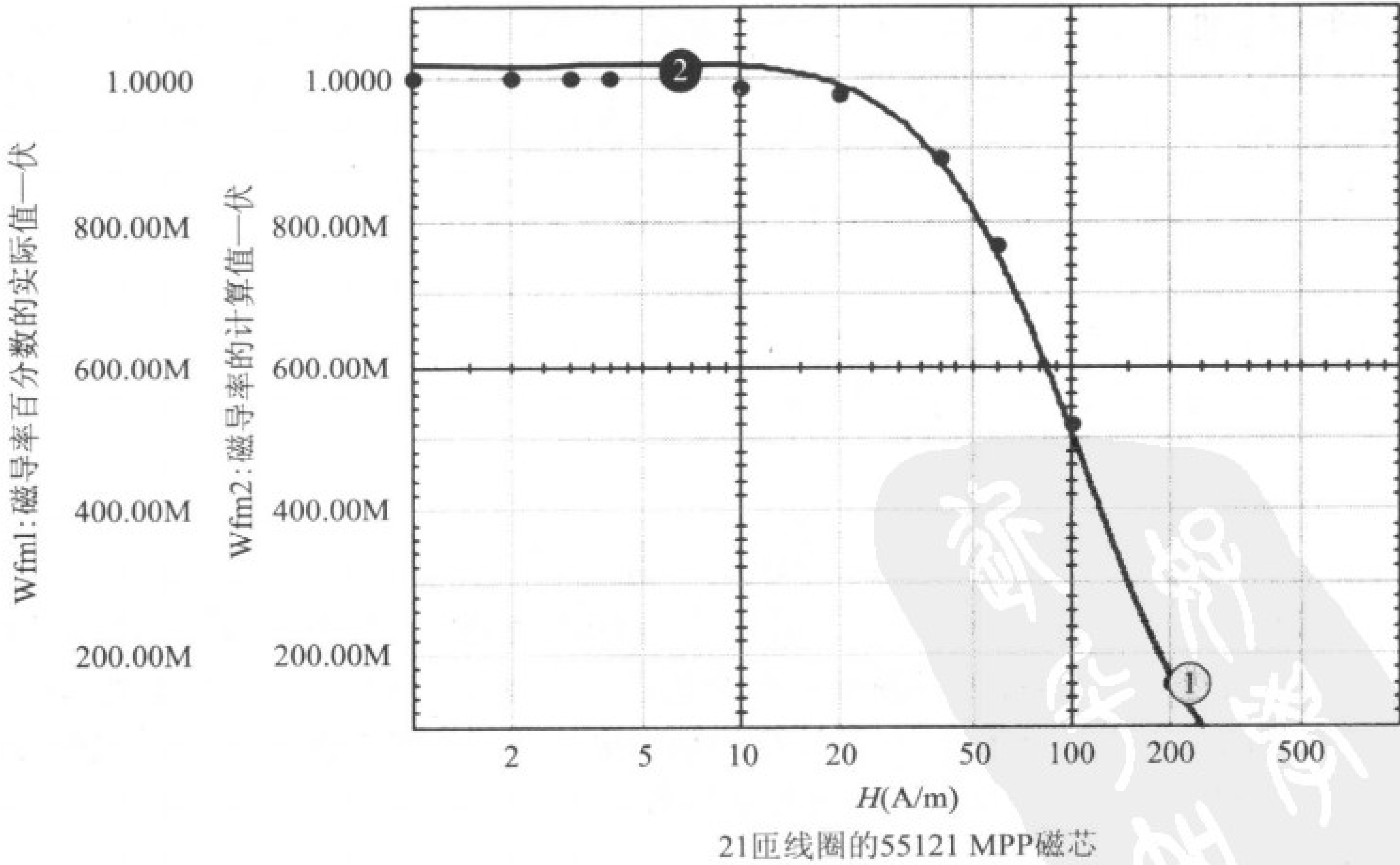


图 2-30　磁导率随磁场强度的变化曲线

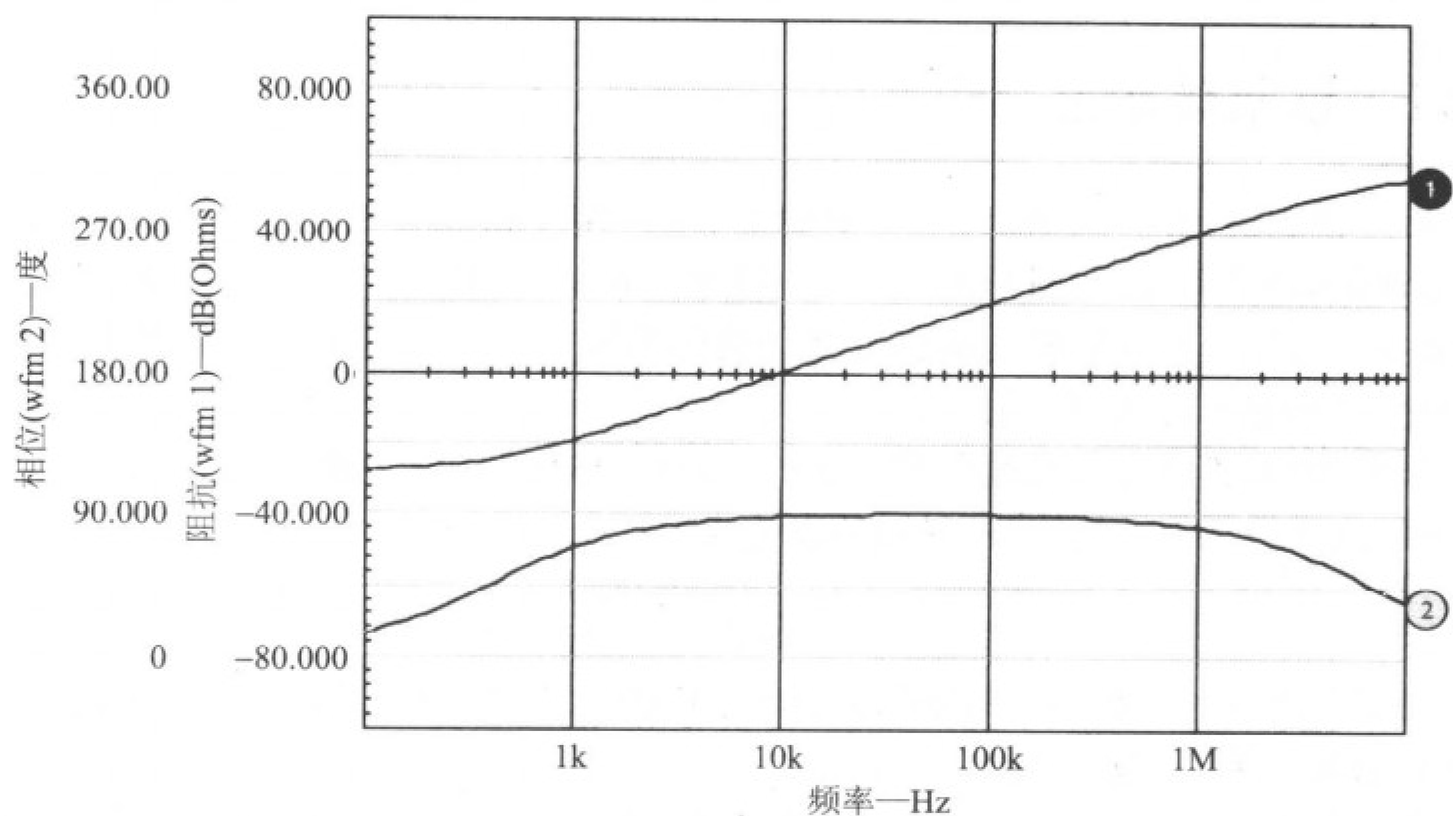


图 2-31 55121 磁芯的阻抗曲线

48
~
49

对磁导率百分数—磁场强度曲线进行积分，并乘以初始磁导率[59]，所得的图形就是直流 B-H 曲线，如图 2-32 所示，该曲线显示的最大磁通密度约为 7500G，这同给定的数值 7000G 基本吻合。

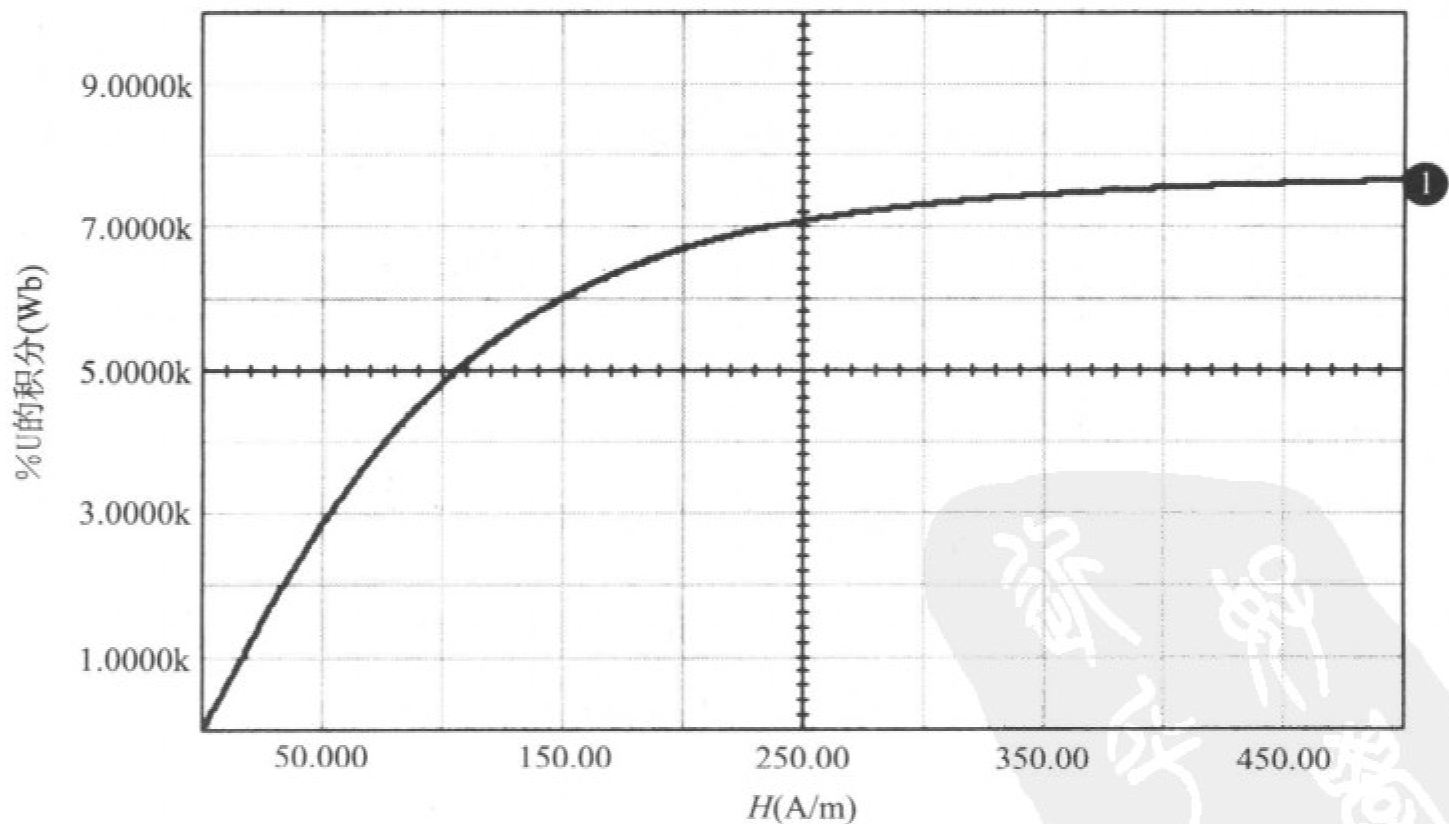


图 2-32 直流 B-H 曲线

2.11 铁氧体磁芯

以上讲到的原理，既适用于MPP磁芯，也适用于铁氧体磁芯。本例应用这一原理，为铁氧体材料（“F”材料）建立了一个模型。同样，可以利用试错法及曲线拟合技术，来获取磁导率百分数随磁场强度变化的闭型解表达式。所用图形数据来自Magnetics公司的铁氧体数据说明书。

虽然MPP模型是用指数函数表示的，但铁氧体模型用幂函数的形式来表示，将更为精确，这样得到的铁氧体“F”材料的表达式为：

$$\%U = \frac{1.149 \times 1.09H^{-1.1376}}{1.05 + 1.094H^{-1.1376}}$$

为了使得到的参数同铁氧体数据说明书中的对应参数有相同的意义，应将以上公式算得的$\%U$乘以初始磁导率(3000)。

图2-33中绘出了实际磁导率随磁场强度变化的曲线，实际的数据点以黑点绘制，而计算结果则绘制为连续的实线。

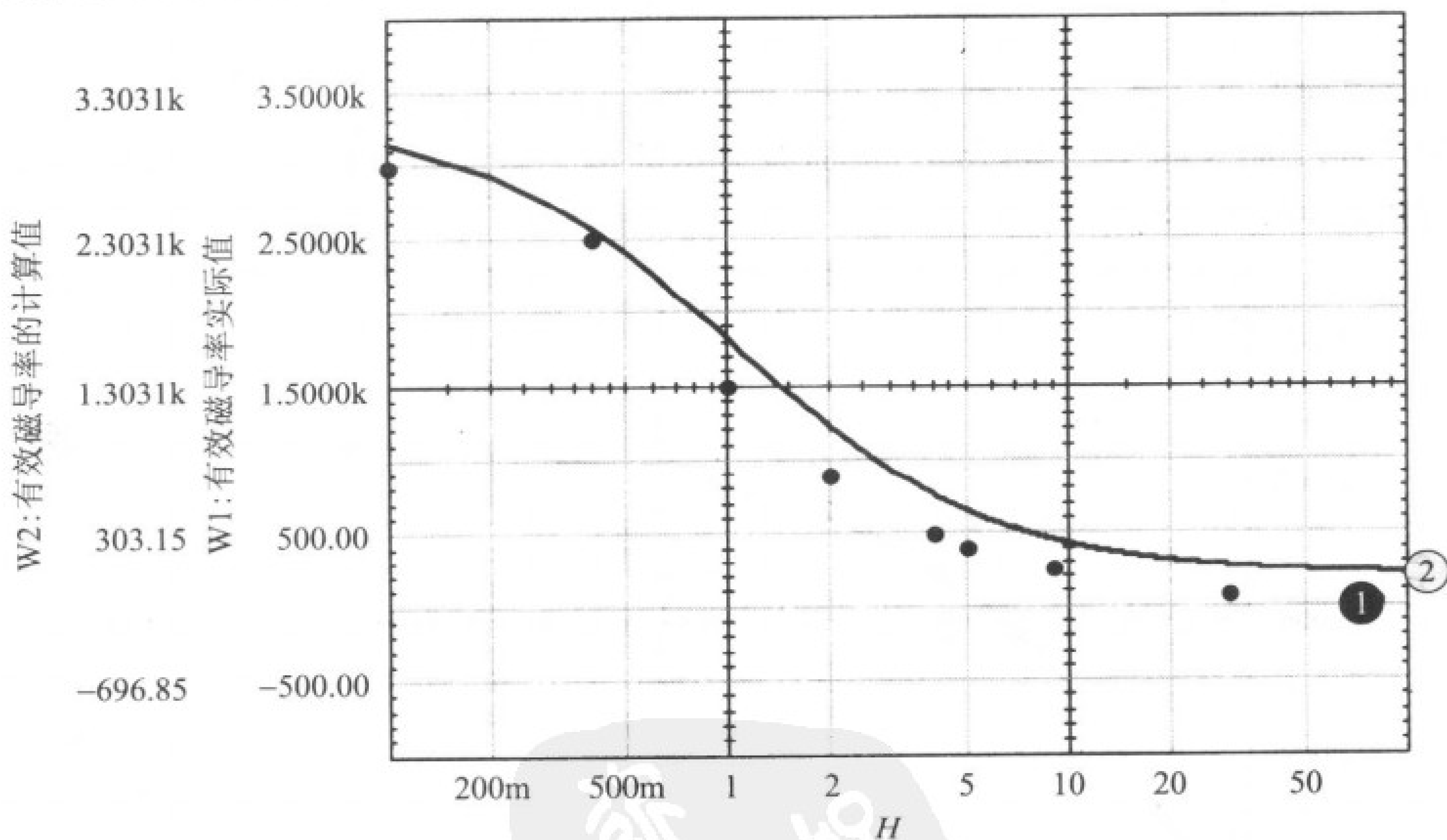


图2-33　磁导率随磁场强度变化的曲线

【例2】 铁氧体磁芯

作为例子，对一个1匝的F2213壶形磁芯进行了建模。从F2213壶形磁芯的数据表单可以得到以下参数：$A_L = 4900$ mH，$l_m = 3.12$ cm，$U_i = 3000$，$f_{eddy} = 1$ MHz。图2-34所示为该磁芯的电路模型原理图。

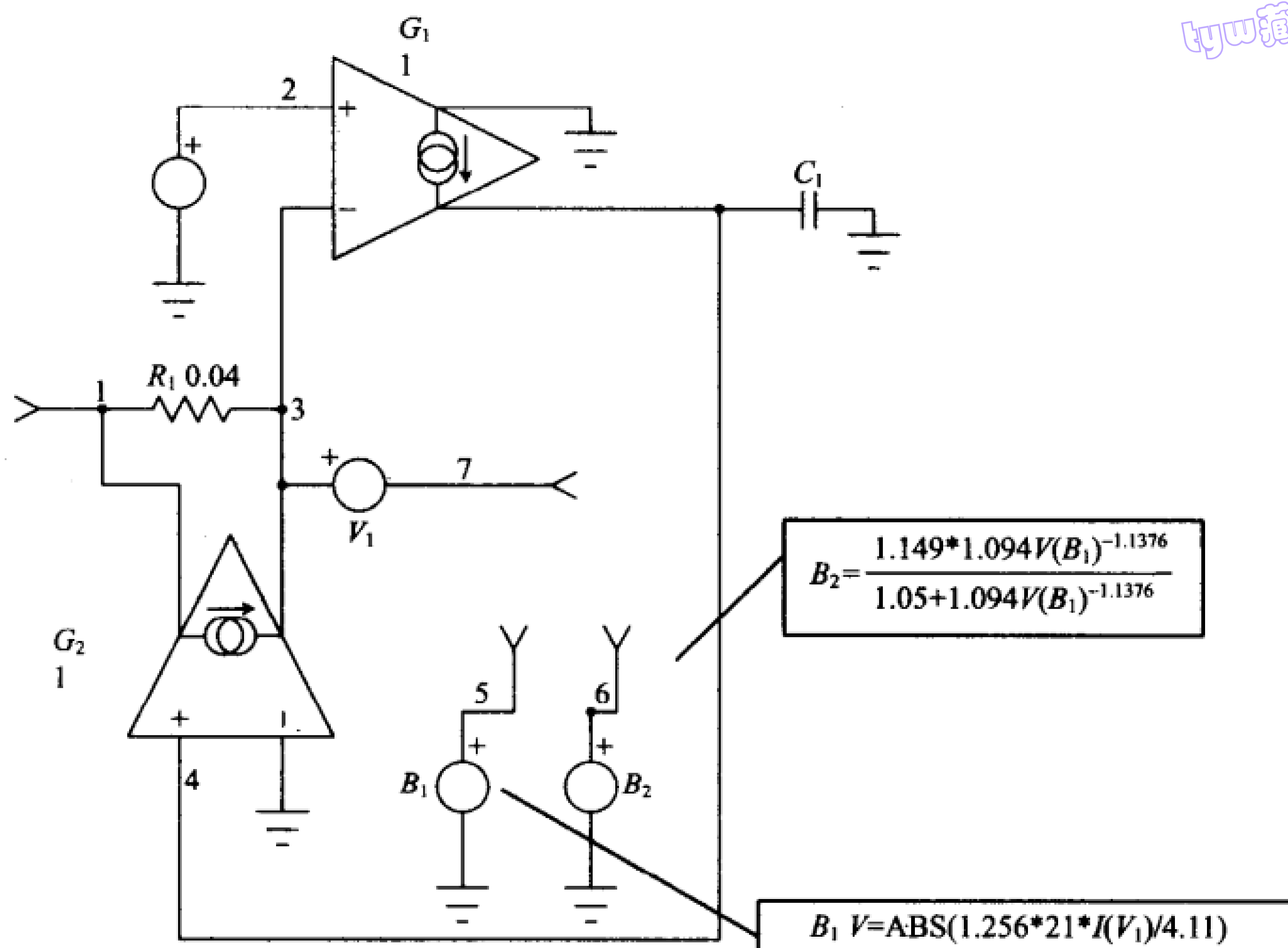


图 2-34 F2213 壶形磁芯的电路原理图，$V(6)$ = 磁导率百分数，$V(5)$ = H

50～51

该模型的基本结构十分类似 MPP 磁芯模型，二者的主要差别在于非线性 B_2 的定义以及磁芯损耗的表示方式，即磁芯损耗表示为一个并联电阻而非串联电阻。此外需要注意的是，这里并未增加表示 DC 电阻(DCR)的电阻元件，因为它将包含在绕组的特性中。

$$B_1 = \left|\frac{0.4\pi(1)I(V_1)}{3.12}\right| = 0.4026I(V_1)$$

$$C_1 = \left(\frac{1}{1000}\right)^2 \times 4900\ \text{mH} = 4.9\mu\text{F}$$

$$B_3 = \frac{V(3,4)}{V(B_2)}$$

$$B_2 = \frac{1.149 \times 1.094V(B_1)^{-1.1376}}{1.05 + 1.094V(B_1)^{-1.1376}}$$

$$R_1 = 2\pi f_{\text{eddy}} C_1 = 30.77\Omega$$

需要一个测试电路来生成 B-H 回线。采用一个脉冲电源经过一个限流电阻对磁芯进行激励。必须测量磁通密度及磁场强度 H，为了测量磁通密度，可以采用以下形

式的麦克斯韦方程：

$$\text{Flux} = \frac{Vt \times 10^8}{A_c N}$$

其中，A_c 是磁芯的面积，单位为 cm^2；N 为匝数。

如果采用增益为 1 的电压控制电流源来对大小为 1F 的电容器进行充电，并将电容电压放大 108/($A_c N$)倍，那么得到的就是磁通密度：

$$\frac{10^8}{A_c N}$$

数据表中给定的磁芯面积为 0.635cm^2，由此算得放大系数为 157.5×10^6。磁场强度采用由 B_1 算得的数值，但要取绝对值。我们将采用电流控制电压源来测量激磁电流，因为这样就可以将放大系数定义为 0.4π/3.12 I = 0.403 I。包括测试电路在内的完整模型如图 2-35 所示。

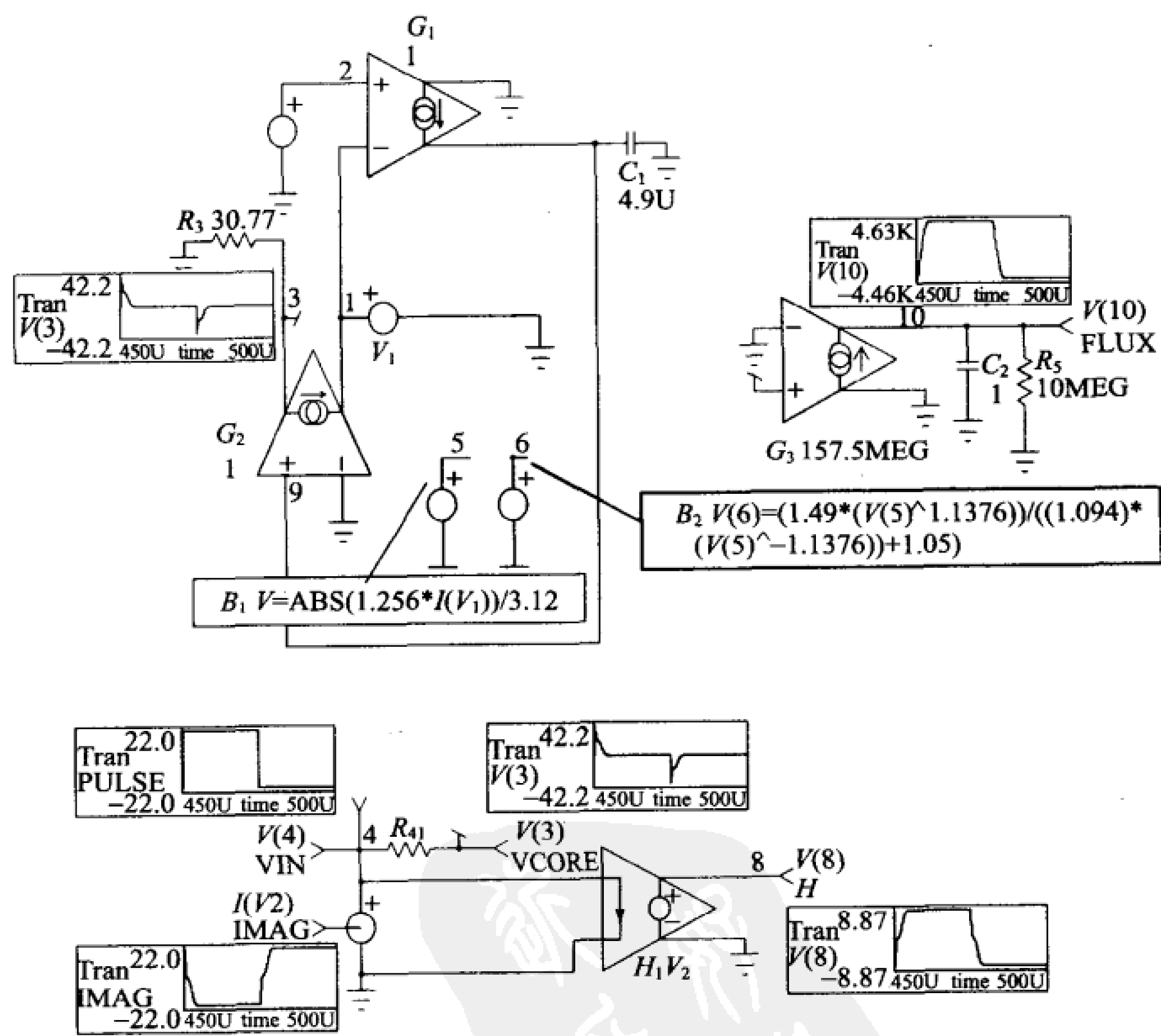


图 2-35　F2213 壶形磁芯的测试电路原理图及网表

```
MAGF:产生 B-H 回线的测试电路
* PSpice version
.TRAN .1U 500U 450U .1U UIC
.PROBE
* I(V2)=IMAG
* V(10)=FLUX
* V(8)=H
* V(3)=VCORE
* V(4)=PULSE
. PRINT TRAN V(4) I (V2) V(10) V(8)
V1 1 0
G1 0 9 2 1 1
C1 9 0 4.9U IC=0
E1 5 0 Value={ ABS(1.256* I(V1))/3.12 }
E2 6 0 Value={ (1.149* (V(5)^-1.1376))/((1.094* (V(5)^-1.1376))+1.05) }
E3 2 0 Value={ V(3,1)/(V(6)+.001) }
Vin 4 0 PULSE -20 20 10N 10N 10N 25U 50U
R3 3 0 30.77
R4 4 3 1
G3 0 10 3 0 157.5MEG
C2 10 0 1 IC=0
R5 10 0 10MEG
H1 8 0 V2 -.403
G2 3 1 9 0 1
RT9 9 0 1G
.END
```

图 2-35 （续）

对该电路进行仿真，并创建 *X-Y* 曲线图，结果如图 2-36 所示。曲线同 Magnetics 公司的B-H回线数据一致，此外也给出了脉冲电压的波形以及磁芯电压的波形。

52~53

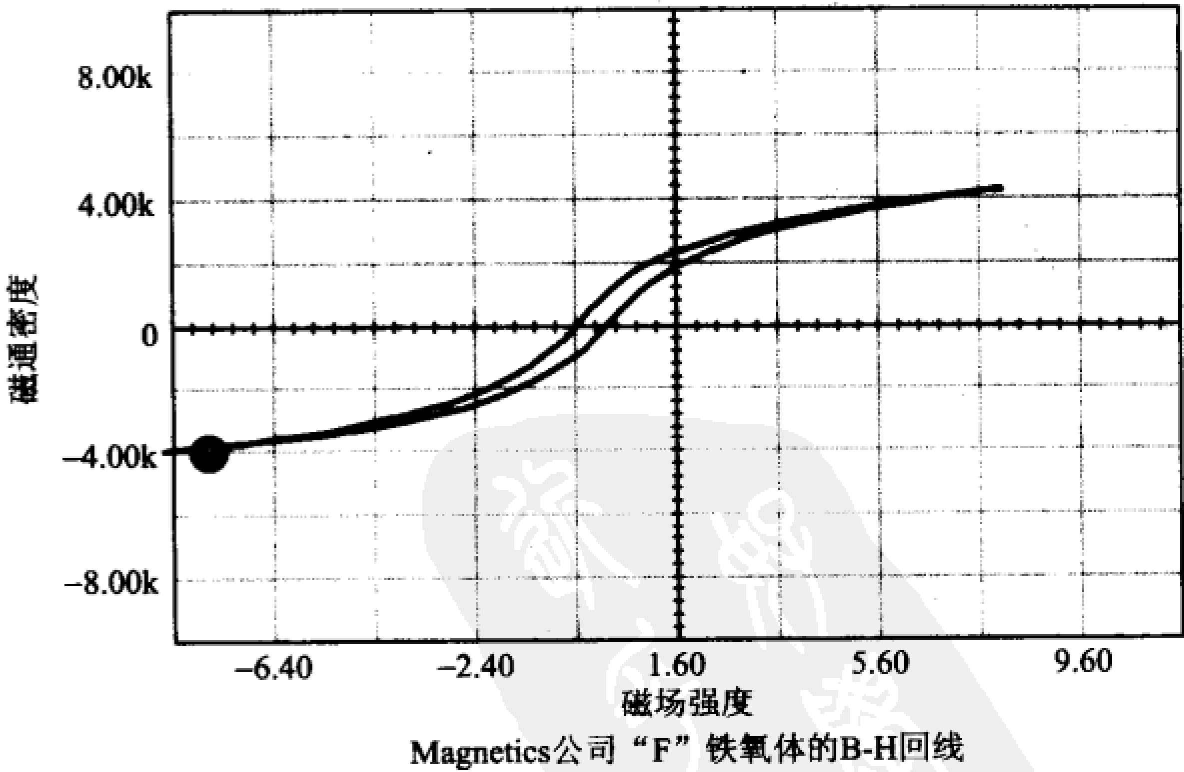


图 2-36 F2213 壶形磁芯的 B-H 回线(顶图)及脉冲波形响应(底图)

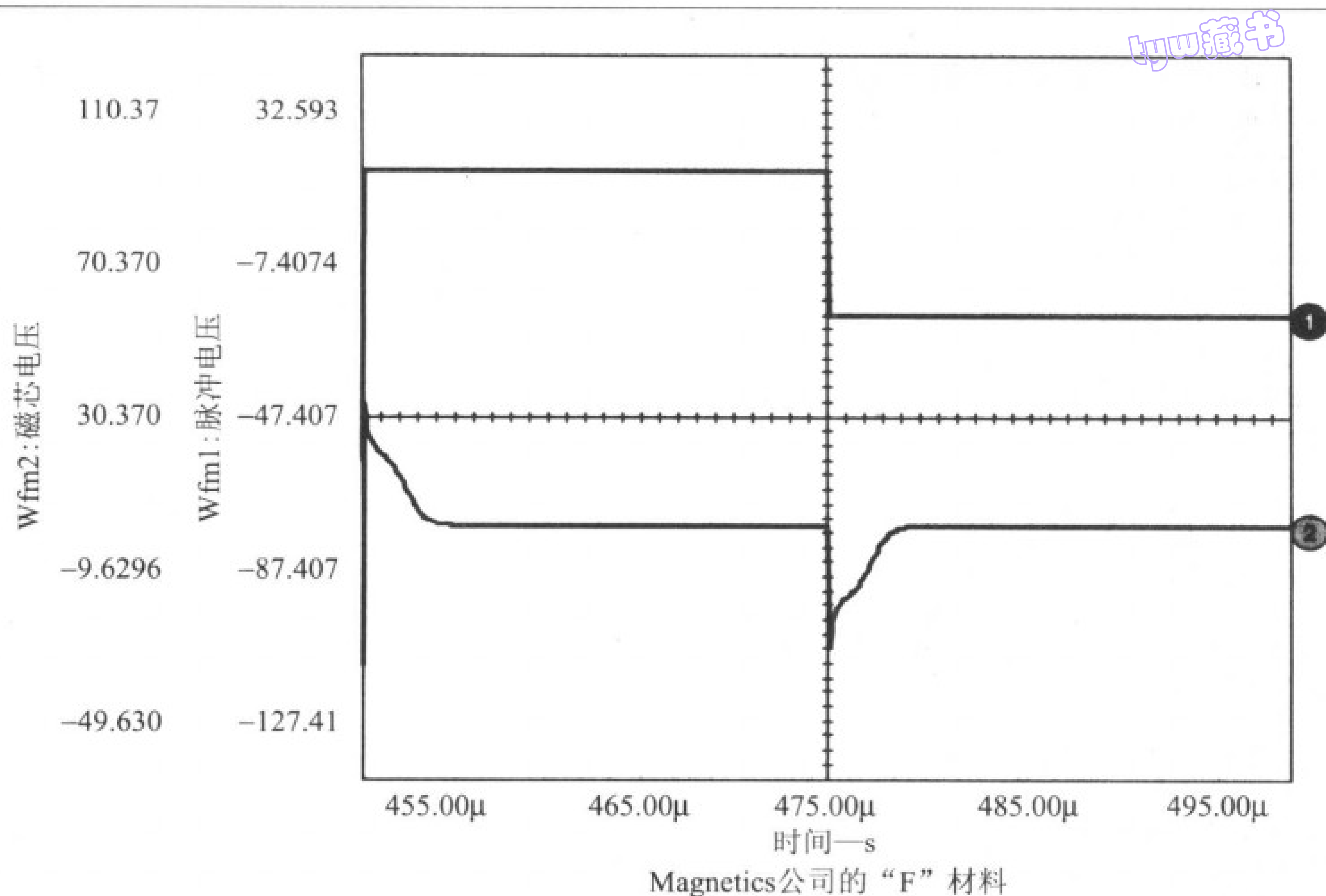


图 2-36 （续）

2.12　构建变压器模型

作为本章的最后一个练习，让我们组合上面刚刚完成的磁芯模型及匝数（TURNS）子电路，对一个两绕组变压器进行建模。

54

为了使变压器模型更接近真实的物理过程，有必要构建理想变压器模型，并分开对激磁电感和漏电感进行建模。理想变压器模型已经在本章前面部分进行了讨论，它具有 1 的耦合系数和无穷大的激磁电感。

在理想变压器任一绕组的两端跨接一个饱和电抗器模型（注意保持比例标度恰当），就达到了加入激磁电感的目的。在模型中引入非"1"的耦合系数的办法，是给每个绕组串入漏感，如图 2-37 所示。

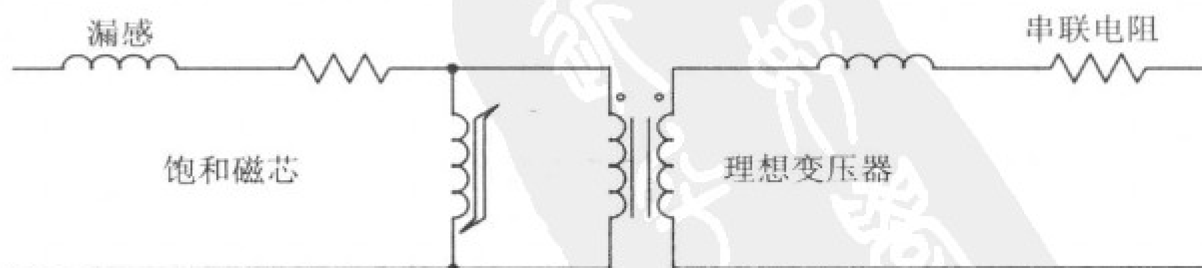


图 2-37　一个完整的变压器模型。将饱和磁芯、理想变压器 XFMR、一些漏感及串联电阻组合在一起，就可以创建出完整的变压器模型

漏感的测量方法是，先求出每个绕组的短路输入电感，再求解出所需的各个漏电感，这些漏感与磁芯的特性无关，如文献[102]所述。最终的模型组合了饱和磁芯模型与一个理想变压器子电路以及漏电感和绕组电阻等，如图 2-37 所示。

由于计算机内存以及运行时间的限制，PSpice 模型不可能表现所有可能的行为，本模型也同大多数仿真一样，并未表现所有的情况。

参照某一个绕组用单个元件来对磁芯建模，这在大多数情况下是有效的；然而，在有些应用中，磁芯可能存在小区域的饱和，导致某些绕组比其他绕组更快解耦（脱离线性关系），从而使这种模型失效。这种模型的另外一个限制，是不适合于磁路并联或具有多个磁芯的拓扑。对于这类情况，通常可以这样处理，即采用具有几个变压器的等效结构来替换单磁路结构，其中每个变压器都采用上面给出的模型来建模。

图 2-38 给出了两绕组变压器建模的另外一个例子。其中，SPICE 3 的磁芯模型不变，我们只是简单地添加了两个变压器（TURNS）子电路。变压器一次绕组为 10 匝，二次绕组为 20 匝；TURNS 子电路的二次绕组总是 1 匝（因为开发磁芯模型时用的是 1 匝）。我们分别针对峰值为 10V、频率为 20kHz 的方波电压经 1μ 串联电阻激励的情况，以及峰值为 50V、频率为 25kHz 的方波电压激励的情况，对电路进行了仿真。

55

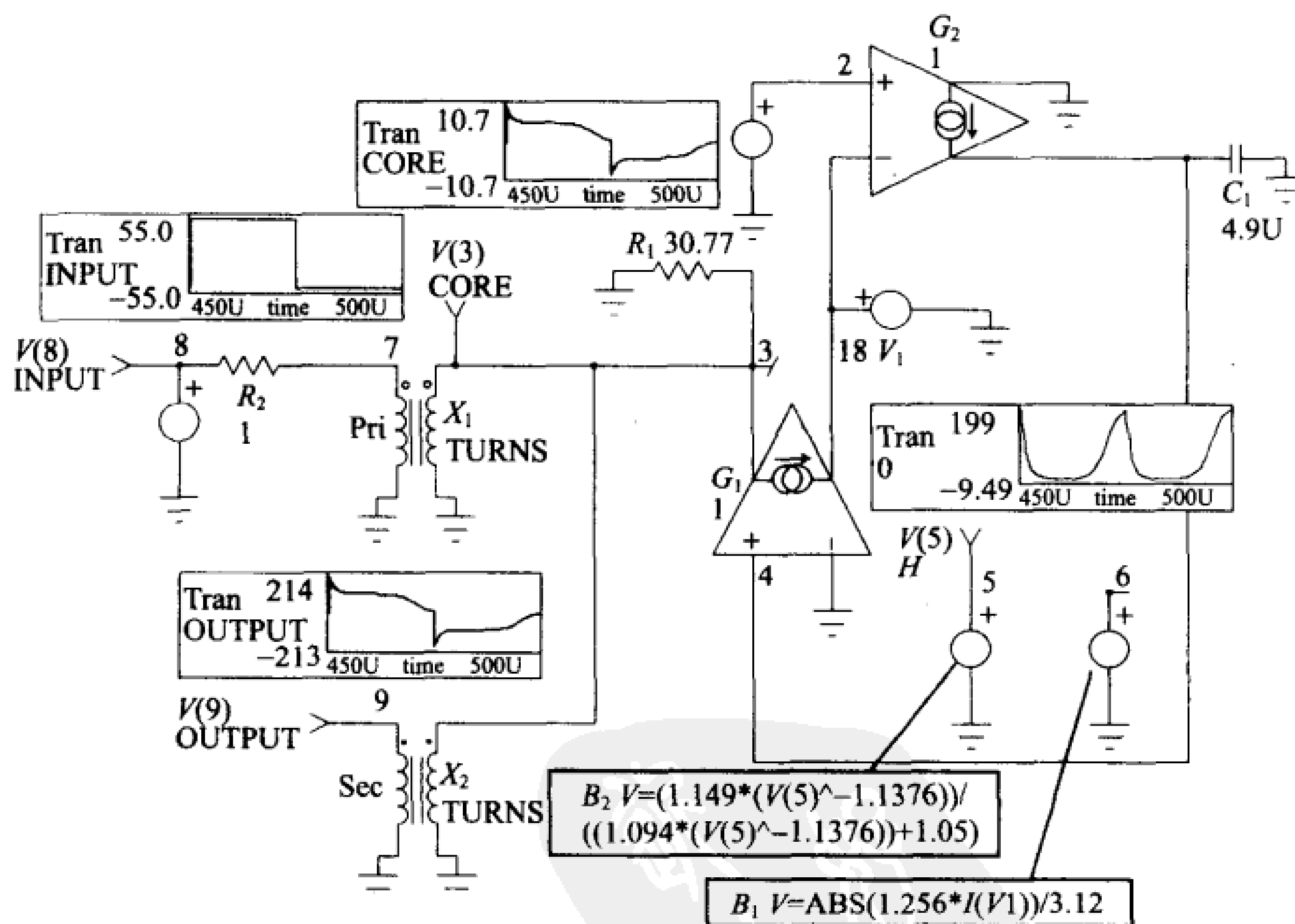


图 2-38 两绕组变压器测试电路的原理图及网表

```
EX5:两绕组变压器模型
* PSpice version
.AC DEC 20 100HZ 10MEGHZ
.TRAN.1U 500U 450U UIC
*V(9) = OUTPUT
*TM(3) = CORE
*V(8) = INPUT
*V(5) = H
.PRINT AC V(9) VP(9) V(3) VP(3)
.PRINT AC V(8) VP(8)
.PRINT TRAN V(9) V(3) V(8) V(5)
V1 1 0
G2 0 4 2 1 1
C1 4 0 4.9U IC=0
E1 5 0 Value={ABS(1.256*I(V1))/3.12}
E2 6 0 Value={(1.149*(V(5)^-1.1376))/(1.094*(V(5)^-1.1376))+1.05)}
E3 2 0 Value={V(3,1)/(V(6)+.001)}
R1 3 0 30.7700
X1 7 0 3 0 TURNS Params:NUM=10
X2 9 0 3 0 TURNS Params:NUM=20
* Turns is similar to XFMR except Ratio=1/Num
V2 8 0 AC 1 PULSE -50 50 1N 1N 1N 25U 50U
R2 8 7 1
G1 3 1 4 0 1
RT4 4 0 1G
.END
```

图 2-38 (续)

56

变压器的输入、输出电压如图 2-39 所示。注意输出电压与匝数比是一致的，因为它等于输入电压的两倍。第二个图给出的是磁芯的饱和特性，这种特性是用B-H回线来描述的。

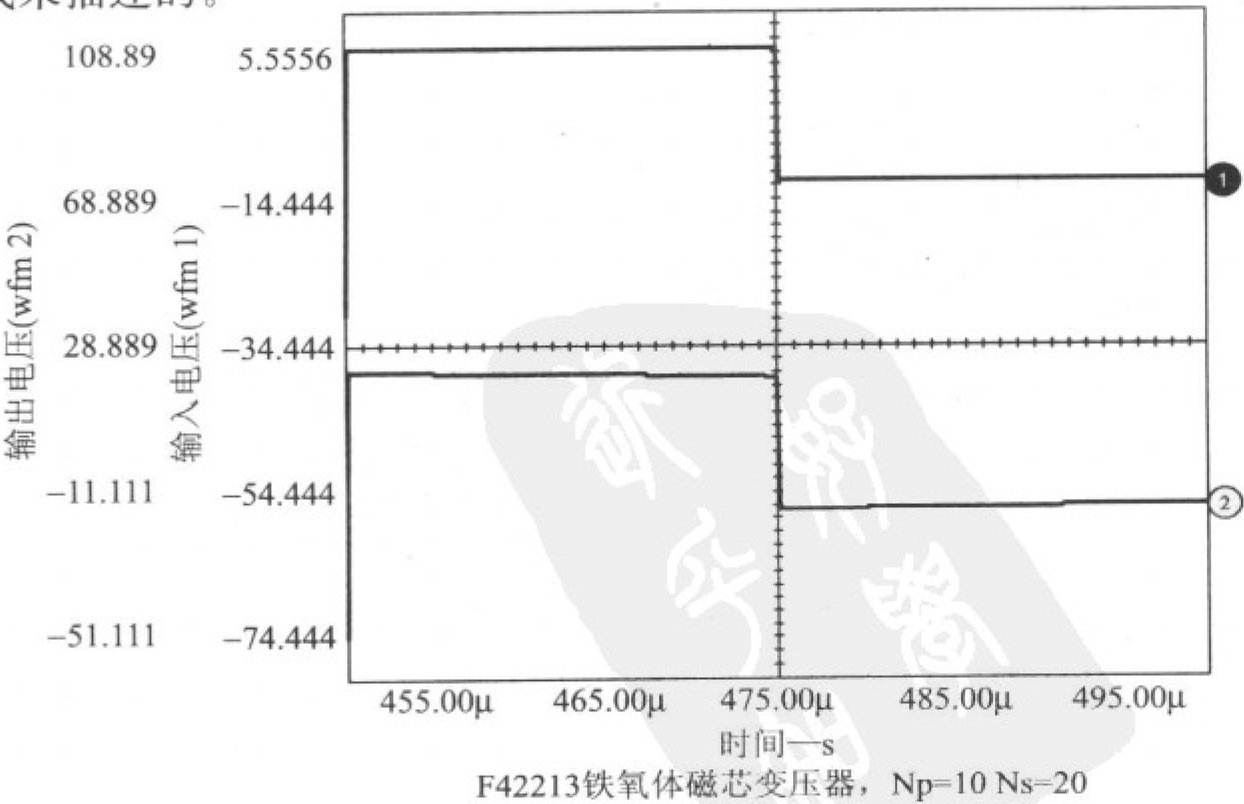


图 2-39 完整变压器电路的输入、输出电压(顶图)，瞬态磁芯饱和特性(底图)

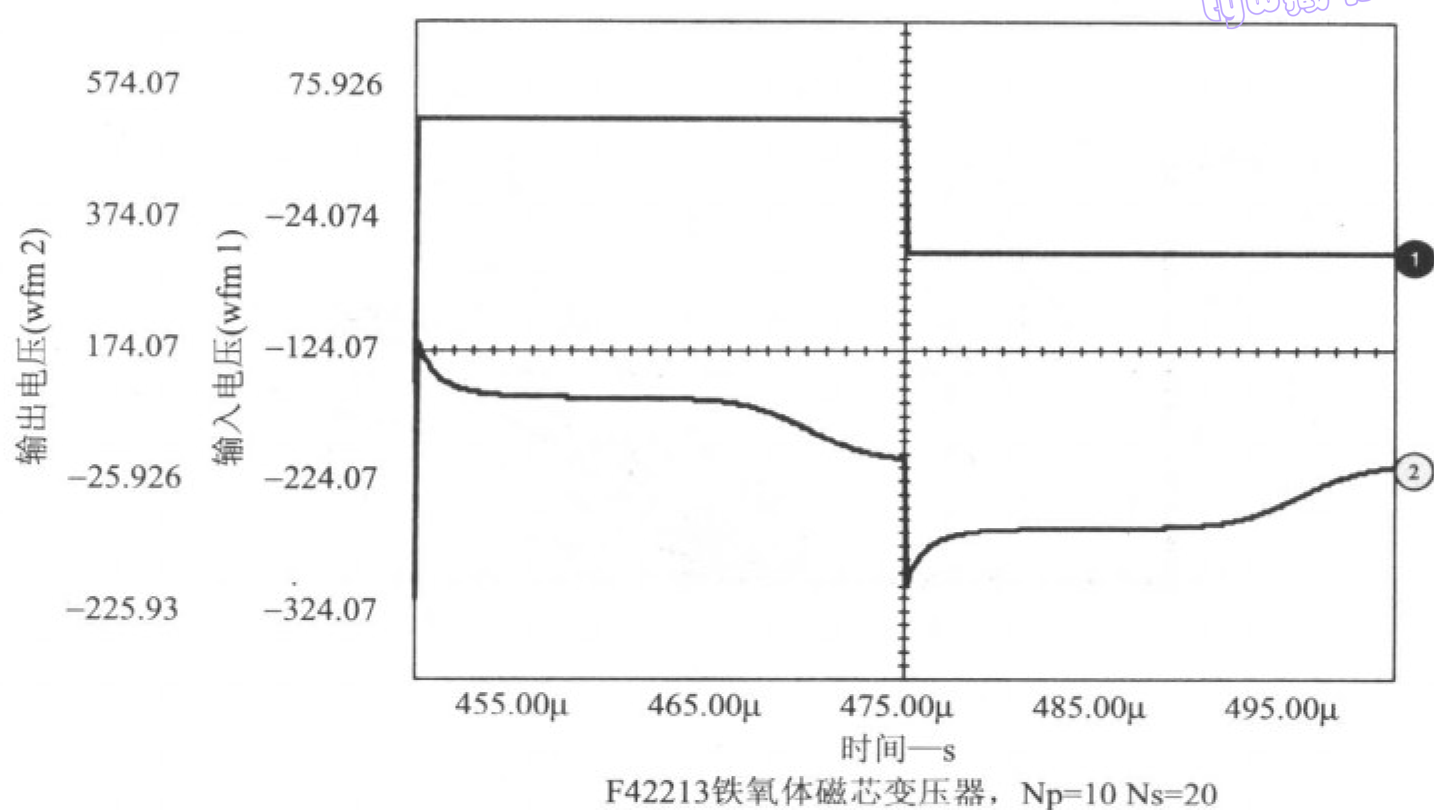


图 2-39 （续）

57

2.13 高频线圈效应

绕组电阻的建模，可以通过在每个绕组上增加一个串联电阻来实现，如图 2-40 所示。在低频下，R_w 就是绕组的 DC 电阻；而在功率变换较常见的高频情况下，绕组电阻变得更为复杂，因为在绕组中存在着趋肤效应。

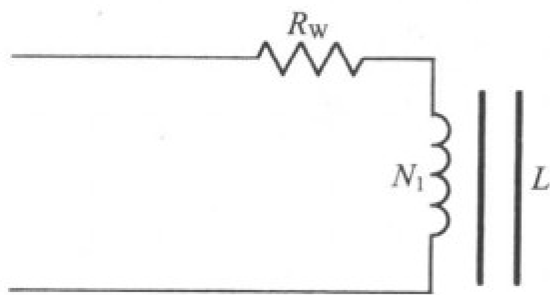


图 2-40 绕组电阻模型

想对绕组电阻进行正确建模有如下几个原因：

❑ 重建绕组损耗；

❑ 重建绕组电阻对绕组内的电压降落的影响以及对绕组间的交叉调整的影响；

❑ 重建绕组电阻对寄生振铃的衰减效应。

为了达到这些目的，必须确定包含高频效应在内的有效电阻。

估算绕组电阻的程序广为人知，这些程序可以用来建立模型参数。图 2-41 给出了不同层数绕组的电阻与频率关系的曲线，该图以 1 Ω 的 DC 电阻值以及透入深度(δ)等于层厚时的频率等作为基准，对电阻值进行了归一化处理：

$$\delta_{CU} = \frac{0.661}{\sqrt{\pi\mu\sigma f_s}}\ \text{m}$$

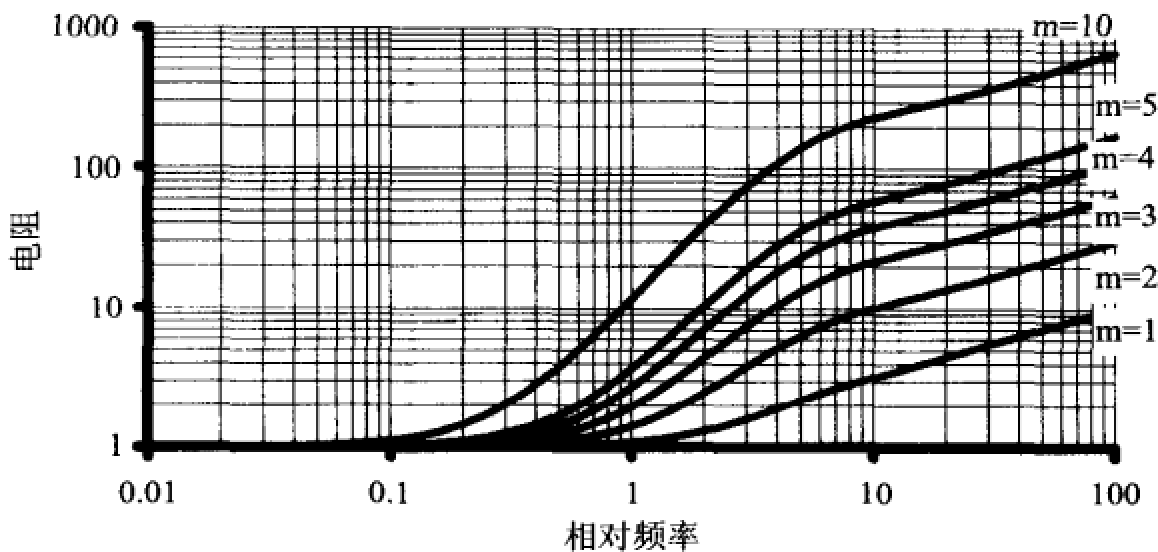


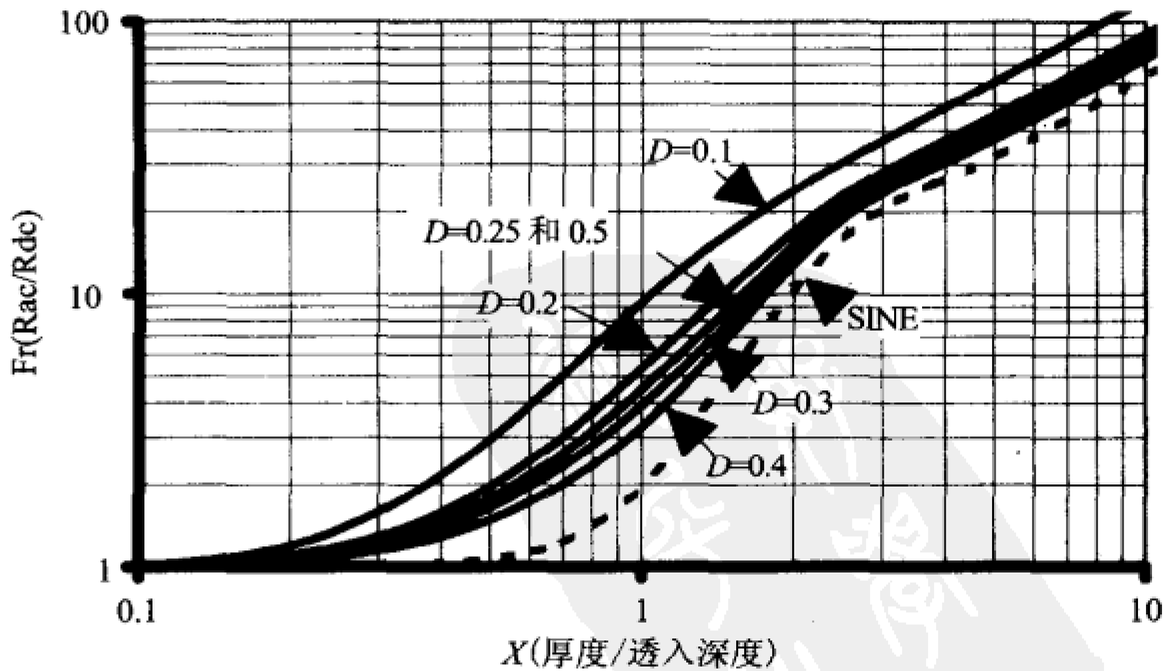
图 2-41　高频绕组电阻

（层厚等于透入深度时的频率下已归一化到 1Ω 的 R_{dc}）

假定绕组中的电流波具有正弦波的形状。该图的一个关键特征是存在一个由绕组层数决定的拐点频率，高于该频率时，电阻迅速增大。绕组电阻是频率相关的，且电阻的变化范围可以很大。

58

绕组电阻还跟电流波的形状有关。图 2-42 为在一个三层的绕组中通过对称双极型 PWM 电流波形时，电阻变化情况的例子。可以看到，对于所有方波占空比的电流波形，它们产生的电阻都比正弦波电流的电阻要大（为便于比较，图中也绘出了正弦波电流时的电阻），这是由于波形中存在谐波分量的缘故。也可以看到，当占空比（D）从方波的 $D = 0.5$ 变化到较小的占空比时，绕组电阻首先下降，然后增加，当占空比很低时，它变得非常大。这个看似怪异的现象，根源在于进行占空比调制时谐波频谱的变化。



59

图 2-42　双极型 PWM 电流的 Fr(m = 3)

在典型的高频功率变换器中，绕组电阻是随频率、调制比、绕组之间的负载分配以及温度等因素变化的函数。一般情况下，对所有这些影响因素进行建模是不实际或不必要的，但可以使用一些有用的方法进行近似。

如果绕组损耗是最重要的考虑量，那么可以在每个绕组中简单地串联一个电阻器来表示绕组电阻，阻值则选在负载、占空比和温度最高损耗时的有效 AC 电阻。这种选法将导致其他情况下的损耗被高估，不过人们在考虑不利因素时，往往是喜欢保守行事的。

可以采用线性元件组成的网络来近似一个随频率变化的电阻，如图 2-43 所示。在低频下，其中的电感器基本上是短路的，$R = R_1$；而在高频下，电感器开路，$R = R_1 + R_2$。电阻的变化遵从单极点渐近线近似，如图 2-43 中的曲线所示，图中还给出了网络输入阻抗(z)的实部和虚部方程。

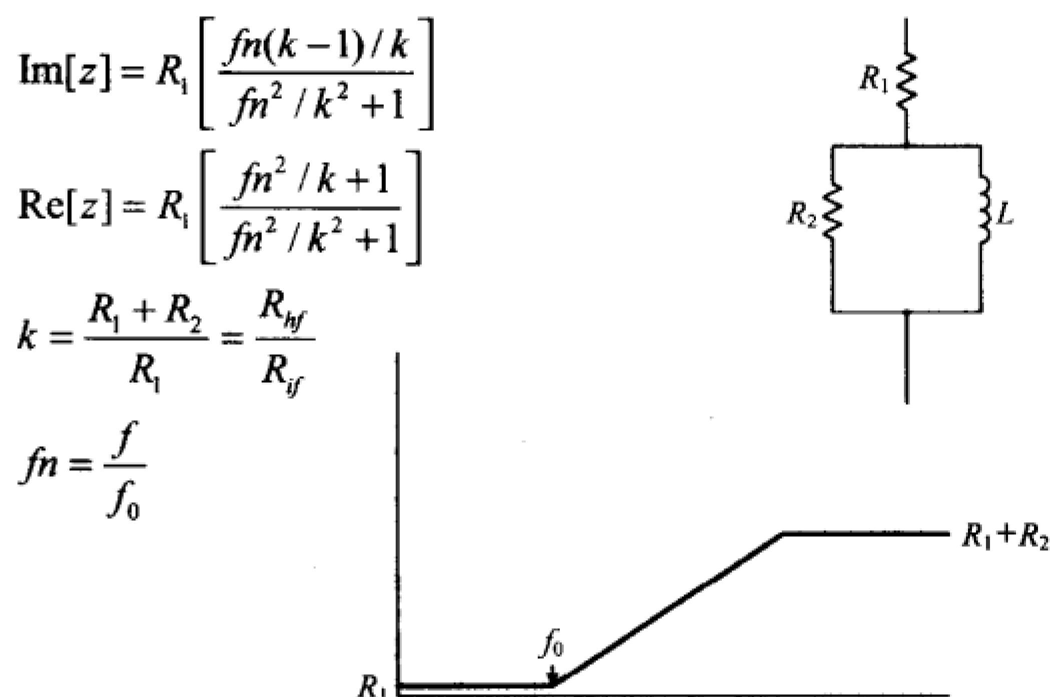


图 2-43 随频率变化的电阻可以用线性元件构成的网络来模拟

图 2-44 给出了在不同电阻比 k 下 z 的实部图形。在 f_0 和 k 选择恰当的情况下，可以在相当宽的频率范围内对电阻的变化进行建模。

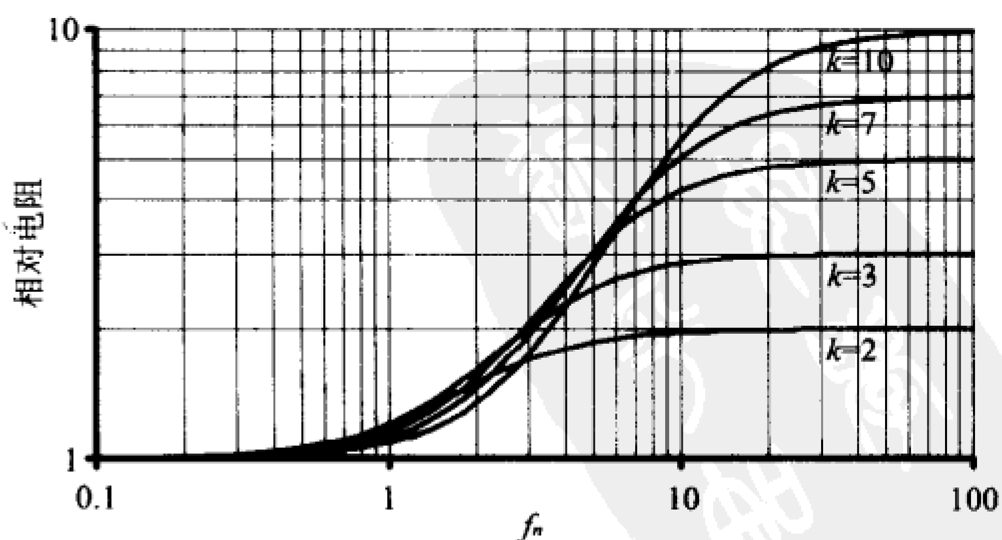


图 2-44 在不同电阻比值 k 下 Re[z]的图形

然而，却存在一个与此网络相关的重要的限制，这从图2-45中 z 的虚部与实部的比值曲线可以看得出来。

60

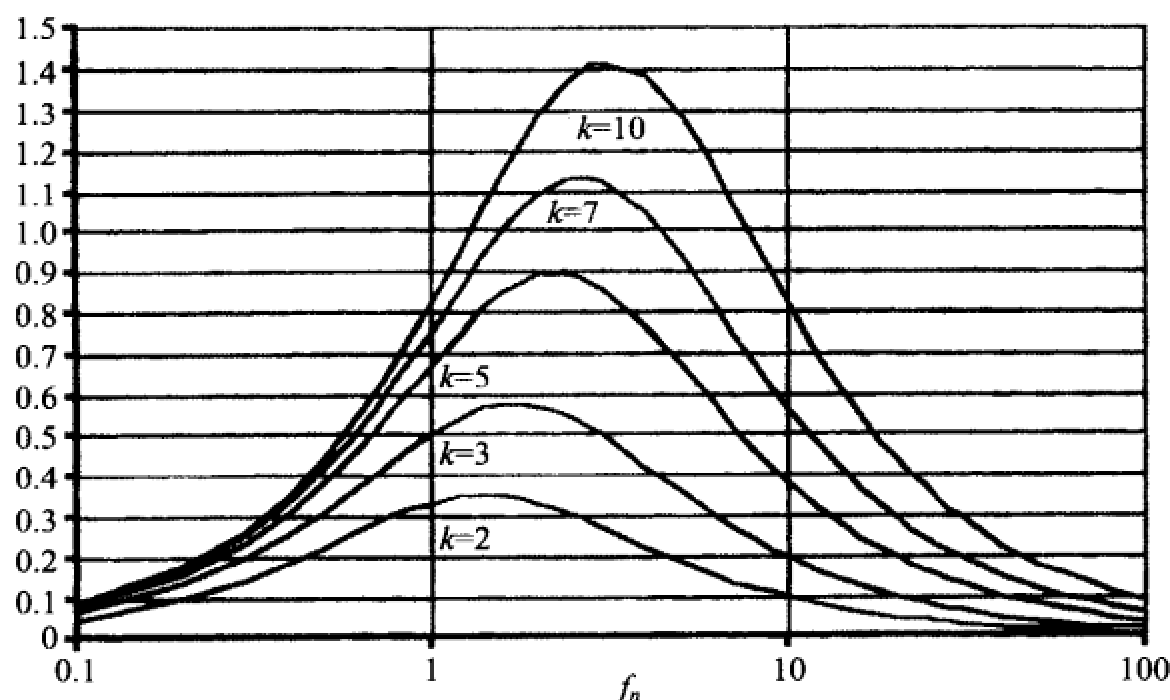
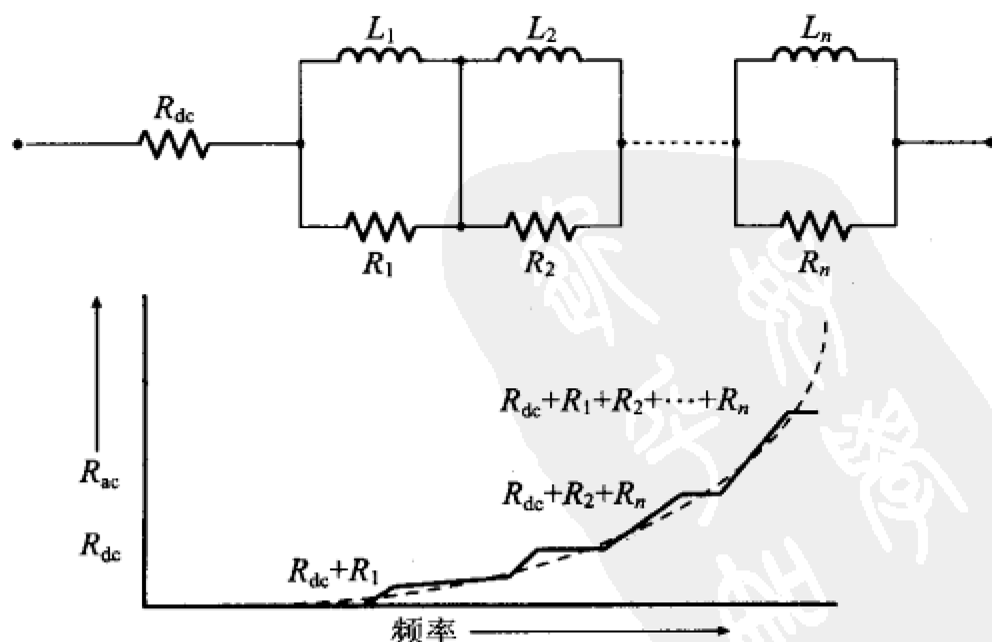


图2-45　在不同电阻比值 k 下，$\mathrm{Im}[z]/\mathrm{Re}[z]$ 的图形

由于该网络中存在电感器，因而存在一些感性电抗。由图2-45可见，感性电抗在上、下两个（电阻性的）截断点之间的区间里，引起了隆起的波峰。对于较小的电阻比值 k，感性电抗相对较小；但当比值 k 变大时，电感也变得很大，这时，这个简单的网络就不再仅仅是个变频电阻器了，它同时也成了一个变频电感器。如果同时也采用串联电感器来模拟绕组的漏电感，也许不会有问题，因为只要漏电感足够大，它就足以屏蔽网络的电感而使其影响可以被忽略。

61

在需要对频敏电阻建模但电感必须很小的场合，可以使用图2-46所示的多单元网络。如果保持每个阶梯的电阻值上升都较小，则有可能在很宽的频率范围内，十分精确地近似表示电阻，同时仍可以引入较小的感抗。



62

图2-46　采用多单元网络的高频电阻模型

第3章 EMI滤波器设计

几乎所有功率电路都包含一个输入电磁干扰(EMI)滤波器，EMI滤波器的主要用途在于限制功率电路传导或辐射的干扰。过度传导或辐射的干扰，会在功率电路的邻近系统或与之共用一个输入源的系统中引起不确定的行为，如果这种干扰影响到功率电路，将可能引起运行状态不确定、纹波过多或使调整特性变差，进而将引起系统级的问题。输入EMI滤波器也可用来限制浪涌电流、降低传导的敏感性，以及抑制尖峰信号。容许干扰的标准通常是由功率电路的标准决定的，最常用的EMI标准有军用的MIL-STD-461标准以及民用的FCC标准等，此外还存在其他许多EMI标准。

本章将讨论用于降低传导干扰、传导灵敏性以及限制浪涌电流的一类EMI滤波器的设计与分析问题。当功率电路是调压开关电路而不是线性电路时，由于调压开关电路将产生一个负输入电阻，因此其输入滤波器的设计将更关键。

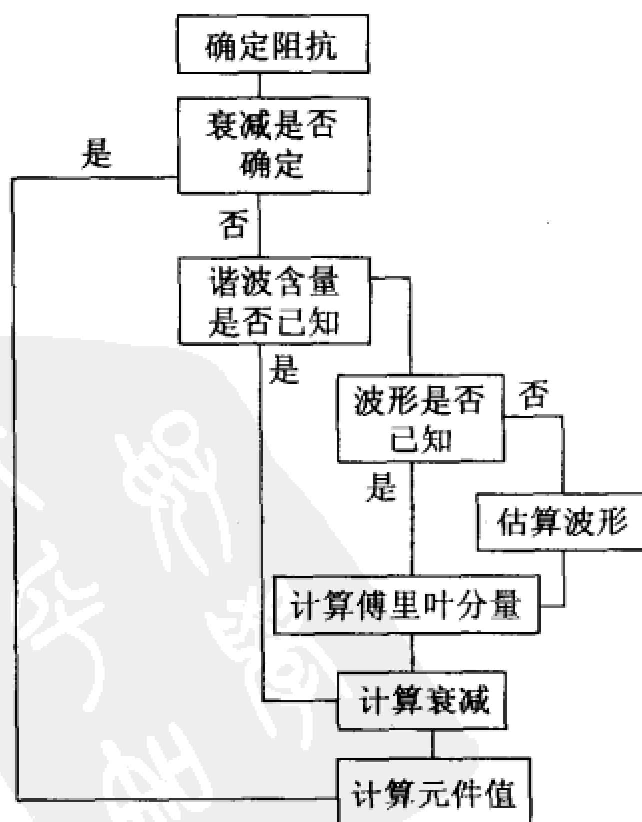
尽管也可以仿真功率电路的辐射干扰，但由于超出了本书的范围，故不予介绍。

3.1 基本要求

输入EMI滤波器的设计要从满足以下两个基本要求开始：

- ☐ 滤波器提供给功率变换器的输出阻抗必须小于功率电路的负输入阻抗；
- ☐ 输入滤波器的衰减必须足以把最终的干扰水平限制在强制标准以下。

右面的流程图提供了一个按部就班的方法，可用于输入滤波器的设计。



3.2 确定负电阻

功率电路的负电阻可以通过考虑下述条件来确定：

$$P_{in}=\frac{P_{out}}{效率}$$

$$I_{in}=\frac{P_{in}}{V_{in}}$$

$$R_{in}=\frac{V_{in}}{I_{in}}=\frac{V_{in}^2}{P_{in}}=\frac{V_{in}^2*效率}{P_{out}}$$

输入电阻之所以是负的，是因为当输入电压增加时，输入电流反而降低。作为一个简单例子，我们可以使用PSpice来分析功率电路的输入电阻。PSpice可以用多种方法分析输入电阻，最简单的是传递函数(.TF)分析，它计算电路的DC增益和小信号输入、输出阻抗。以下的例子采用PSpice的.TF分析，来测量一个开关电源电路的输入阻抗。

【例1】　输入电阻分析

```
输入文件
RIN:输入电阻
.TF V(5) V1
V1 5 0 20
G1 5 0 Value = {100/V(5)}
.END
输出文件
RIN:输入电阻
.TF V(5) V1
V1 5 0 20
G1 5 0 Value = {100/V(5)}
.END
.END
* * *小信号特性
V(5)/V1 = 1.000E+00
INPUT RESISTANCE AT V1=-4.004E+00
输出电阻 AT V(5) = 0.000E+00
```

其中，G_1源模拟一个具有100W输入功率的功率电路；V_1对功率电路施加20VDC；而.TF则测量节点5处的输入阻抗和V_1处的输出阻抗，结果放在输出文件中。注意PSpice算得的输入阻抗为4Ω负电阻，这同上面的解释是一致的。

3.3　确定谐波含量

设计输入EMI滤波器的下一个步骤，是确定功率电路输入电流的谐波含量。如果输入电流波形已知，则可进行傅里叶分析以确定波形的谐波含量；即使不知道精确的波形，也可以估算出合理精度的波形。如果需要，以后可以再对设计进行优化。

65

见图 3-1 所示的脉冲波形，其波峰幅值为 1，底部幅值为 0，其第 n 次谐波的傅里叶级数系数为：

$$A_n = \frac{2}{T}\int_0^t \sin(nt)$$

$$B_n = \frac{2}{T}\int_0^t \cos(nt)$$

$$C_n = \sqrt{A_n^2 + B_n^2}$$

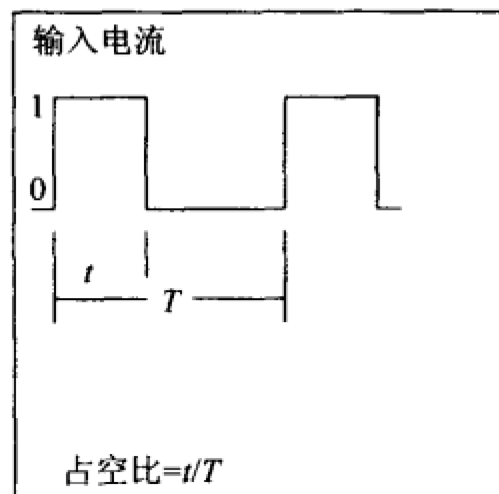


图 3-1 用于傅里叶级数计算的脉冲波形

若假定输入纹波电流为脉冲形式，并知道它的占空比，就可以进行傅里叶级数分析；如果占空比未知，则假定为 50%，这个假定值是最坏情况，因为脉冲波形的傅里叶分析在 50%时具有最大的谐波含量。下一个例子中，我们将使用 SPICE 计算一个占空比为 50%的脉冲的傅里叶系数。

【例 2】 .FOUR 分析

这个例子用来说明 .FOUR 分析的使用方法。V_1 是脉冲电压源，占空比为 50%，频率为 100Hz。.FOUR 语句计算其 DC 分量及前 9 个谐波的幅值和相位，结果放置在输出文件中，如下面所示：

```
EX2:FOUR 分析的使用示例
.OPTIONS NUMDGT=3
.TRAN .01U 20U
.FOUR 100kHZ V(1)
V1 1 0 PULSE 0 1 0 0 0 5U 10U
.END
```

66

瞬态响应 $V(1)$的傅里叶分量

DC 分量 = 5.010000E−01

谐波次数 NO	频率 (Hz)	傅里叶分量	归一化分量	相位 (°)	归一化相位 (°)
1	1.000E+05	6.366E−01	1.000E+00	−3.600E−01	0.000E+00
2	2.000E+05	2.000E−03	3.142E−03	8.928E+01	9.000E+01
3	3.000E+05	2.122E−01	3.333E−01	−1.080E+00	4.088E−09
4	4.000E+05	2.000E−03	3.142E−03	8.856E+01	9.000E+01
5	5.000E+05	1.273E−01	2.000E−01	−1.800E+00	2.044E−08
6	6.000E+05	2.000E−03	3.142E−03	8.784E+01	9.000E+01
7	7.000E+05	9.093E−02	1.428E−01	−2.520E+00	5.723E−08
8	8.000E+05	2.000E−03	3.142E−03	8.712E+01	9.000E+01
9	9.000E+05	7.072E−02	1.111E−01	−3.240E+00	1.226E−07

总谐波畸变 = 4.288115E+01（百分值）

从输出文件可以看到，基波的幅值为脉冲幅值的 63.6%，虽然这个文件已经提供了所需的信息，但离完美还很远。一个较好的方法是在 Probe（探针）工具中计算谐波，这样得到的图形如图 3-2 所示。

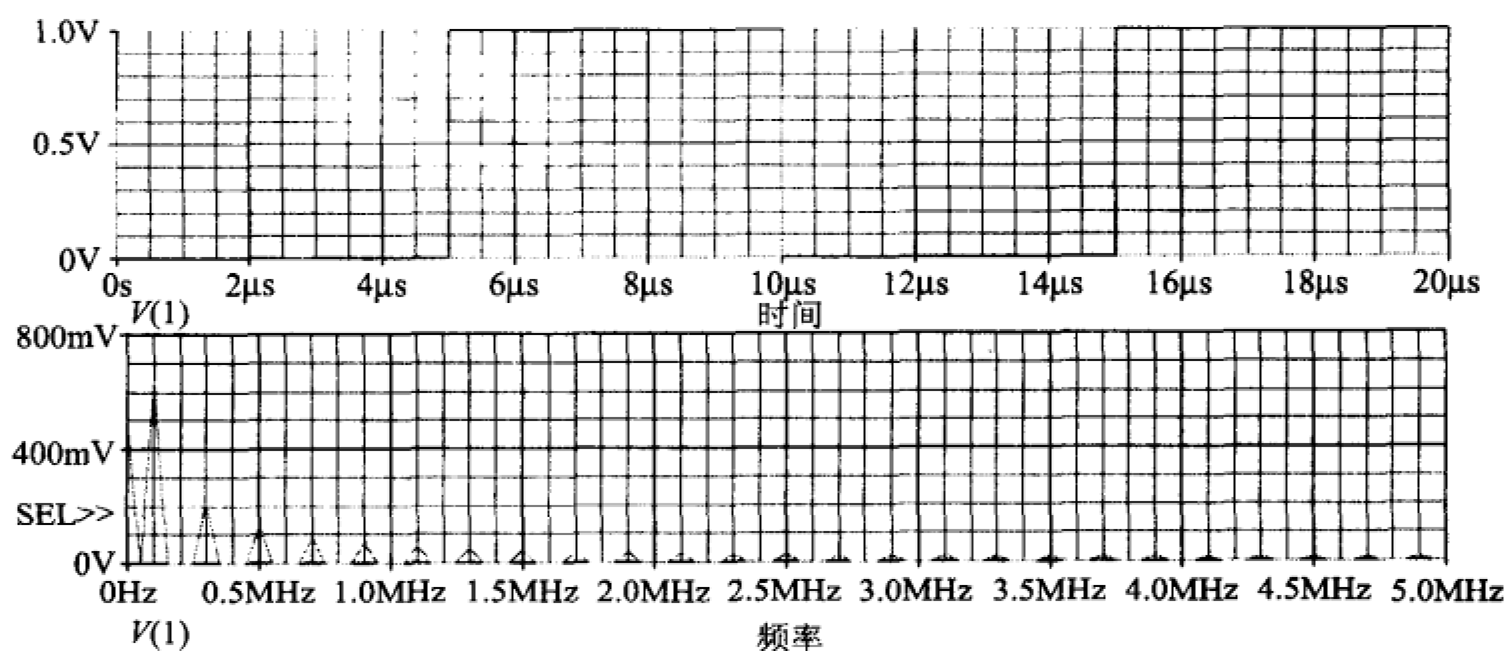


图 3-2　应用 Probe 图形化波形后处理器的 FFT 功能计算方波波形的谐波

这个例子是脉冲波形的最坏情况，可用于输入滤波器的保守设计。

【例 3】 利用 .STEP 命令计算谐波

这个例子将应用 PSpice 的 .STEP 命令对占空比从 5%扫描到 95%，以观察所获得方波的基波幅值，与前一个例子相同，V_1 是脉冲电压源。在这个例子中，脉冲的初始幅值为 1V，在延迟“TON”后切换到 0V，PSpice 以 0.5μs 的步长，对“TON”从 0.5μs 扫描到 9.5μs。

67

仿真结束时，可以使用 Probe 显示 X－Y 数据，也可以在文本编辑器中浏览输出文件。还将得到一条反映基波含量随“TON”变化的曲线，该曲线结果验证了前面的陈述——50%占空比为最大点，这一点对今后的应用提供了有用的参考价值。

```
X3:.STEP ANALYSIS
.PROBE
.PARAM TON = 0.5u
.STEP PARAM TON 0.5u 9.5u 0.5u
.TRAN .1U 10U
.PRINT TRAN V(1)
V1 1 0 PULSE 1 0 {TON}
.END
```

.STEP 分析的 FFT 结果如图 3-3、图 3-4 所示。

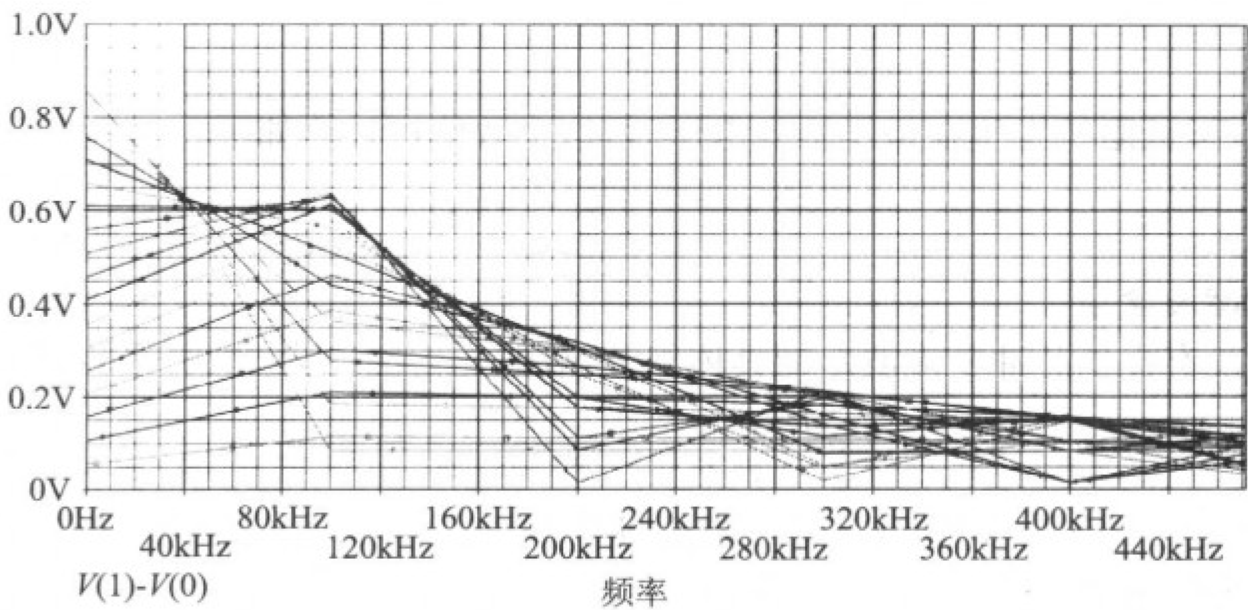


图 3-3 .STEP 分析结果的快速傅里叶变换(FFT)。100kHz 时,波形具有最大幅值,对应于 50%的占空比(TON = 5μs)

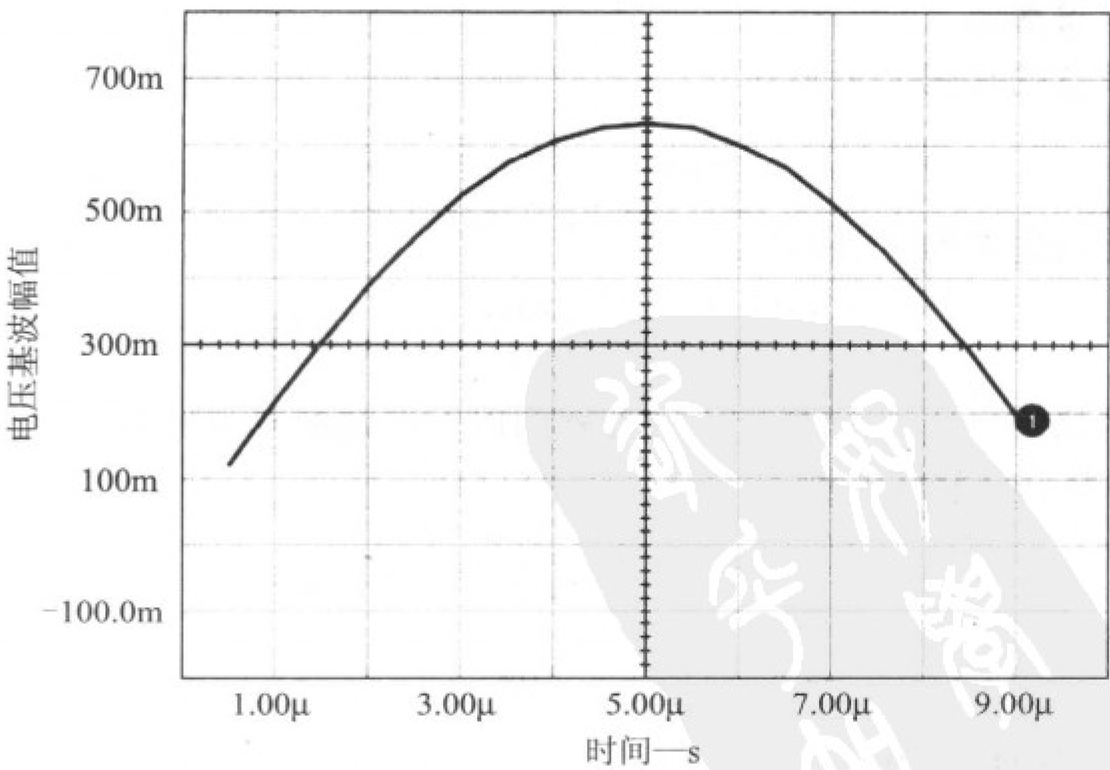


图 3-4 .STEP 分析结果表明,50%占空比为最大值点

【例4】 EMI滤波器的设计

设计EMI滤波器之前，必须先确定一个使用该滤波器的变换器。为了完成这一目标，假定有一个功率变换器，其输入电压范围从18V到32V DC，输出功率为75W，具有75%的运行效率，开关频率为100kHz。根据传导干扰指标要求，允许峰值为1mA的电流反射回输入线路。将使用一个二阶滤波器。

68

我们按EMI设计流程图确定的步骤进行设计，第一步是计算输入阻抗。

计算输入阻抗

在本章前面部分，输入阻抗定义为：

$$\frac{V_{in}^2 * \text{效率}}{P_{out}}$$

显然，最低阻抗发生在最小输入电压时，这个数值可计算如下：

$$\frac{18^2 \times 0.75}{75} = 3.24\Omega$$

计算谐波含量

因为没有提供脉冲电流波形的具体细节，故假定占空比为50%，平均输入电流为：

$$I_{avg} = \frac{P_{out}}{V_{in} * \text{效率}} = \frac{75}{18 \times 0.75} = 5.56A$$

在50%的占空比情况下，波峰的幅值将达11.12A。前面的谐波分析中，我们已经确定基波分量为0.636Ipk = 7.08A。

69

计算所需的衰减

在最大反射纹波电流峰值为1mA的情况下，可以确定所需要的衰减为：

$$\text{衰减} = \frac{7.08}{0.001} = 7080 = 77\ \text{dB}$$

计算元件参数值

二阶滤波器的衰减定义如下：

$$\text{衰减} = \left(\frac{f_{\text{开关}}}{f_{\text{滤波器}}}\right)^2$$

因此可算得滤波器的频率为：

$$\frac{100\ \text{kHz}}{\sqrt{\text{衰减}}} = \frac{100\ \text{kHz}}{84.14} = 1188\ \text{Hz}$$

L、C值的确定方法是，令它们在滤波器的以上振荡频率下的阻抗值分别等于输入变换器的输入阻抗，这样可得：

$$C = \frac{1}{2\pi(1188)(3.24)} = 41.35\mu F$$

$$L = \frac{3.24}{2\pi(1188)} 434\mu F$$

注意滤波器的特征阻抗定义为：

$$Z_0 = \sqrt{\frac{L}{C}} = \sqrt{\frac{434\mu H}{41.35\mu F}} = 3.24\Omega$$

它等于变换器的输入阻抗。实际设计中，给这些特性参数保留6dB的余量是个很好的实践。

3.4 衰减元件

当以上滤波器的阻抗匹配恰当且能提供所需的衰减时，其在振荡频率下的阻抗将相当大。该电路中仅有的衰减元件是电感器的DC电阻(DCR)以及电容器的等效串联电阻(ESR——这个参数尚未曾定义)。为了限制滤波器在振荡频率下的阻抗，常需为LC滤波器提供衰减，为此，在滤波器上并联一个RC串联网络。衰减电容器的值通常选为滤波电容器的3倍到5倍大，衰减电阻的值则通常接近滤波器的特征阻抗。PSpice的.Step命令最适合用来确定这些元件。

70

下面的电路用于测试滤波器的阻抗，其中衰减电容的扫描范围从120μF到200μF，增量为40μF。对于每个衰减电容值，衰减电阻值将从特征阻抗值的0.5倍扫描到2倍(从1.6Ω到6.4Ω)，增量为0.6Ω。测试电路的PSpice网表和原理图(如图3-5所示)显示如下：

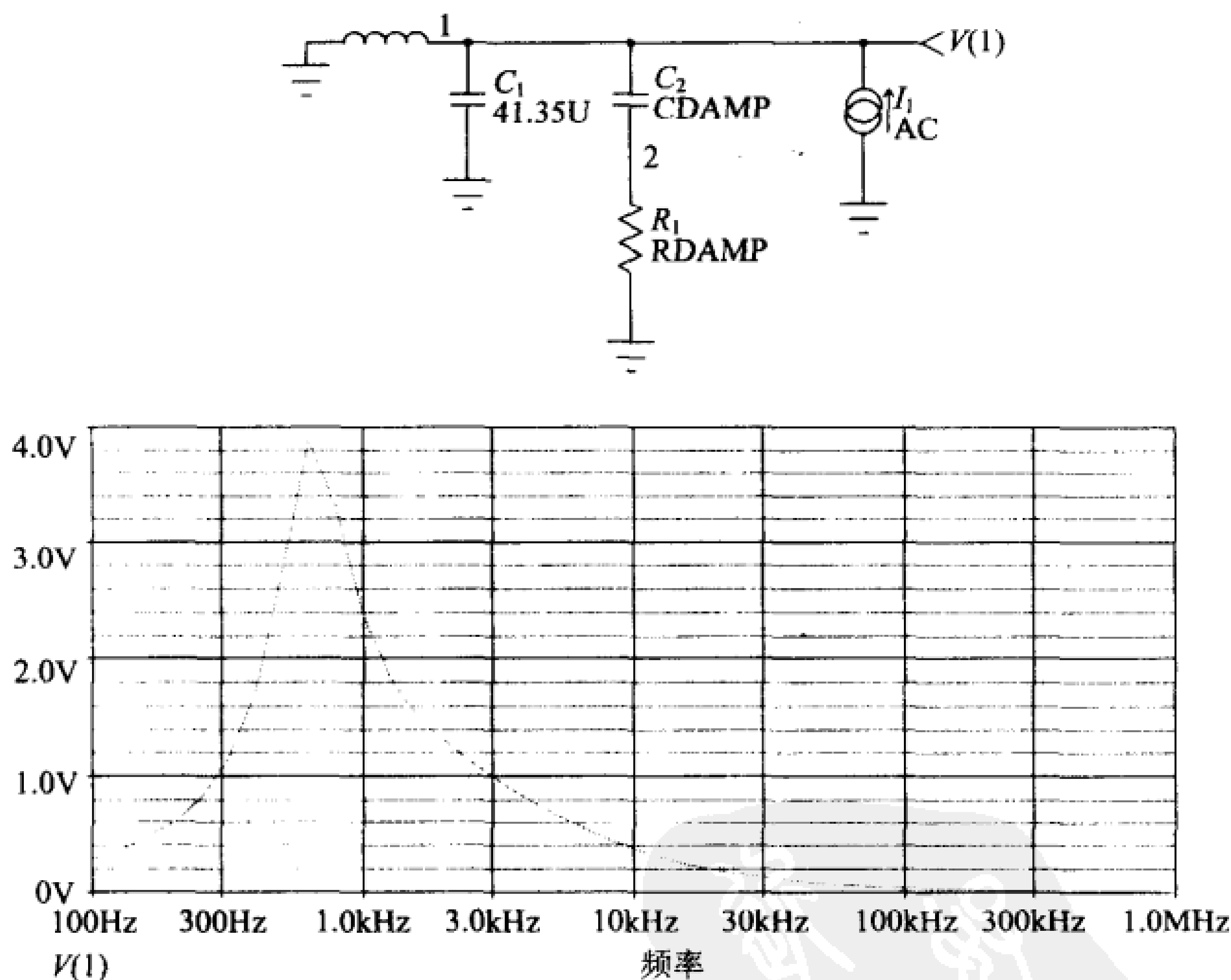


图3-5 用于测量滤波器阻抗的测试电路原理图。由于输入为一个电流(I1 1 0 AC 1)，因此波形V(1)等效于该阻抗的波形。图中显示的是CDAMP = 120μ、RDAMP = 1.6情况下的阻抗曲线

71

```
EX4:测量滤波器的阻抗
.AC DEC 10 100HZ 1MEGHZ
.PARAM CDAMP = 120u
.PARAM RDAMP = 1.6
.STEP PARAM CDAMP 120U 200U 40U
.STEP PARAM RDAMP 1.6 6.4 .6
.PROBE
C1 1 0 41.35U
C2 1 2 {CDAMP}
R1 2 0 {RDAMP}
I1 0 1 AC 1
L1 0 1 434U
.END
```

输出文件提供的结果显示如下：

EX4.ckt 的扫描分析

扫描计数	CDAMP	RDAMP	阴抗最大值
1	1.20000e−004	1.60000e+000	3.891
2	1.20000e−004	2.20000e+000	3.440
3	1.20000e−004	2.80000e+000	3.557
4	1.20000e−004	3.40000e+000	3.916
5	1.20000e−004	4.00000e+000	4.395
6	1.20000e−004	4.60000e+000	4.840
7	1.20000e−004	5.20000e+000	5.248
8	1.20000e−004	5.80000e+000	5.619
9	1.20000e−004	6.40000e+000	6.104
10	1.60000e−004	1.60000e+000	2.994
11	1.60000e−004	2.20000e+000	2.869
12	1.60000e−004	2.80000e+000	3.153
13	1.60000e−004	3.40000e+000	3.672
14	1.60000e−004	4.00000e+000	4.161
15	1.60000e−004	4.60000e+000	4.614
16	1.60000e−004	5.20000e+000	5.033
17	1.60000e−004	5.80000e+000	5.580
18	1.60000e−004	6.40000e+000	6.121
19	2.00000e−004	1.60000e+000	2.489
20	2.00000e−004	2.20000e+000	2.593
21	2.00000e−004	2.80000e+000	3.024
22	2.00000e−004	3.40000e+000	3.547
23	2.00000e−004	4.00000e+000	4.038
24	2.00000e−004	4.60000e+000	4.494
25	2.00000e−004	5.20000e+000	5.040
26	2.00000e−004	5.80000e+000	5.591
27	2.00000e−004	6.40000e+000	6.137

如图3-6所示，当采用120μF的衰减电容器时，阻抗过大(超过3.24Ω的输入阻抗)。如果使用160μF的电容器，则在衰减电阻为2.2Ω时，阻抗达到最小；采用200μF的电容器和1.6Ω的衰减电阻时，将获得更小的阻抗。我们将选用160μF的电容器和2.2Ω的电阻器。

EMI2:显示滤波器的反射纹波

```
.AC DEC 10 100HZ 100KHZ
.TRAN 1U 10M 9980U .1u UIC
.PROBE
```

72

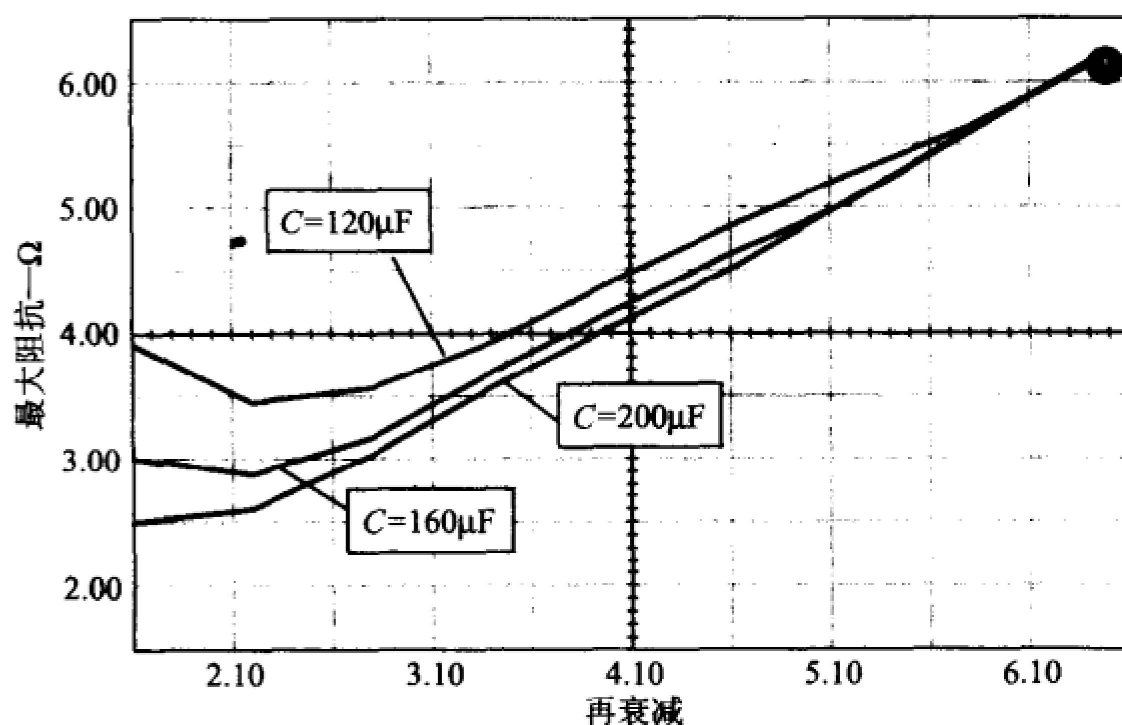


图 3-6 最大阻抗随衰减电阻值变化的曲线族每个曲线代表一个不同的电容值

下面的仿真显示了滤波器的阻抗特性及反射纹波结果(也可参见图 3-7 和图 3-8)。

```
C1 2 0 41.35U
C2 2 1 160U
R1 1 0 2.2
I1 0 2 AC 1 PULSE 0 11 0.1U 0.1U 0.1U 5U 10U
L1 0 2 434U IC= -5.5
.END
```

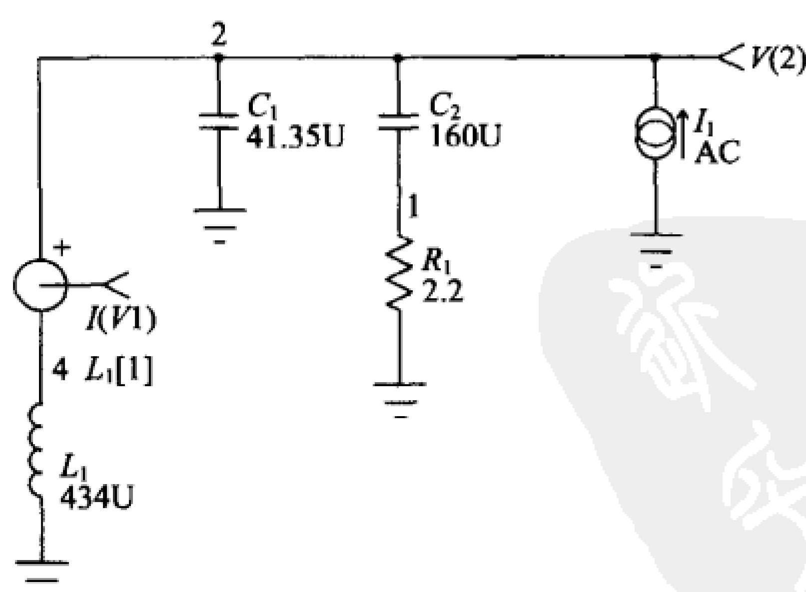
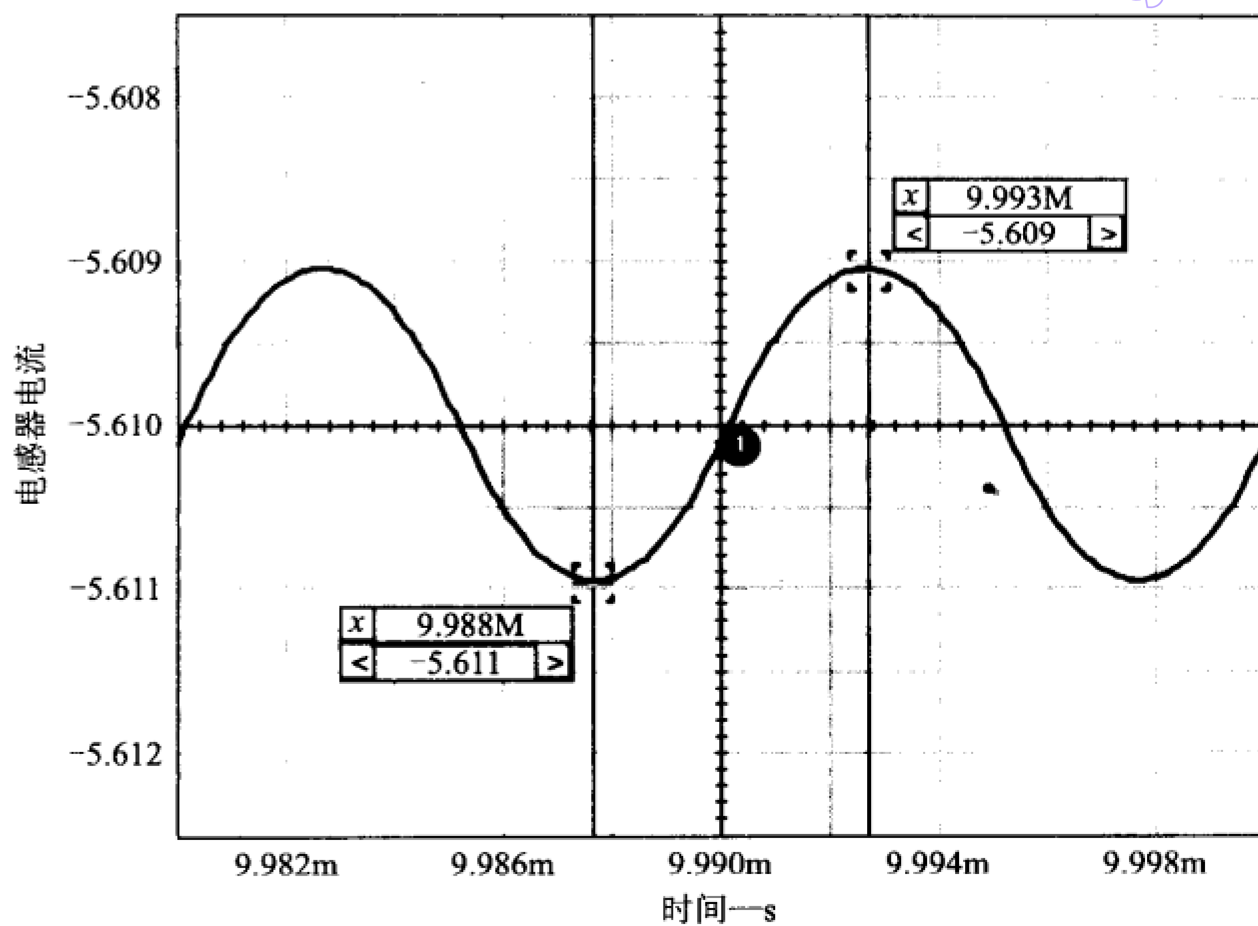
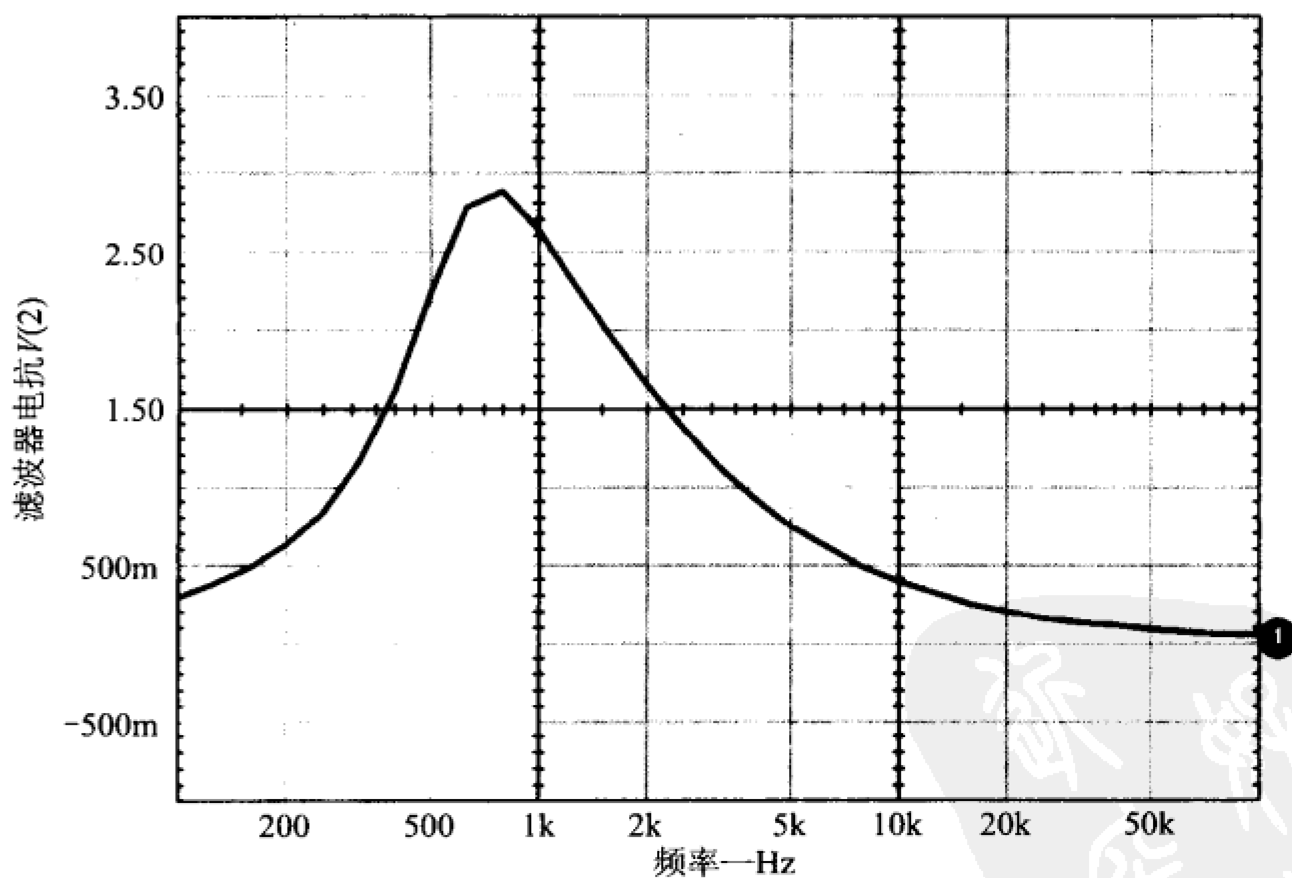


图 3-7 用以显示滤波器阻抗及反射纹波的电路

73



(a) 由电流脉冲输入引起的流过电感器的电流



(b) 阻抗特性随频率变化的曲线

图 3-8　图 3-7 的滤波电路

3.5 四阶滤波器

74

由于功率变换器物理尺寸的不断缩小，高阶滤波器由无到有，用得越来越多，这种滤波器的设计与二阶滤波器基本相同。下面的例子展示了一个四阶滤波器的设计，其设计采用同前面滤波器一样的设计参数。

“倍频程”法则告诉我们，相邻的振荡至少应该有倍频程的间隔。为保守起见，这里采用2.5倍的系数(而不是2倍)。滤波器的衰减可确定为：

$$\text{衰减} = \left(\frac{f_{\text{开关}}}{f_1}\right)^2 * \left(\frac{f_{\text{开关}}}{2.5f_1}\right)^2 = \frac{f_{\text{开关}}^4}{6.25f_1^4}$$

如果同前面的例子一样，设置衰减为7080，那么可解得 f_1 为6.895 kHz，因此第二个极点位于 $2.5f_1 = 17.237$ kHz处。

前面的例子里，我们已经确定变换器的阻抗为3.24Ω，滤波器每一段的阻抗应该设计得比变换器的阻抗值低。滤波器以变换器的负电阻为负载，产生的总电抗为：

$$Z_{\text{负载}} = \frac{Z_{\text{in}} * Z_0}{Z_{\text{in}} + Z_0}$$

带负载时，滤波器的 Q 定义为：

$$Q = \frac{Z_{\text{负载}}}{Z_0}$$

其中 Z_0 是滤波器的特征阻抗，定义为：

$$Z_0 = \sqrt{\frac{L}{C}}$$

如果将以上公式组合在一起，可得：

$$Q = \frac{Z_{\text{in}} * Z_0}{(Z_{\text{in}} + Z_0)Z_0}$$

$$Z_0 = -\left(\frac{Q-1}{Q}\right)Z_{\text{in}}$$

滤波器的 Q 值通常维持在2以下，如果设置 $Q = 2$，求解 Z_0，可得：

$$Z_0 = -\left(\frac{2-1}{2}\right)(-3.24) = 1.62\Omega$$

75

如果采用这个阻抗及前面算得的振荡频率，可以确定电感器和电容器的大小：

$$L_1 = \frac{1.62}{2\pi(6895)} = 37\mu\text{H}$$

$$C_1 = \frac{1}{2\pi(6895)(1.62)} = 14\mu\text{F}$$

$$L_2 = \frac{1.62}{2\pi(17237)} = 15\mu\text{H}$$

$$C_2 = \frac{1}{2\pi(17237)(1.62)} = 5.7\mu\text{F}$$

正如前一个例子所示，可以使用.STEP命令扫描衰减电容以及衰减电阻的值。对衰减电容，如果扫描范围取为实际电容值的3倍到5倍，那么以14μF为步长，需从

42μF 扫描到 70μF;对衰减电阻,我们将从滤波器特征阻抗 Z_0 的一半,扫描到 $2Z_0$,即从 0.8Ω 扫描到 3.2Ω,步长取为 0.2Ω。

所设计的四阶滤波器原理图及阻抗响应如图 3-9 所示。

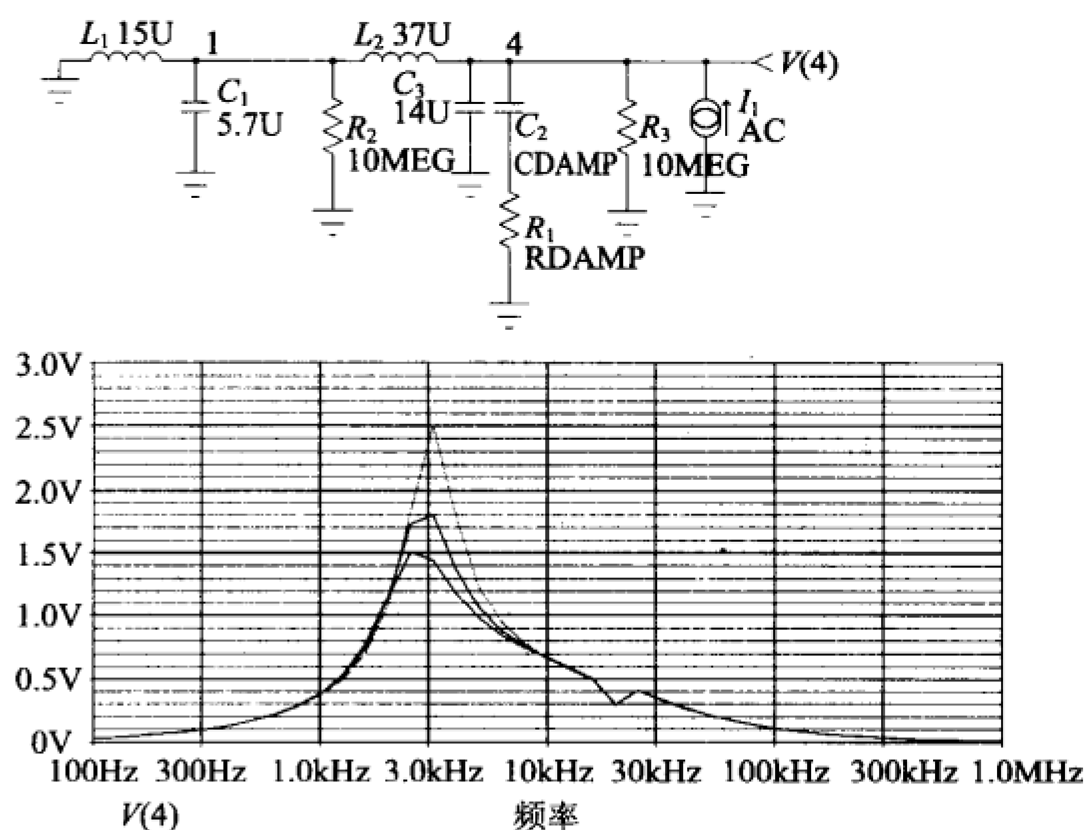


图 3-9 4 阶滤波器的原理图及阻抗响应曲线

注意图中添加了两个 10MΩ 的电阻,其目的是为了帮助电路的收敛,添加的位置是在纯电抗(纯无功)性质的节点处。电路的网表以及输出文件给出在下面。最大阻抗是衰减电阻和衰减电容的函数,我们也对最大阻抗进行了扫描,扫描结果如图 3-10 所示,其中每条曲线对应一个不同的衰减电容值。

```
4THORD:一个四阶滤波器
.AC DEC 10 100HZ 1MEGHZ
.PROBE
.PARAM CDAMP=42u
.PARAM RDAMP=0.8
.STEP PARAM CDAMP 42U 70U 14U
*.STEP PARAMRDAMP .8 3.2 .2
.PRINT AC V(4) VP(4)
1 1 0 5.7U
C2 4 2 {CDAMP}
R1 2 0 {RDAMP}
I1 0 4 AC 1
L2 1 4 37U
C3 4 0 14U
R2 1 0 10MEG
R3 4 0 10MEG
L1 0 1 15U
.END
```

扫描计数	CDAMP	RDAMP	阻抗最大值
1	4.20000e−005	8.00000e−001	2.507
2	4.20000e−005	1.00000e+000	2.215
3	4.20000e−005	1.20000e+000	2.027
4	4.20000e−005	1.40000e+000	2.024
5	4.20000e−005	1.60000e+000	2.083
6	4.20000e−005	1.80000e+000	2.133
7	4.20000e−005	2.00000e+000	2.285
8	4.20000e−005	2.20000e+000	2.458
9	4.20000e−005	2.40000e+000	2.627
10	4.20000e−005	2.60000e+000	2.791
11	4.20000e−005	2.80000e+000	2.950
12	4.20000e−005	3.00000e+000	3.103
13	5.60000e−005	8.00000e−001	1.799
14	5.60000e−005	1.00000e+000	1.716
15	5.60000e−005	1.20000e+000	1.659
16	5.60000e−005	1.40000e+000	1.727
17	5.60000e−005	1.60000e+000	1.820
18	5.60000e−005	1.80000e+000	1.979
19	5.60000e−005	2.00000e+000	2.158
20	5.60000e−005	2.20000e+000	2.334
21	5.60000e−005	2.40000e+000	2.505
22	5.60000e−005	2.60000e+000	2.670
23	5.60000e−005	2.80000e+000	2.830
24	5.60000e−005	3.00000e+000	2.985
25	7.00000e−005	8.00000e−001	1.512
26	7.00000e−005	1.00000e+000	1.448
27	7.00000e−005	1.20000e+000	1.461
28	7.00000e−005	1.40000e+000	1.582
29	7.00000e−005	1.60000e+000	1.728
30	7.00000e−005	1.80000e+000	1.913
31	7.00000e−005	2.00000e+000	2.093
32	7.00000e−005	2.20000e+000	2.269
33	7.00000e−005	2.40000e+000	2.440
34	7.00000e−005	2.60000e+000	2.606
35	7.00000e−005	2.80000e+000	2.767
36	7.00000e−005	3.00000e+000	2.922

77

从上述数据可见，采用56μF的衰减电容勉强可以满足要求，为了保险应使用70μF的电容值。我们选用68μF，这是最接近70μF的标准电容值。衰减电阻的优化值为1Ω。

注意：1Ω中已经包括了电容器的ESR电阻，因此实际选择的衰减电阻应该比1Ω小一个等于ESR的阻值。新的四阶滤波器的仿真结果如图3-11所示。

可见衰减十分接近所希望的77dB极限，阻抗也远低于3.24Ω的稳定要求。注意滤波器未衰减的第一级有一个尖峰。如果想要，也可应用.Step分析来确定衰减环节的优化值。前面已经确定了第二级的电容比值，这里将采用同样的电容比值，所得的衰减电容值大约为33μF。同样我们也选用1Ω的衰减电阻值。现在，把5.7μF的电容改成6.8μF的电容，这样既可以得到一个标准的电容值，也可以使衰减特性稍有改善。从图3-12可以看到，第一级的尖峰几乎被消除了，且衰减特性也得到了改善，从而满足了77dB的要求。

78

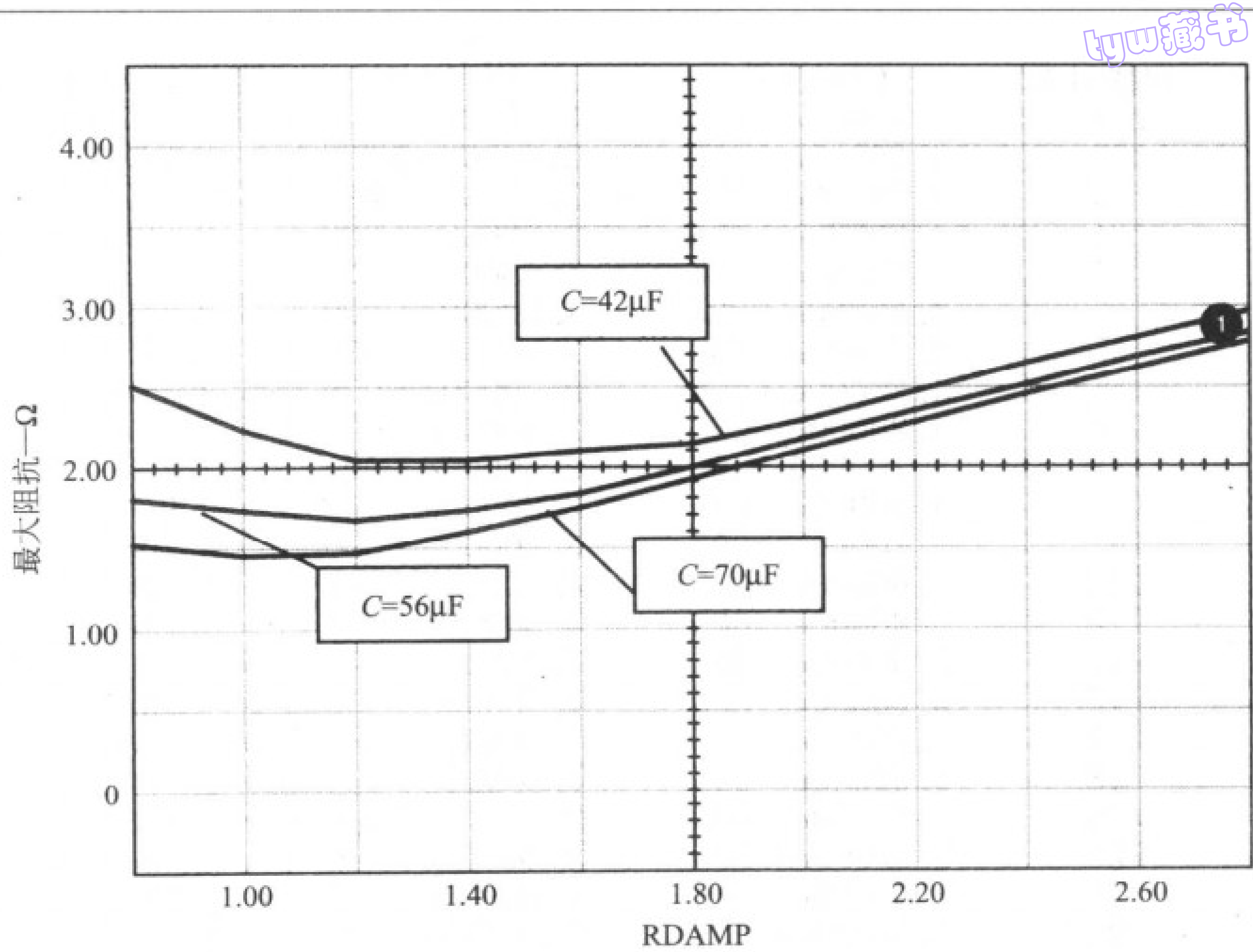


图 3-10　4 阶滤波器最大阻抗的曲线族

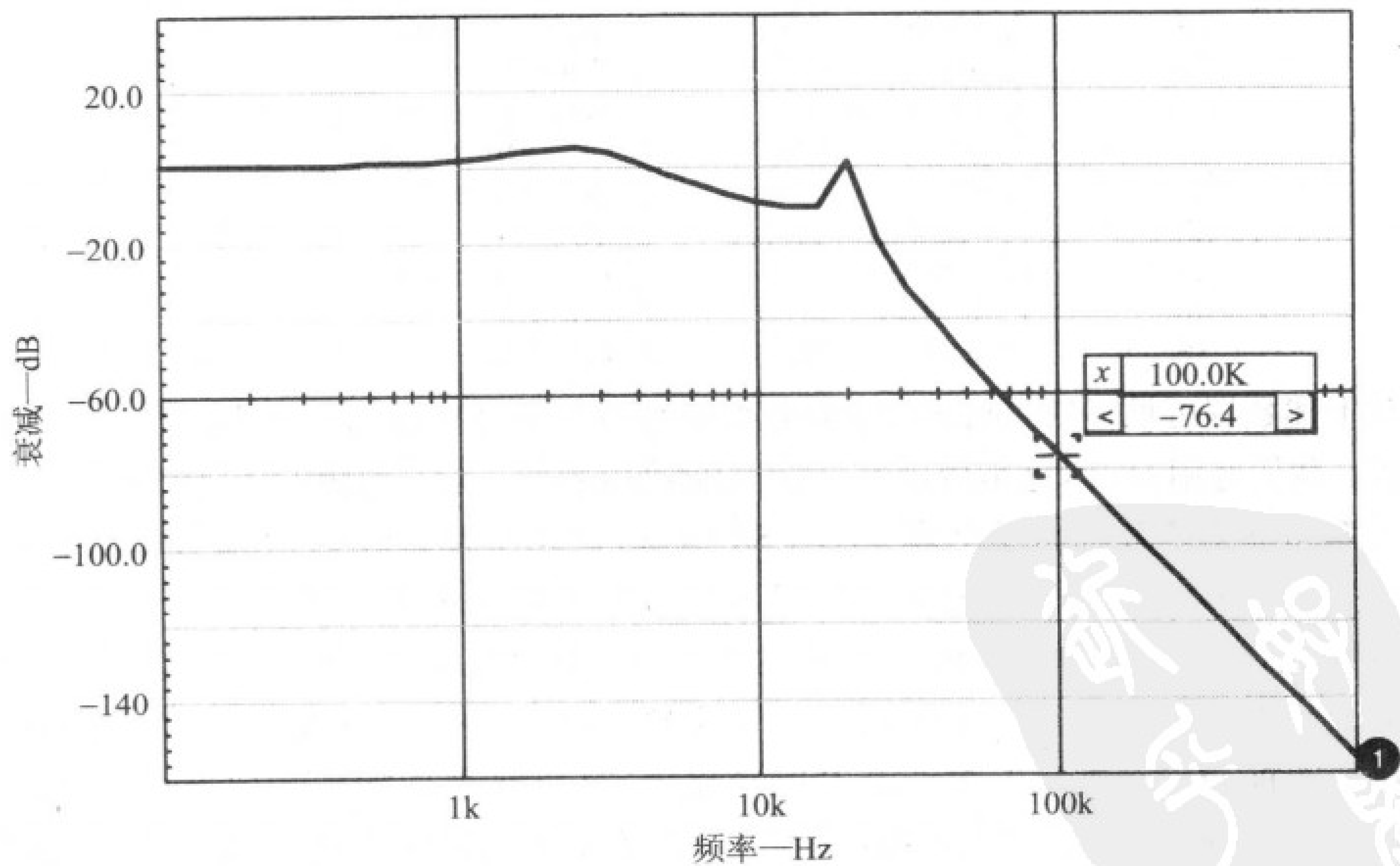


图 3-11　衰减环节采用优化参数时滤波器的衰减特性

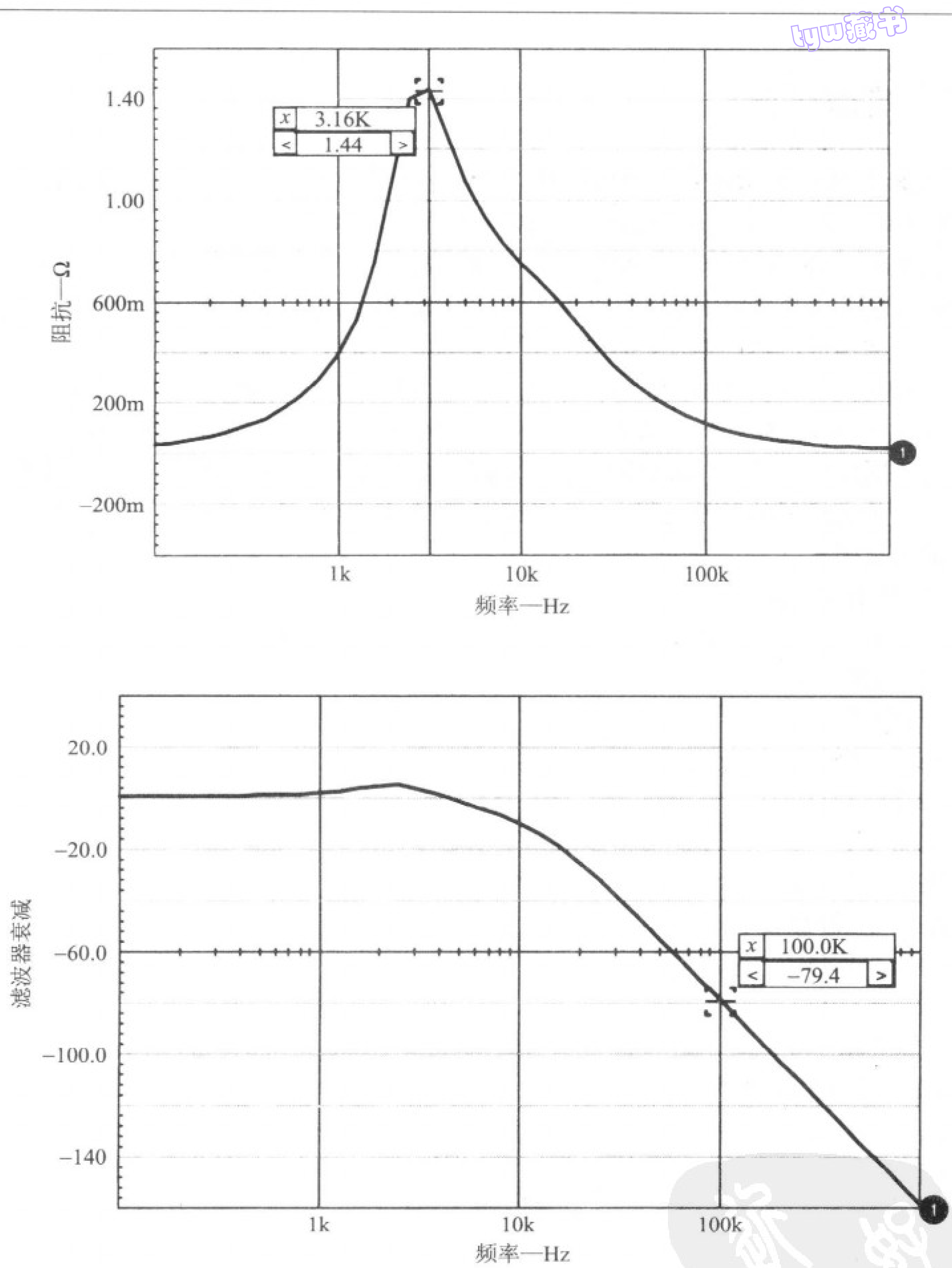


图 3-12 滤波器衰减曲线表明，衰减环节改变之后，第一级的尖峰被消除了

3.6 浪涌电流

许多应用中，输入电压是以阶跃的方式加上去的，比如开关的合闸、继电器的闭合等，在这类施加电压的过程中，由滤波器吸收的电流称为浪涌电流。由于应力及熔断器定额的原因，浪涌电流可能成为被关注的对象。可以在滤波器上施加一个从0V跃变到最大输入电压(我们的设计中为32V)的阶跃输入，并监测滤波器吸收的电流，用这种方法评估滤波器的浪涌特性。

注意我们可以使用相同的模型来进行AC分析和瞬态分析。浪涌电流的仿真结果如图3-13所示，它有一个34A的峰值。图中也给出了滤波器的输出电压波形，在施加32V的阶跃电压时，滤波器的输出超调几乎达到了48V。这样高的超调对于接在滤波器后的开关变换器的元件选择、元件定额确定(往往降低定额使用)等来讲，都是一个重要的考量因素。

79

```
4THORD2. cir
. AC DEC 10 100 1meg
. TRAN 1u 500u
. PROBE
C2 1 2 68U
C3 1 0 14U
R1 2 0 1
R2 3 0 10MEG
R3 1 0 10MEG
L1 4 3 15U
L2 3 1 37U
I1 0 1 AC=1
V1 4 0 PULSE 0 32
C1 3 0 6. 8U
C4 3 5 33U
R4 5 0 1
. END
```

80～81

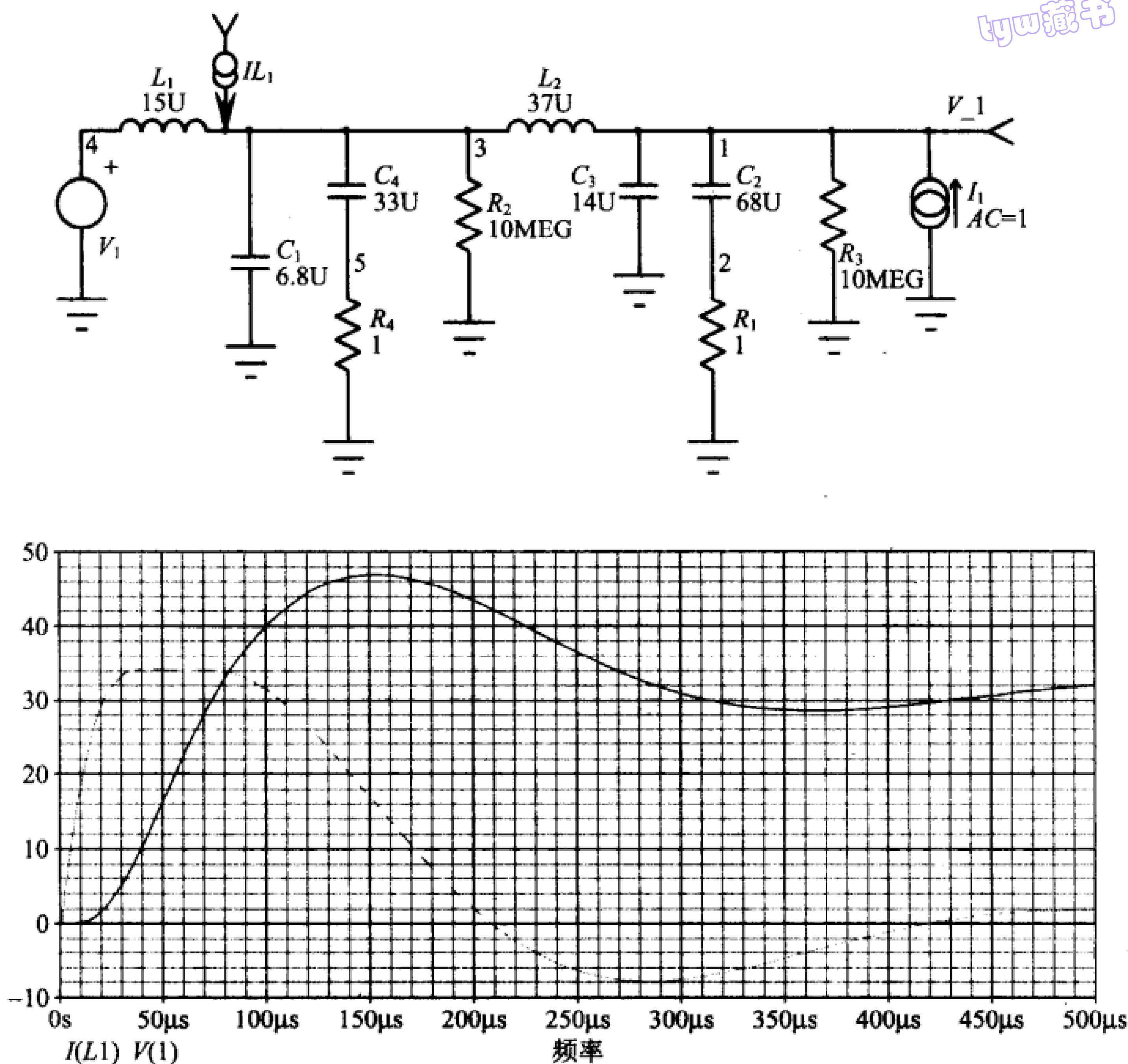


图 3-13 浪涌电流仿真的电路原理图、网表及仿真结果

3.7 MPP 电感器

前面的例子使用了理想电感器，然而在实际应用中，电感器的电感往往不是恒定的，当电流通过其中时，它们可能会发生饱和。在这类应用中，比较常用的一种磁芯是 Magnetics®公司的 MPP 类材料。

在 EMI 滤波器中采用 MPP 磁芯，可以获得比理想电感器模型更切合实际的模型。在下面的仿真中，采用 Magnetics 公司的一个 55131 磁芯带 29 匝线圈来构成 15μH 的电感器；采用 Magnetics 公司的一个 55121 磁芯带 36 匝线圈来构成 37μH 的电感器(见图 3-14)。相应的 DC 电阻分别为 0.035Ω 和 0.025Ω。请注意电感器符号上的第三个端子，这个额外的端子用于监测电感的瞬时值。

```
4THINRS3.cir
.PROBE
.AC DEC 10 100 1meg
.TRAN .lu 500u 0.5u
```

```
C2 2 3 68U
C3 2 0 14U
R1 3 0 1
C4 1 7 33U
R2 1 0 10MEG
R3 2 0 10MEG
R4 7 0 1
I1 0 2 AC=1; DC=-4.5 used for Figure 3.16
X1 6 1 8 MP55131 Params: N=29 DCR=.035 IC=0
X2 1 2 9 MP55121 Params: N=36 DCR=.035 IC=0
V1 4 0 PULSE 0 32
V2 4 6
C1 1 0 6.8U
.END
```

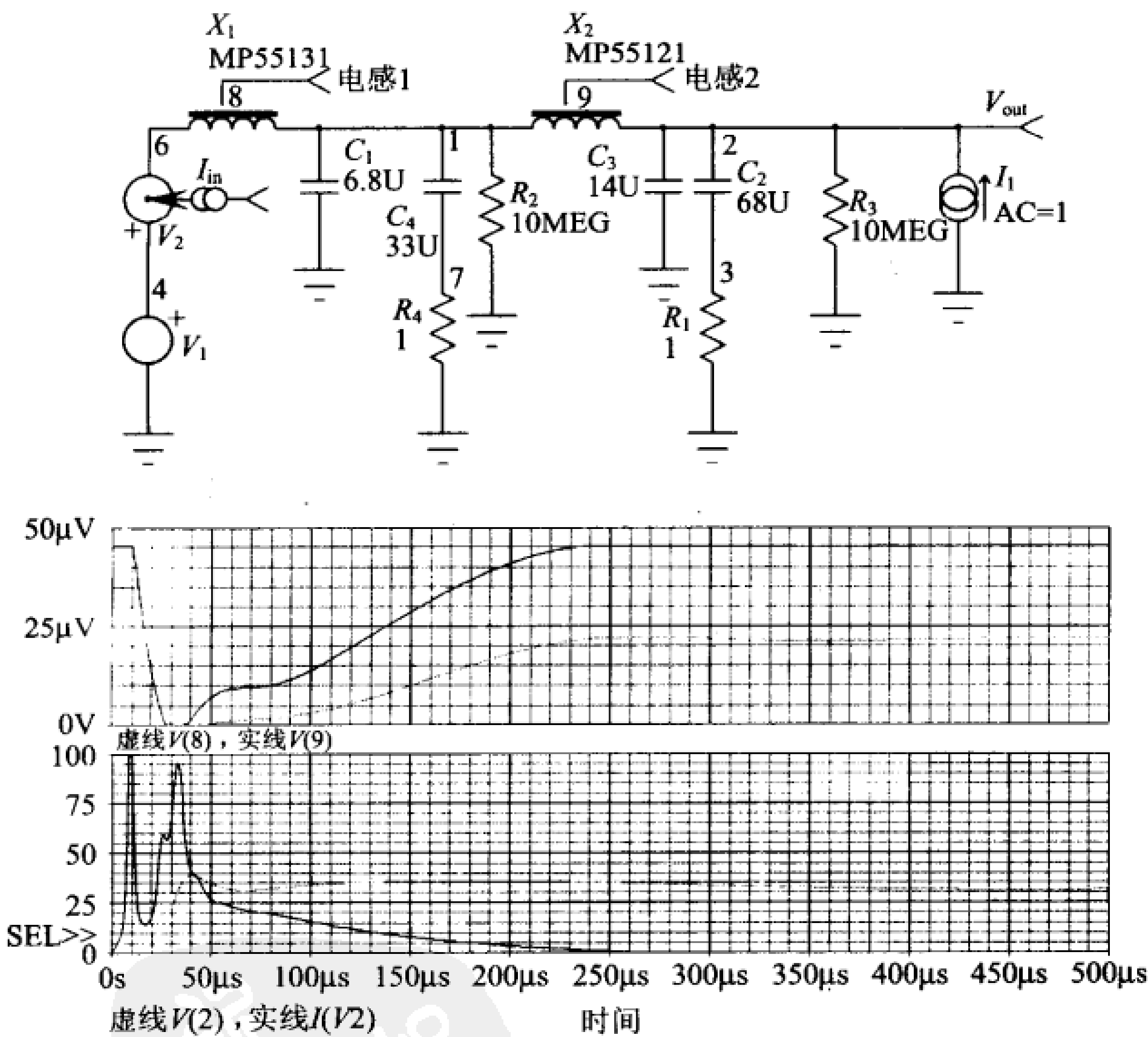


图 3-14　一个更符合实际的仿真（EMI 滤波器采用 MPP 磁芯而非理想电感）中图的两曲线为两个 MPP 磁芯的瞬时电感值，底图的两曲线则为输入电流和输出电压

本仿真同时也进行 AC 分析，以计算滤波器在没有 DC 电流时的衰减和阻抗（图 3-15）。

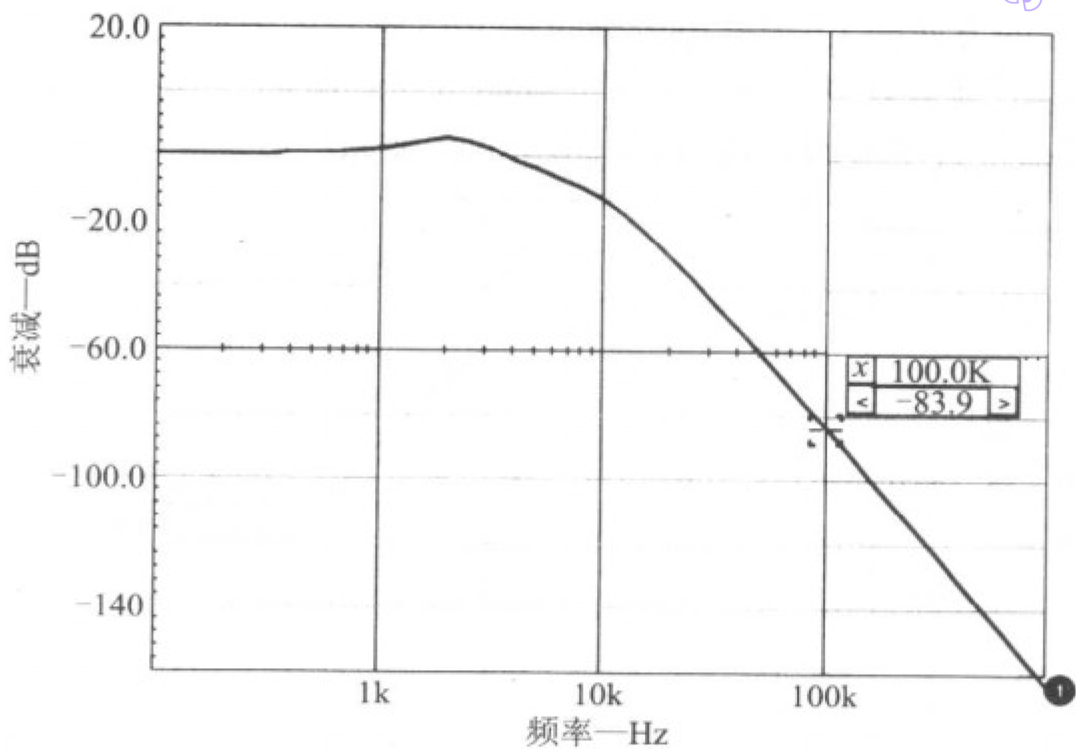


图 3-15 无 DC 电流时的衰减仿真结果

如果加入 4.5A(100W/22V)的 DC 电流，我们将得到滤波器工作在满载条件下的数据。在仿真的过程中，可以采用波形显示标记(Marker)来实时监测每个 MPP 磁芯的电感。原理图中则将提供稳定状态下的电感数值。如果查看电感，将可以看到在浪涌电流期间的电感值。

图 3-14 所示的是首次仿真的结果，这个仿真没有 DC 电流。可以看出，在这次仿真中，浪涌电流比我们预期的要大得多，这是由电感器饱和引起的。图 3-14(中图)给出的是浪涌电流期间的电感变化曲线。

由于浪涌电流的作用，输入电感几乎完全饱和，原理图中的电感值比设计值稍大。

图 3-16、图 3-17 显示的是第二次仿真的结果，这次仿真通过电流源 I_1 施加了 4.5A 的 DC 电流。

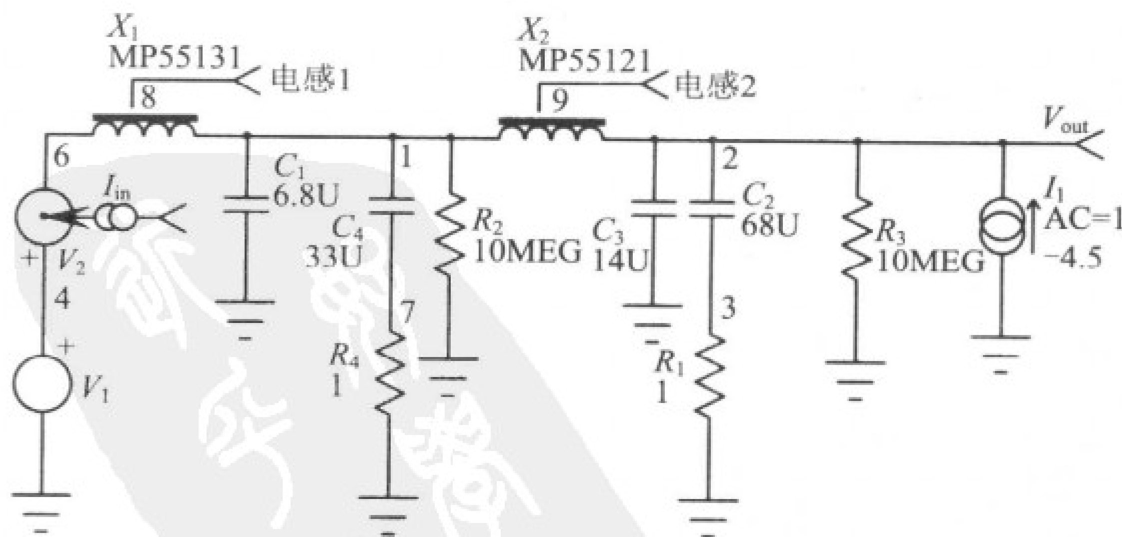


图 3-16 采用 MPP 磁芯、具有 4.5A 恒定电流的实际模型

由于电流源的方向朝上，因此电流是负的。电感器的值同设计值几乎相同。因为要在变换器加电时就存在一个 4.5A 的电流是不切实际的，因此第二次仿真没有进行浪涌电流分析，但进行了衰减分析，结果如图 3-17 所示。

83

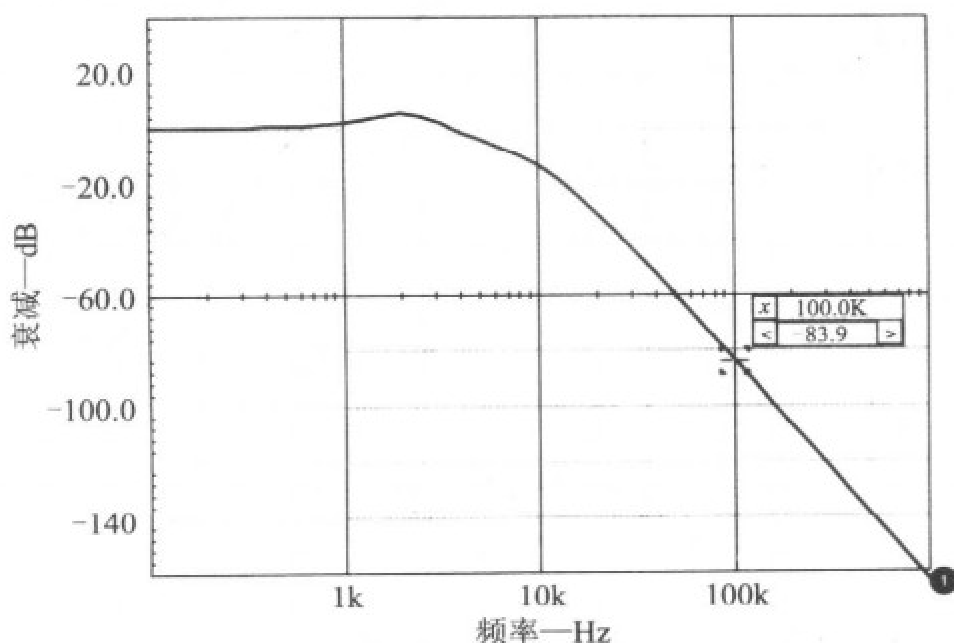


图 3-17　DC 电流对衰减分析的影响

84

由于 DC 电流的存在，衰减下降了大约 4dB，但仍足以满足 77dB 的要求。

从仿真结果与实际硬件相符合的程度来讲，浪涌电流仿真是最困难的一种仿真，这种困难通常源自实际测试装置中电源阻抗的影响。请时刻记住，电源及电缆都是有电阻和电感的，SPICE 模型必须对这些元件予以考虑，否则就必须将它们绝对地最小化。记住了这一点，只需稍加留心，就可以获得仿真结果与真实硬件间良好的相关性。

图 3-18 所示的电路实例是为确定模型的精度而构建的。其中，28.8μH 的输入电感是在 58271 磁芯上绕制 24 匝线圈构成的；而两个 25.1μH 的电感则是在两个堆叠的 58291 磁芯上分别绕制 28 匝线圈构成的。实测与仿真结果分别如图 3-19、图 3-20 所示，图 3-18 所示是这两种电感器的电感值。请注意，由于浪涌电流的影响，输入电感值下降超过了 60%。

```
emi inrush correlation. cir
. PROBE
. TRAN 10n 250u 0 50n
C2 10 11 3U
C3 9 2 1U
R1 11 0 4.99
R2 2 0 4.99
C4 9 0 1U
X1 9 7 3 MP58291 Params: N=28 DCR=.13 IC=0
X2 7 10 6 MP58291 Params: N=28 DCR=.13 IC=0
X3 1 9 8 MP58271 Params: N=24 DCR=.1 IC=0
V1 4 1 DC=0
V2 4 0 PULSE 0 28 50u .1U .1U 100M 200M
C1 10 0 1U
. END
```

85

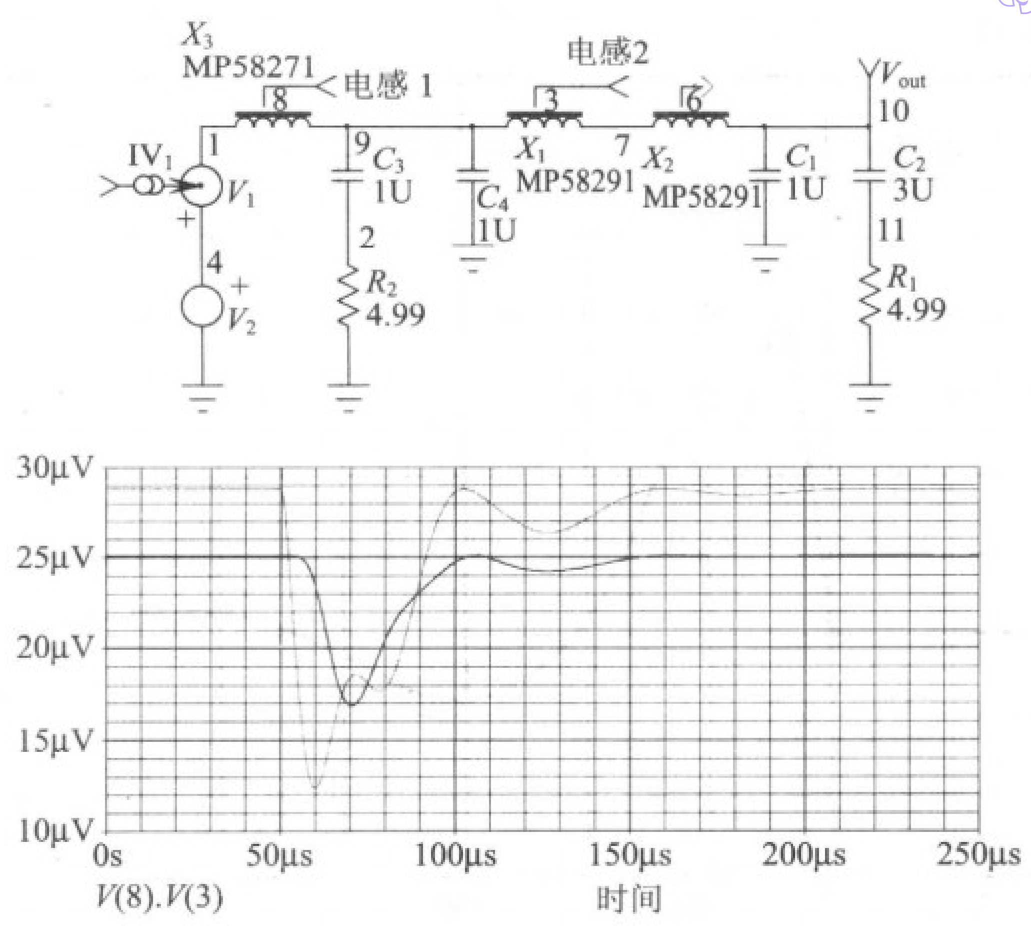


图 3-18　研究浪涌电流相关性所采用的 EMI 滤波器图中给出了磁芯电感随时间变化的曲线

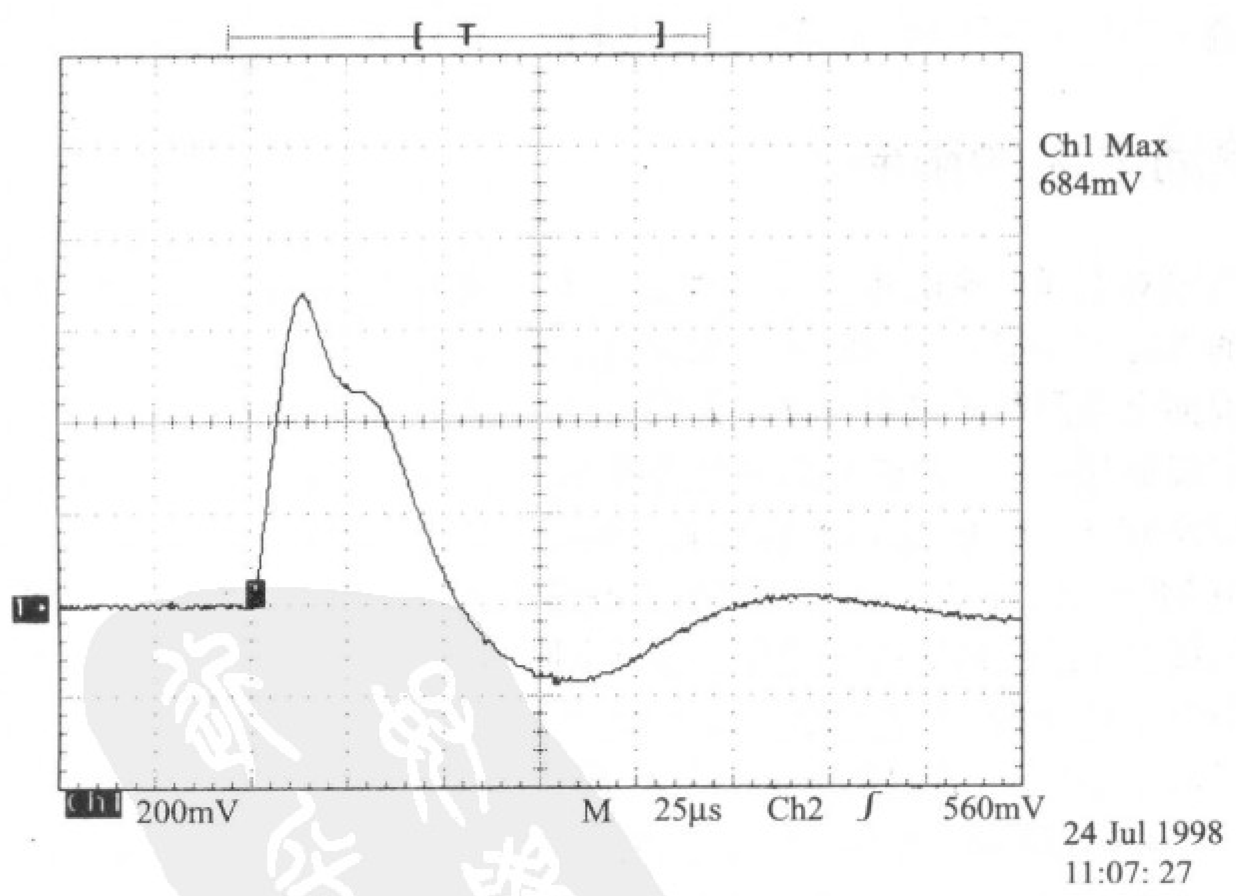


图 3-19　浪涌电流的实测结果

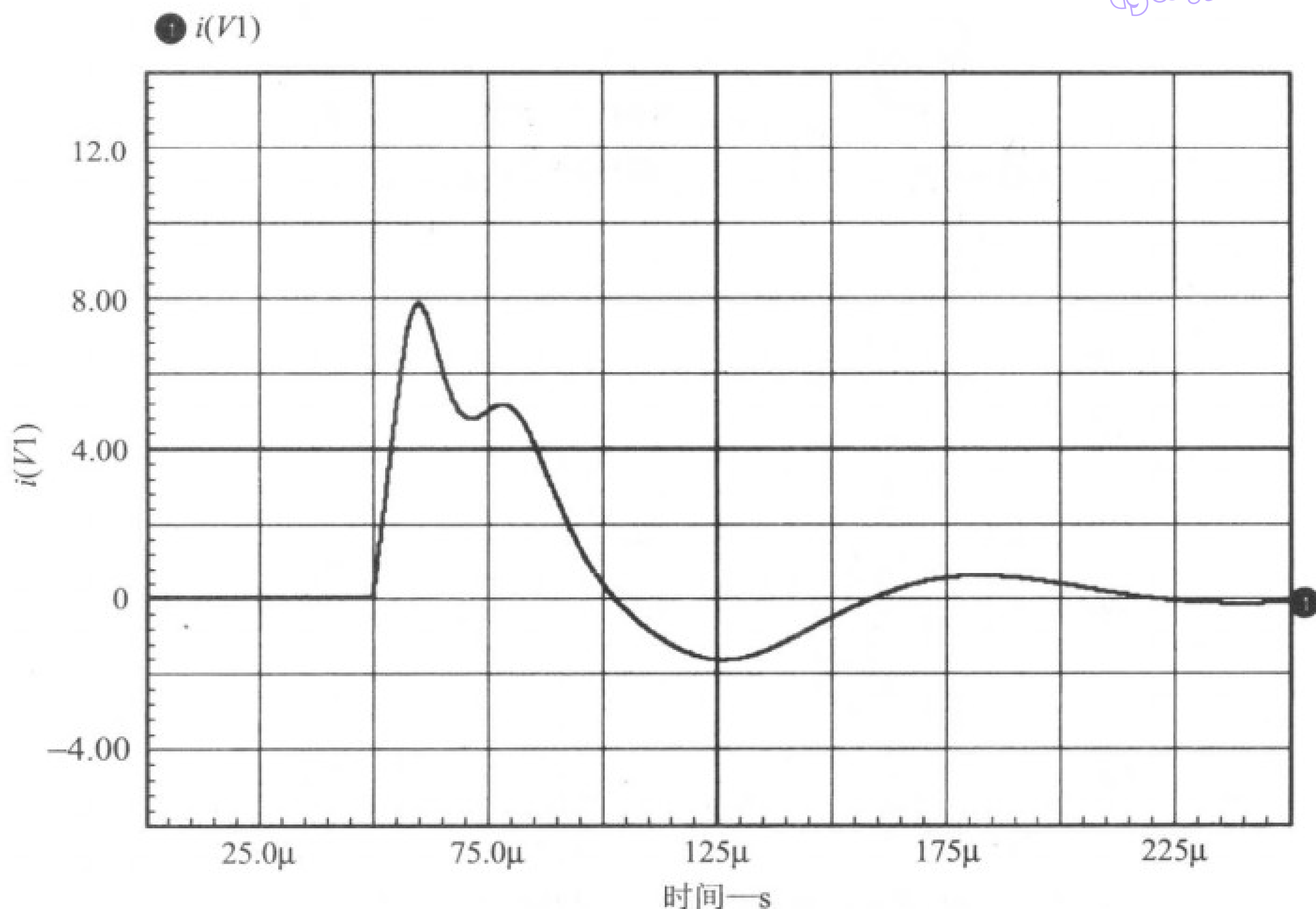


图 3-20　浪涌电流的仿真结果

尽管输入电感存在饱和，实测与仿真结果的一致性还是相当满意的。

3.8　浪涌电流的限制

有些电路对浪涌电流的水平相当敏感。为了限制浪涌电流，存在两种可能：采用裕度很大的电感器，以防止饱和；采用浪涌电流限制方案。

86～88

有效浪涌电流限制器采用了许多方案，其中应用较为普遍的方案有：

- 在电流限制电阻的两端并联继电器或 SCR 的方案。这个方案中，滤波电容器通过限流电阻器充电，输入电容充电完毕后，再使电阻短路。
- 使用 MOSFET 之类的固态器件来限制输入滤波器的 dv/dt，从而限制电流。
- 使用具有负温度系数的电阻器。这类电阻器件已经商品化，在加电时可提供限流电阻，一旦被加电，它们就开始发热，阻值将大幅降低。

作为最后一个例子，我们来仿真一个浪涌电流限制方案。图 3-21 所示为一个加入 MOSFET 限流方案的滤波器原理图，图中的齐纳二极管将门极电压限制在 15V 以下，这比 20V 的额定值要低得多。如果没有齐纳二极管的话，门极将充电到输入电压，从而损坏 MOSFET。

```
INRSHLMT.cir
.PROBE
.TRAN 1u 500u 0.5u
C2 2 3 68U
C3 2 0 14U
R1 3 0 1
C4 1 7 33U
R2 1 0 10MEG
R3 2 0 10MEG
C6 5 10 .01U
R4 7 0 1
R6 6 5 100K
I1 0 2 AC=1
X1 6 1 8 MP55131 {N=29 DCR=.035 IC=0}
X2 1 2 9 MP55121 {N=36 DCR=.035 IC=0}
V1 4 10 PULSE 0 32
V2 4 6
C1 1 0 6.8U
.END
```

图中显示了加入 MOSFET 限流器后的浪涌电流。尽管不同的 *R*6 和 *C*6 数值将产生不同的结果，但这对于说明概念正足够。所选的 MOSFET 有一个 Rds_{on}，它可以将消耗的功率限制在合理的水平。

一些其他限制浪涌电流的方案采用专门设计的负温度系数(NTC)热电阻。此外，电阻器浪涌电流限制器使用也相当普遍，当初始浪涌电流过后，采用 SCR 或继电器将限流电阻短路。在这一方案中，需要注意的是，一定要在限流电阻短路以后，才能给滤波器施加负载；否则的话，输入滤波器可能还没有完全充好电，这将导致在限流电阻短路之后，产生出第二波的浪涌电流。

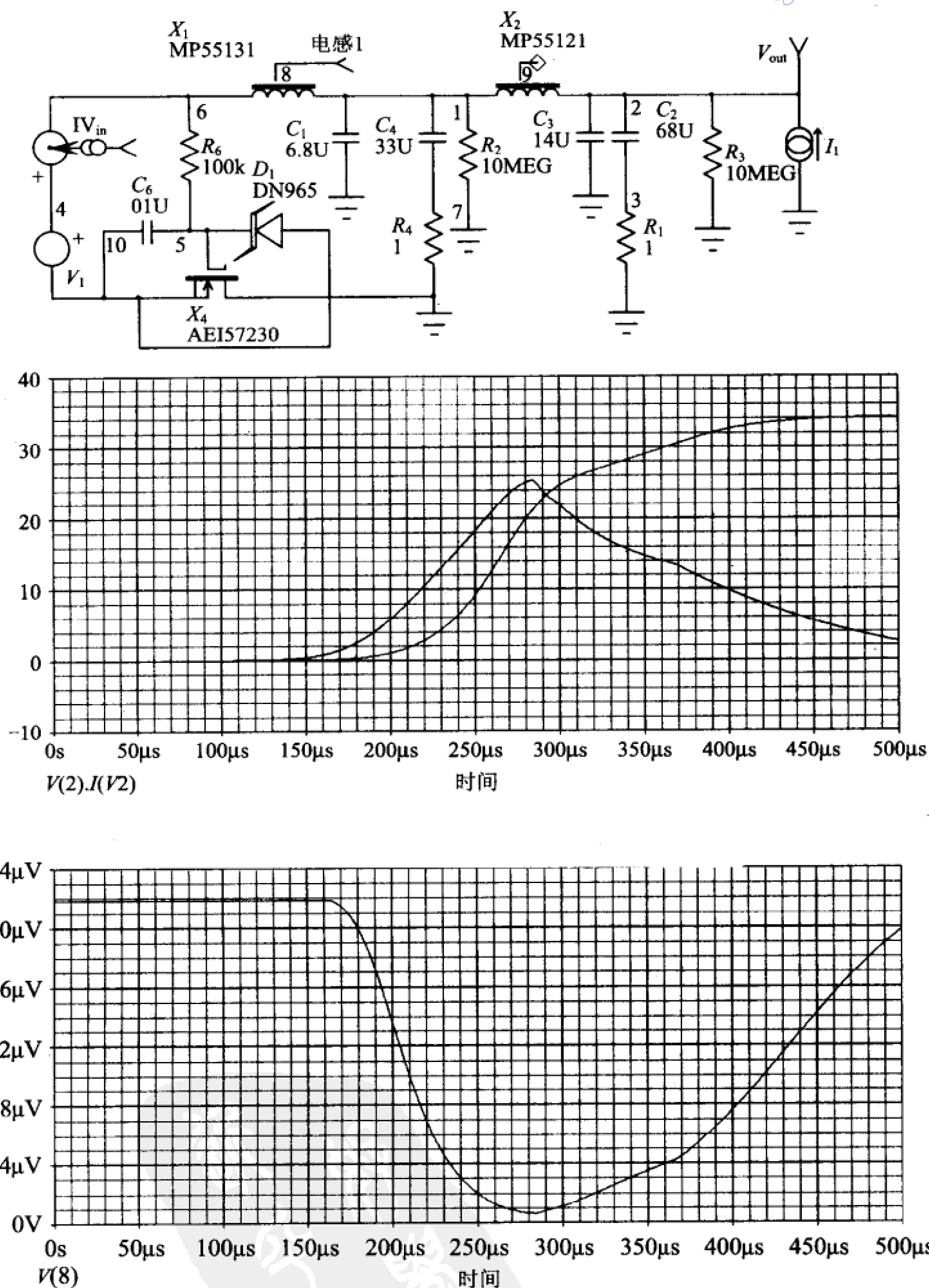


图 3-21　采用 MOSFET 浪涌电流限制器方案的滤波器设计

第 4 章　Buck 拓扑变换器

今天使用的许多功率变换器都基于 Buck 拓扑，Buck 拓扑包括所有的输出电压同受控占空比成正比的变换器。在 Buck 拓扑结构中，一个 LC 滤波器对开关所得的电压进行平均，从而输出一个 DC 电压。Buck 拓扑的例子有 Buck 调压器、正激变换器以及推挽变换器等。

4.1　滞后开关调压器

图 4-1 所示的电路是最简单的 Buck 调压器，该电路由于简单且元件数目极其少而在 20 世纪 70 年代广为人知。图中的 723 调节器 IC 工作于比较器状态，有一个驱动引脚和一个电压参考引脚。该电路存在许多缺陷，如频率可变、动态可控性差等，这些问题的根源在于它基本上是一个没有补偿的振荡器。技术先进的脉宽调制控制 I_C 的出现，几乎取代了这种形式的调压器，但是这种类型的电路仍然可以在许多线性数据手册和低成本的商用产品中看到，这种电路确实很好地展示了开关调压器的原理。

在图 4-1 中，输入电压由 Q_1 进行开关，开关所得的电压由 L_1 和 C_2 进行平均。开关断开期间，电流流经 D_1，平均后的输出给负载电阻器 R_6 供电。电阻器 R_8 引入滞后效应（正反馈），使电路振荡。图 4-1 还给出了开关电压、输出电压等的波形图。

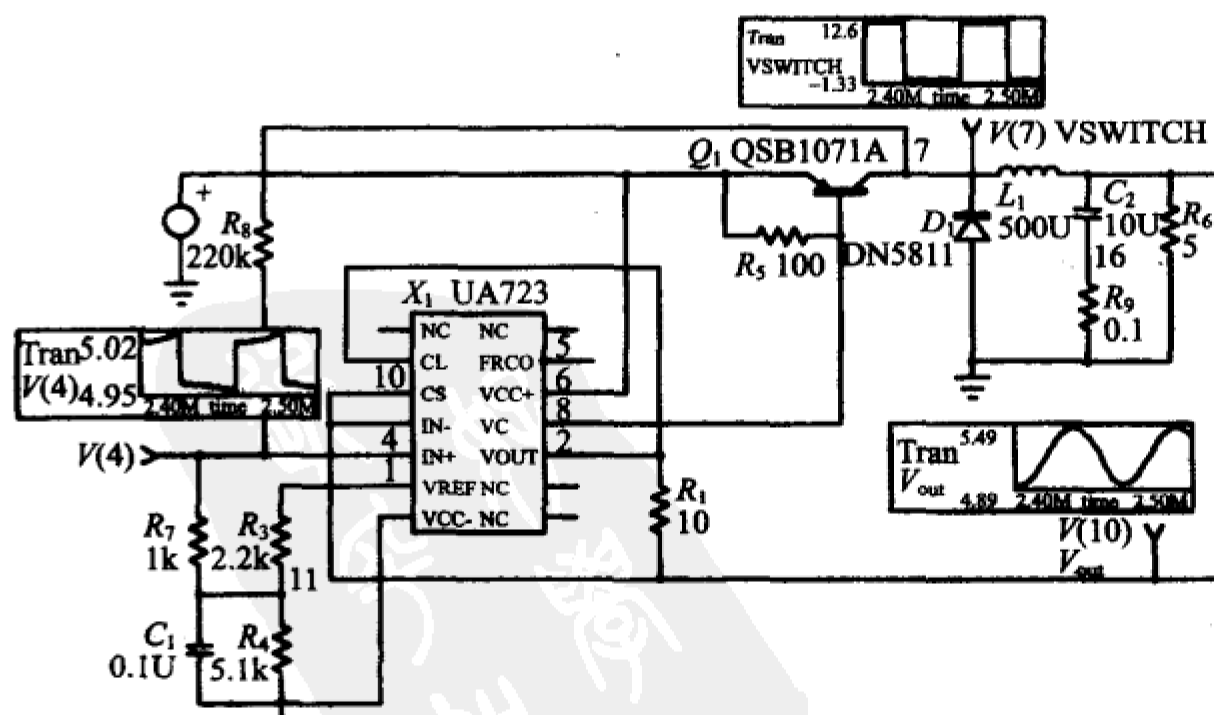


图 4-1　Buck 调压器电路的最简形式

91

```
HYSTREG:BUCK 调压器
.TRAN . 1U 2500U 2400U UIC
.PROBE
* V(10)=VOUT
* V(7)=VSWITCH
R1 2 10 10
R3 1 11 2.2K
R4 11 0 5.1K
C1 11 0.1U IC=5
Q1 7 8 6 QSB1071A
R5 6 8 100
V1 6 0 PULSE 0 12
D1 0 7 DN5811
L1 7 10 500U IC=1
C2 10 16 10U IC=5
R6 10 0 5
R7 4 11 1K
R8 7 4 220K
R9 160.1
Xl 10 10 4 1 0 2 8 6 5 2 UA723
.END
```

4.2　平均(状态空间)模型与开关层次瞬态模型的对比

典型的开关电路模型可分为两种主要类型:平均模型和非线性瞬态开关模型。平均模型也称为状态空间模型,它利用线性化技术来表示开关电路的运行,恰好与开关技术相反,所有线性电路属于平均模型这个分类。在本书的“推荐书目”中,有大量详细讨论平均模型的例证。

92

瞬态模型则以尽可能接近实际功能的方式在时域中表示开关电路。表面上看,对所有电路采用瞬态模型进行仿真是可取的,然而与平均模型仿真相比,瞬态模型仿真要缓慢得多,许多特性(譬如开环增益)是很难用瞬态模型进行仿真的。本书对这两种模型都有介绍,根据目的的不同,两种模型都可以用来进行瞬态分析,你将很快学会如何为特定问题选用恰当的建模技术。

前面的例子采用的是瞬态仿真,它仿真电路中的实际时变函数,如半导体开关的导通和关断等。使用这种建模方法有许多好处,如模型十分精确;能够显示开关尖峰、传播延迟、纹波以及采样效应等现象;可以对不同的控制IC进行验证等。当然非线性方法也有一些缺点,虽然随着台式机计算能力的不断提高,几年前还不可行的仿真,现在已经可以在几分钟内完成了,但非线性仿真仍需用很长的时间。一些技术可用于加速仿真,这类技术将在第9章列出。但更重要的是,由于开关元件或者处于导通状态,或者处于关断状态,进行AC分析是不可能的,为了仿真这类电路,必须对开关行为进行平均化处理,以获得小信号模型。

平均法建模则不同,它不仅可以提供合理的精度,极快的速度,并且还支持AC分

析以及某些瞬态分析，因此，平均模型对于传导敏感性、开环相位增益、输出阻抗以及输入阻抗等的仿真十分有用。其主要缺点是无法提供时域的信息，如纹波、尖峰、门极充电以及瞬态开关损耗等。

总之，通行的方法就是要依据想分析的电路行为特性，选择正确的模型，表 4-1 为此提供了某些帮助。两种模型都可以用于产品的开发期间以及接下来的最坏情况容限分析。本章对这两种方法都给出了例子。

表 4-1 一些典型电源分析的仿真策略[8]

分析类型	策略
启动时功率级半导体应力分析	瞬态模型——采用降低软启动时间常数的方法（如果可行）来加速启动，将平均模型瞬态分析的结果用作指引
稳态时功率级半导体应力分析	瞬态模型——初始化到接近于稳态平均 DC 的结果，仅仅对大的时间常数（如输出滤波器的 L 和 C，或补偿电容器等）进行初始化
短路输出时功率级应力分析	瞬态模型——先初始化电路，然后利用电压控制开关进入动态短路输出
线路或负载瞬态响应	平均模型——为了获得正确的 DC 结果，应使 UVLO 失效，不要初始化电路，先允许自然 DC 求解，再利用电源或开关引起线路或负载瞬态，以运行瞬态分析
磁饱和，短路条件	瞬态模型——先使电路初始化为稳态，然后用一个开关进行短路
AC 回路稳定性分析	平均模型——允许自然 DC 求解，不要使用初始条件，用一个大电感将反馈回路断开（阻断 AC），然后用一个大电容将 AC 电源信号耦合到输入侧
输入噪声滤波器的设计——纹波电流测量	平均模型或瞬态模型——使用具有固定占空比的电压源来驱动功率级，控制器无需反馈

4.3 平均法建模实例

作为平均法建模的一个例子，考虑一个简单的 Buck 调压器电路，为使例子简单，假定使用电压模式控制。在 SG1524 之类的脉宽调制 I_C 刚刚诞生的时候，电压模式控制曾经被普遍使用，而大多数更新的脉宽调制器则采用了电流模式控制（本章稍后将会讲到这种控制方法）。脉宽调制器将误差放大器的输出（V_C）与一个具有低电平 V_L 和高电平 V_H 的固定频率锯齿波进行比较。I_C 的输出即占空比，用来开通和关断半导体开关。占空比计算如下：

$$D=\frac{V_C-V_L}{V_H-V_L}$$

变换器的输出是开关占空比的平均值，因此变换器的输出可定义为

$$V_0=V_{in}D$$

组合以上两个方程，可以得到调制器的传递函数为

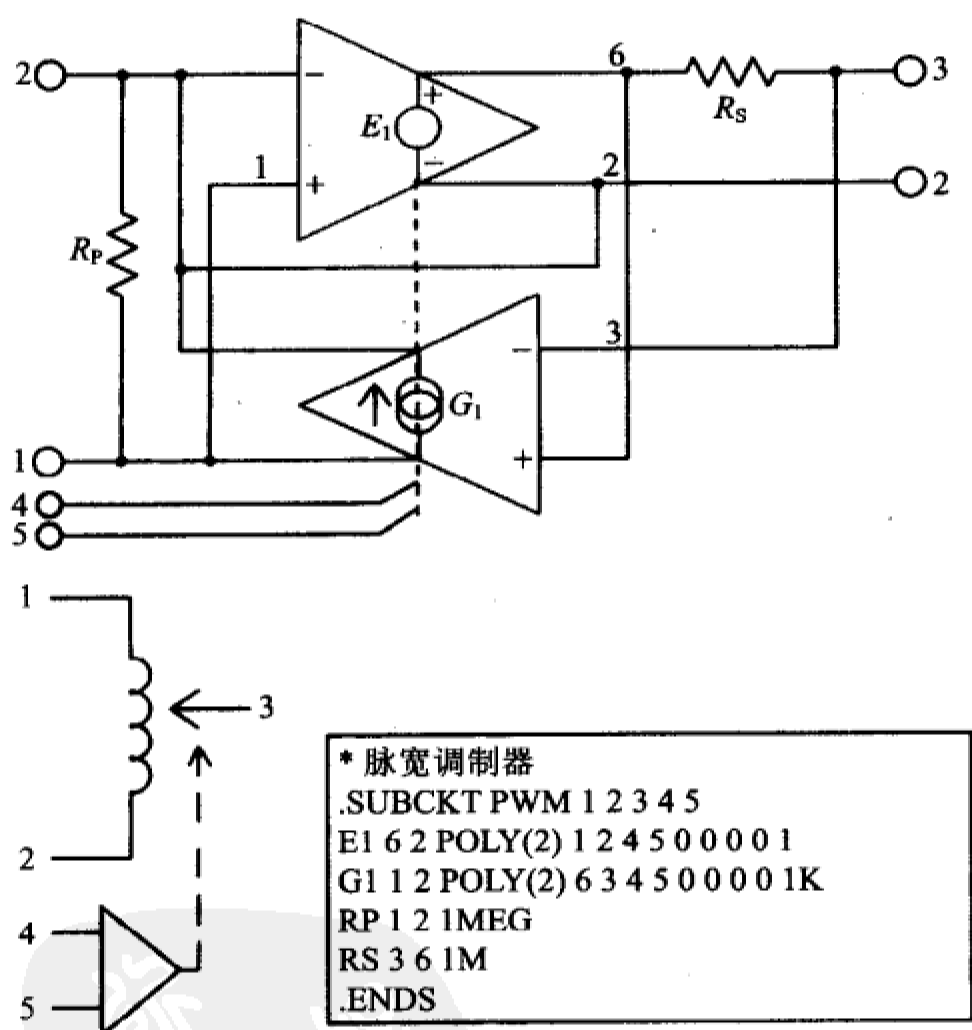
$$V_0=\frac{V_{in}(V_C-V_L)}{V_H-V_L}$$

类似地，输入电流可表示为

94

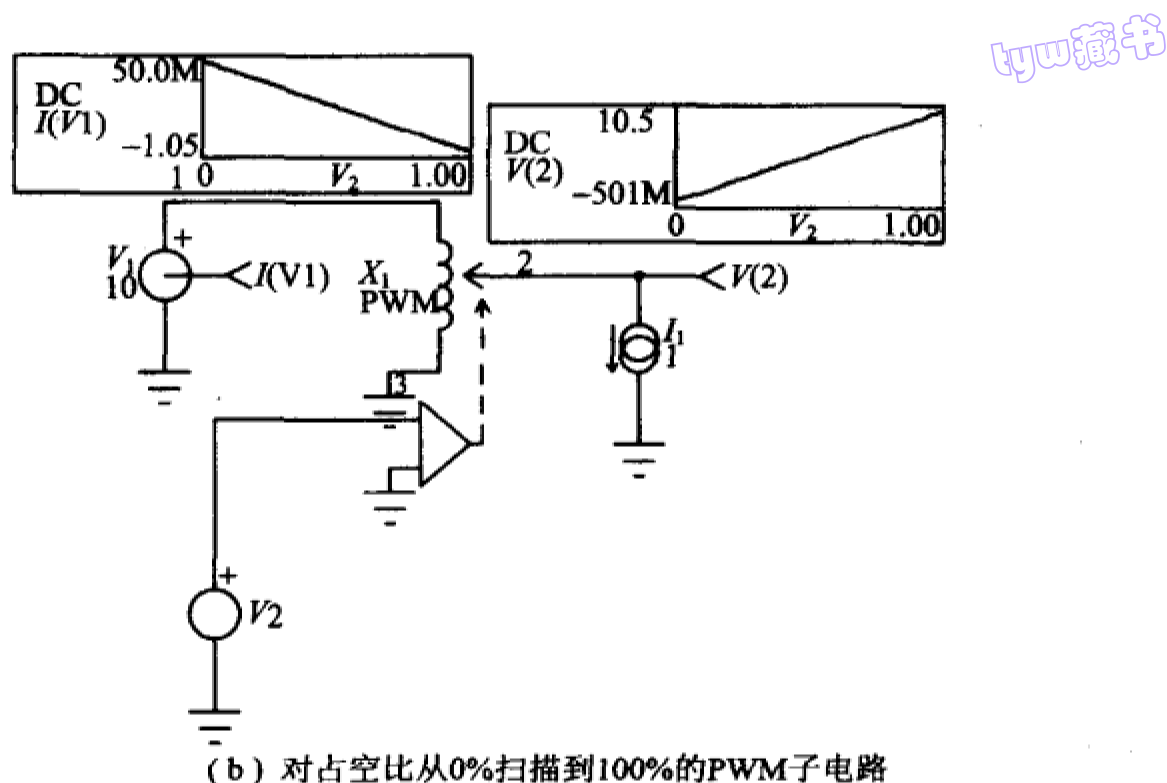
$$I_{in}=I_0D$$

图4-2a展示了状态平均的“PWM开关”子电路的基本结构和运行原理[5,66]，这个模型代替了脉宽调制器的开关；图4-2b是DC分析的情况，其中我们对 V_2 进行了扫描，扫描范围从0到1。V_2 端是占空比控制端，所以我们实际上是对占空比从0%～100%进行扫描。



(a) 脉宽调制器(PWM)的等效电路。其中的虚线表示受控源 G_1 和 E_1 受电压 $V(4,5)$ 的控制

图 4-2



(b) 对占空比从0%扫描到100%的PWM子电路

图 4-2 (续)

如果对输出电压和输入电流进行监测，可以看到输出电压等于 V_1D，输入电流等于 $I_1 * D$，这同我们上面的简单推导是一致的。

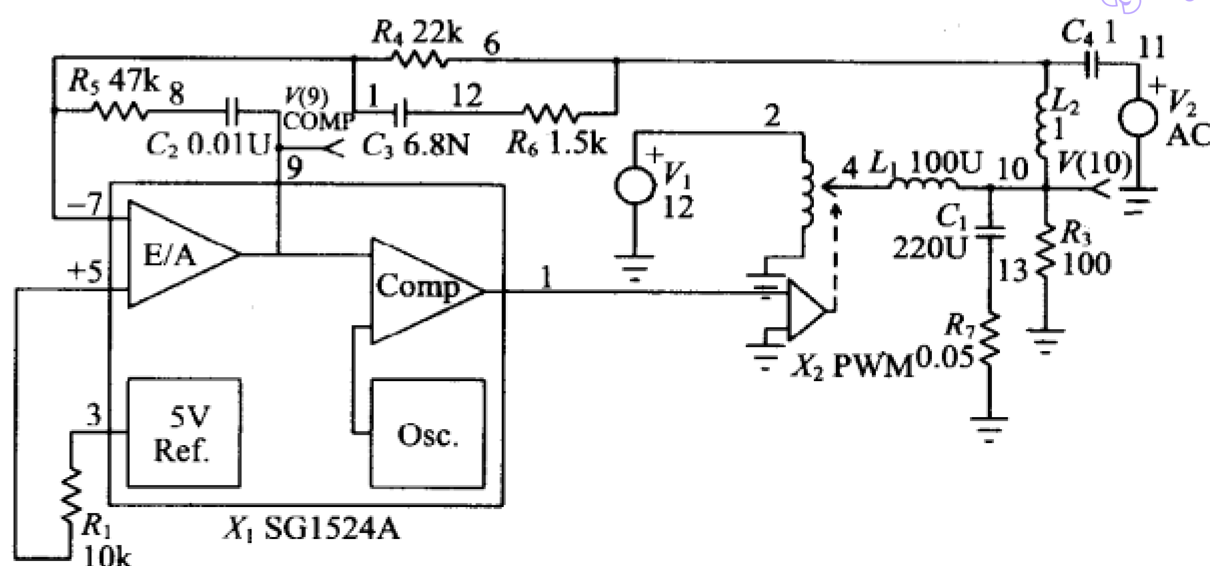
```
PWM:电压模式控制变换器的仿真
.DC V2 0 1 .01
.PROBE
.PRINT DC V(2) I(V1)
X1 1 0 2 3 0 PWM
V2 3 0
I1 2 0 1
V1 1 0 10
.END
```


4.4 采用 SG1524A 的 Buck 调压器

PWM 开关可以很容易地与一个 PWM IC 模型(例如 SG1524 脉宽调制器子电路)组合，一起来对一个完整的电压模式变换器进行仿真。其中，PWM 开关用来表示 $V_0 = V_{in}D$ 函数，而 SG1524 子电路则用来对调制器增益进行正确建模。

下面的例子组合 SG1524A 子电路与 PWM 开关，以对一个电压模式的 Buck 调压器进行建模(图 4-3)。SG1524 的模型是参数化的，这使得它更加灵活。传递给 SG1524A 的参数为：

T=10μs	开关期间
TO=1μs	死区时间
TS=0.25μs	三极管存储时间
EP=3.5V	峰值可见电压
EO=0.5V	最小可见电压




```
1524BCK:一个电压模式 BUCK 变换器
.OP
.AC DEC 25 100HZ 1000KHZ
.PROBE
* V(9)=COMP
.PRINT AC V(10) VP(10) V(9) VP(9)
X2 2 0 4 10PWM
V1 2 0 12
R1 3 5 10K
L1 4 10 100U
C 1 10 13 220U
R3 10 0 100
R4 7 6 22K
R5 7 8 47K
C2 8 9.01U
C3 7 12 6.8N
L2 10 61
C46 1 1 1
V2 11 0 AC 1
R6 12 6 1.5K
R7 13 0.05
Xl 7 5 9 1 3 SG1524A Params: T=10U TO=1U TS=.25U EP=3.5 EO=.5
.END
```

图 4-3 采用 PWM 开关及 SG1524 实现的完整电压模式变换器的原理图及顶层网表

可以查看附带资源中的文件 SMPS_Book.LIB,以了解 SG1524 子电路使用参数的方式。

该调压器的模型十分简单,SG1524A 子电路包含了误差放大器、参考以及比较器等环节。比较器将误差放大器的输出与一个锯齿波进行比较,产生合成的占空比信号,然后再由传递到子电路的存储时间、死区时间等参数来对占空比进行修正。

96~97

输出滤波器在以下频率处引起一个两重极点:

$$F=\frac{1}{2\pi\sqrt{L_1C_1}}=1073$$

其中一个极点被 R_4 和 C_3 抵消，相应的转角频率为

$$F=\frac{1}{2\pi R_4 C_3}=1064$$

因为调节的需要，电容器 C_2 用来提供最大DC增益，C_2 将引起第3个极点。R_5 和 C_2 一起，在以下频率处产生一个零点：

$$F=\frac{1}{2\pi R_5 C_2}=338$$

为了改善相位裕度，零点位于输出滤波器的极点频率之下。如果输出滤波器的 Q 较小（通常并非这样），那么零点将位于接近输出滤波器极点的频率处。由于输出滤波电容器存在ESR，将在以下频率处存在一个附加的零点：

$$F=\frac{1}{2\pi R_1 c_7}=14\ 475$$

该零点被 R_6 和 C_3 抵消，相应的转角频率为

$$F=\frac{1}{2\pi r_6 c_3}=15\ 611$$

调制器的DC增益大约为：

$$\text{Gain}=\frac{V_{\text{in}}(T-T_0)}{(E_P-E_0)T}=3.6=11.1$$

该调压器被配置为开环模型，以便测量其伯德图响应。为了有效断开回路，设置电感 L_2 为1H，图4-4、图4-5和图4-6给出了调制器的幅值增益VM(10)/VM(9)和相位VP(10)- VP(9)、误差放大器的增益 $V(9)$ 以及总的回路增益 $V(10)$。

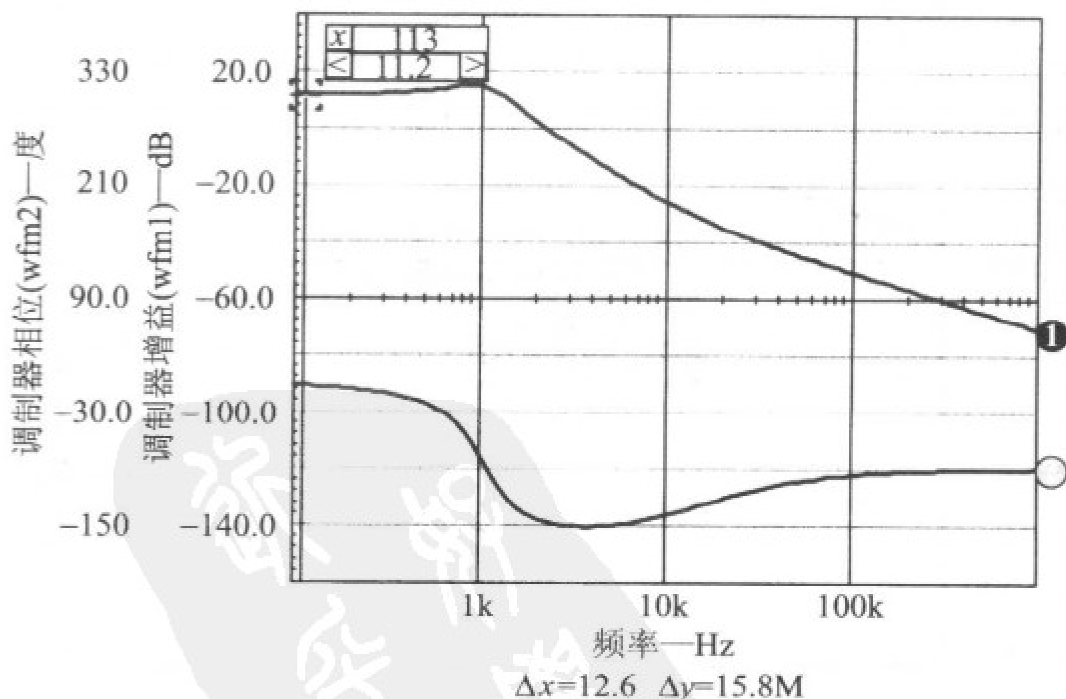


图4-4 调制器的增益及相位图。为获得这些波形而进行的波形除法、减法操作在IntuScope波形分析软件中完成

98～99

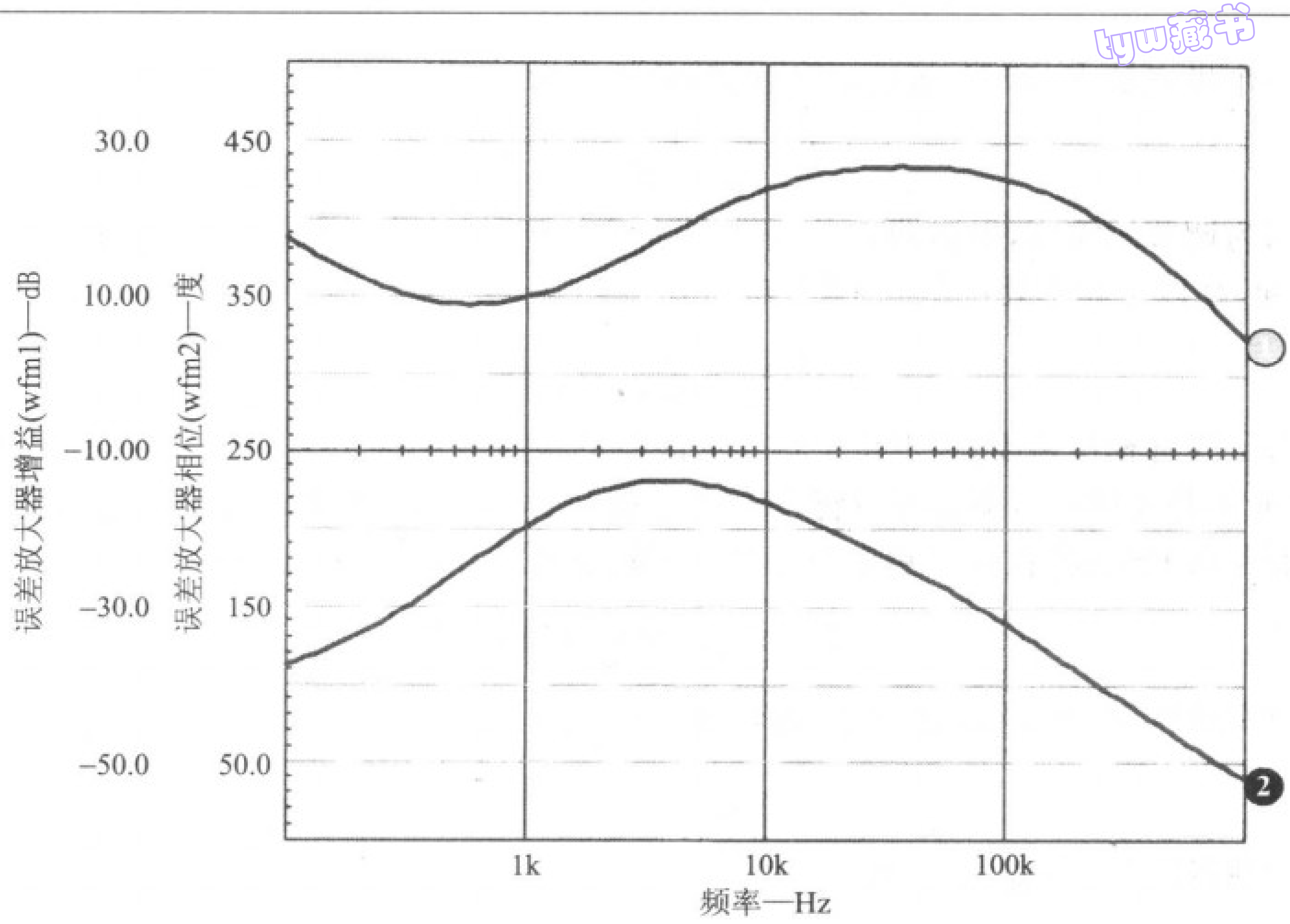


图 4-5　误差放大器的增益图 Vdb(9)和相位图 VP(9)

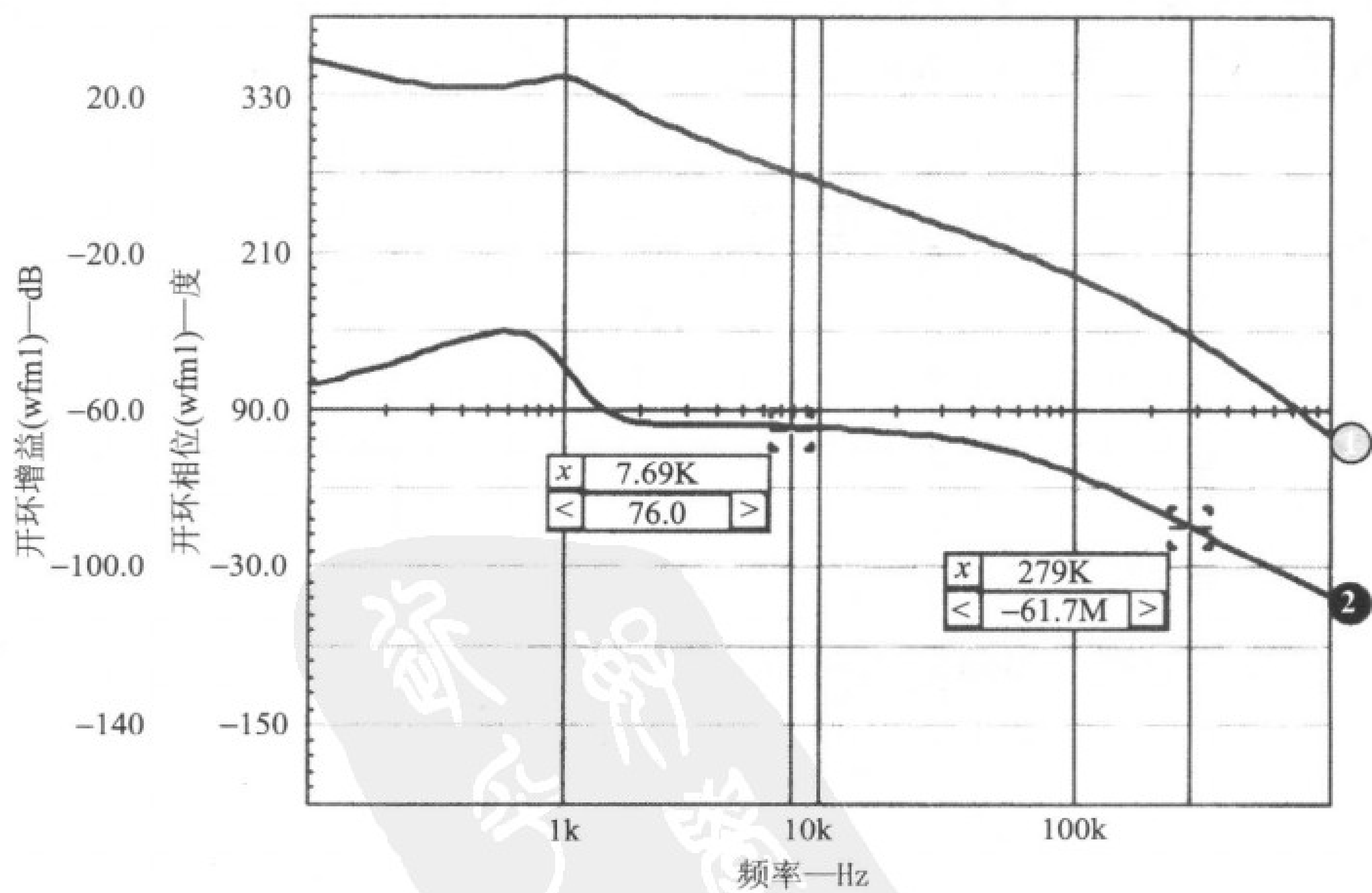


图 4-6　开环增益图 Vdb(10)和相位图 VP(10)，L_2 实际上已使回路断开

```
1524BCK:仿真变换器的音频
* 敏感性及负载特性
.OP
.TRAN 1U 5M 0 5U
.AC DEC 20 100HZ 1MEGHZ
.PROBE
* V(9)=COMP
.PRINT AC V(12) VP(12) V(9) VP(9)
.PRINT TRAN V(12)
X2 2 0 4 1 0PWM
V1 2 0 12 AC 1
R1 3 5 10K
L1 4 12 100U
C1 12 10 220U
R3 12 0 1
R4 7 12 22K
R5 7 8 47K
C2 8 9.01U
C3 7 6 6.8N
R6 6 12 1.5K
R7 10 0.05
I1 0 12 PULSE 0 1 1U 1U 1U 2.5M 5M
X1 7 5 9 1 3 SG1524A Params: T=10U TO=1U TS=.25U EP=3.5 EO=.5
.END
```

在下一个仿真中,为了仿真变换器的音频敏感性以及负载瞬态特性,将回路闭合。修改后的原理图如图 4-7 所示。请注意 L_2 已被去掉。

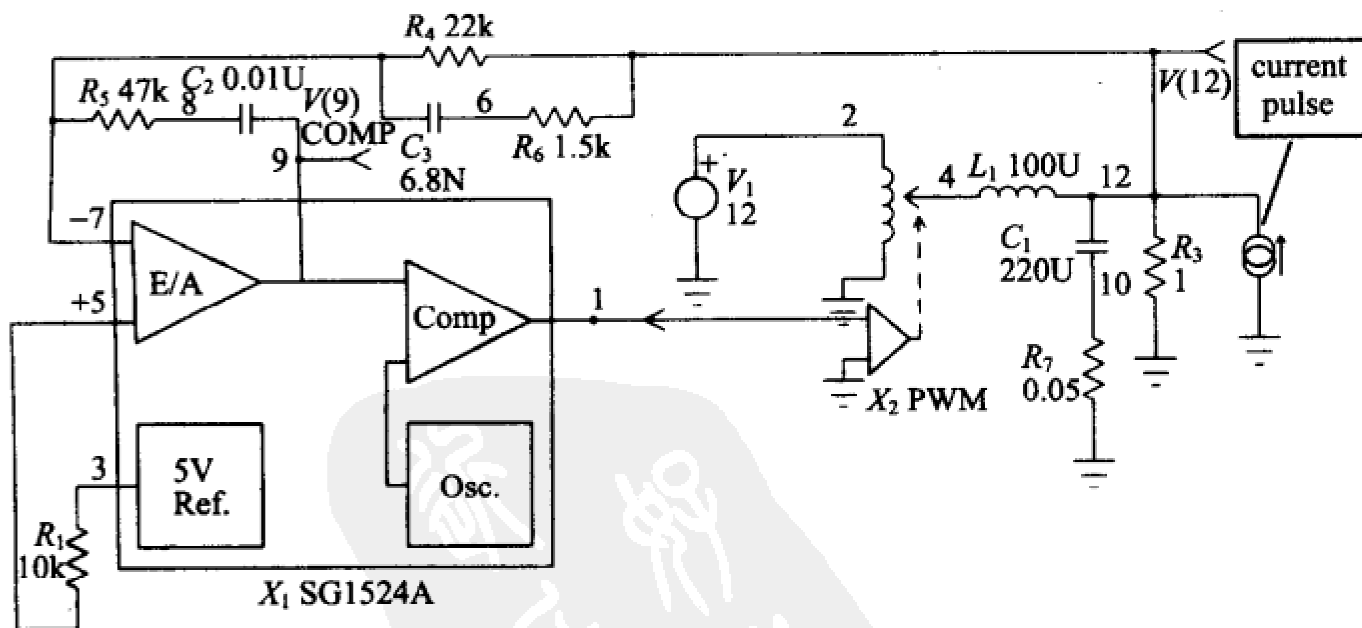


图 4-7 闭环变换器的原理图,L2 已经被除掉(参见图 4-6)

负载瞬态响应、音频敏感性的仿真结果分别如图 4-8、图 4-9 所示。

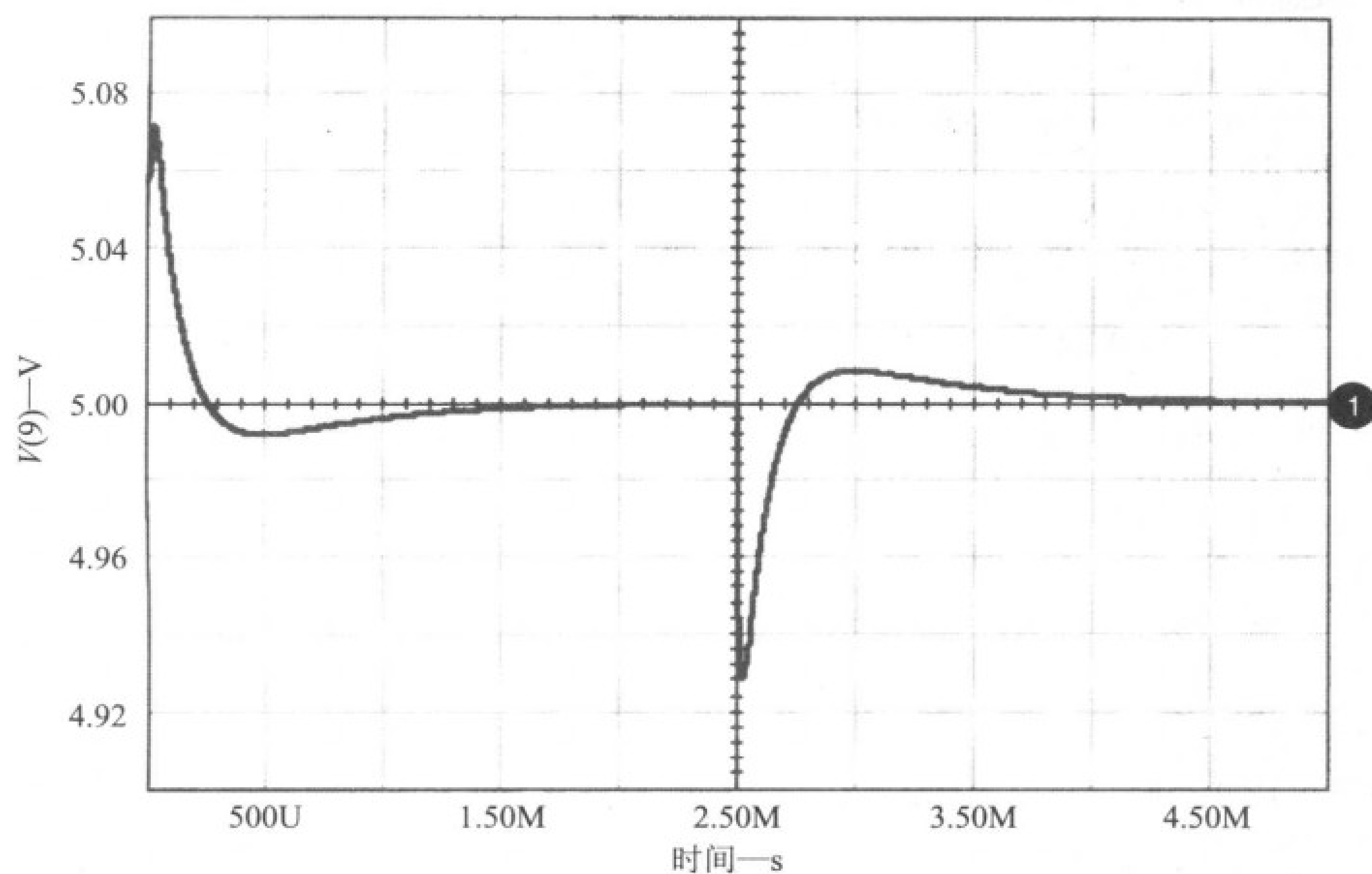


图 4-8　由 I_1 的电流脉冲引起的负载瞬态响应 $V(12)$

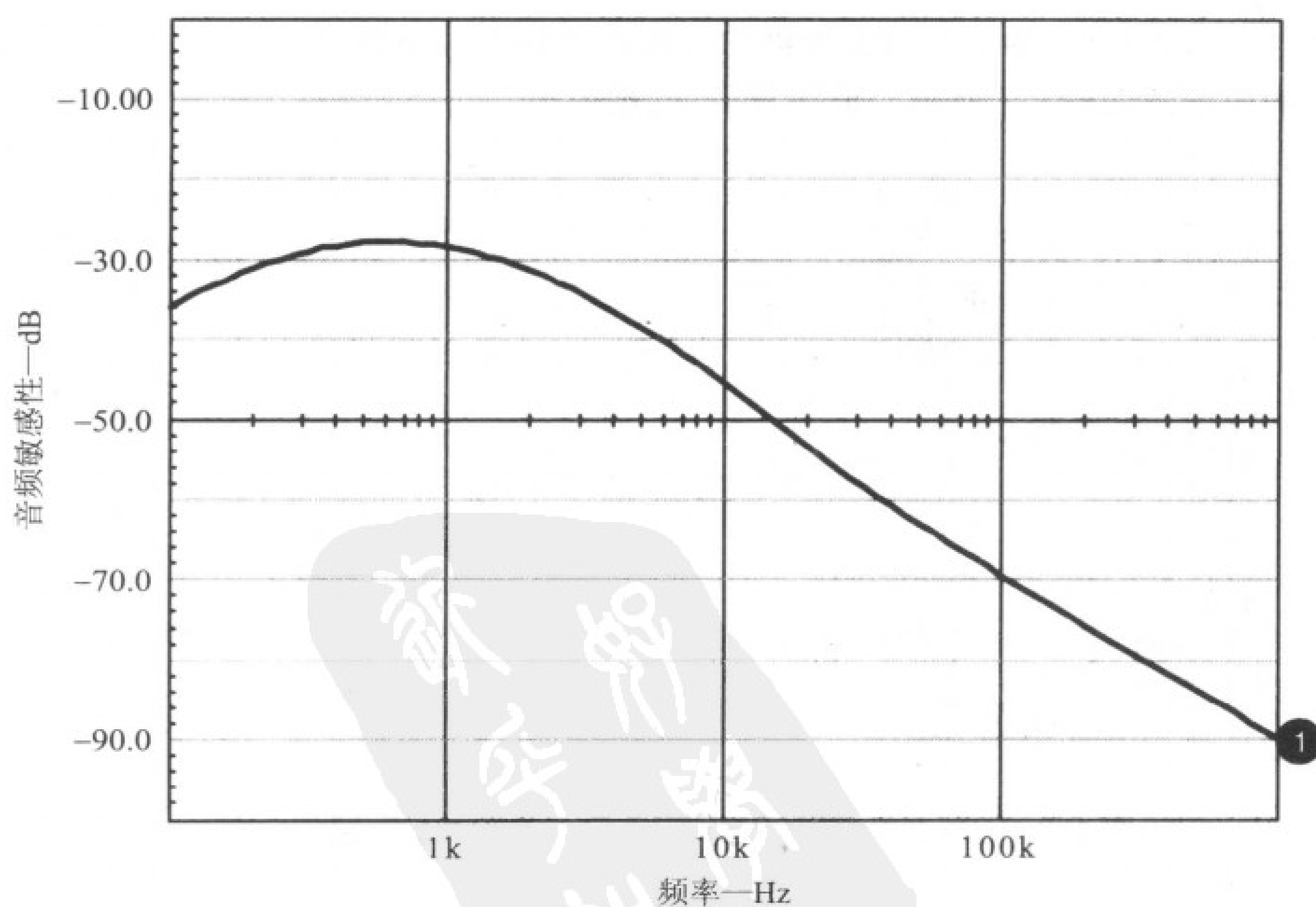


图 4-9　从 AC 分析得到的音频敏感性仿真结果($V(12)$)

4.5 非连续导通模态的仿真

尽管上面介绍的模型应用极其简单，但它有一个严重的缺陷，其调制器的传递函数仅仅对连续模态运行有效。在前述实例中，存在一个峰—峰值约为200mA的电感器纹波电流，这个纹波电流使得变换器可以在低至100mA的负载电流水平下仍维持连续模态运行。在典型的纹波电流下，较实际的连续模态运行范围是从10%～100%的负载。对于非连续模态，本模型将无法产生精确的结果。图4-10所示为前述电路在具有50mA负载电流时的仿真结果。

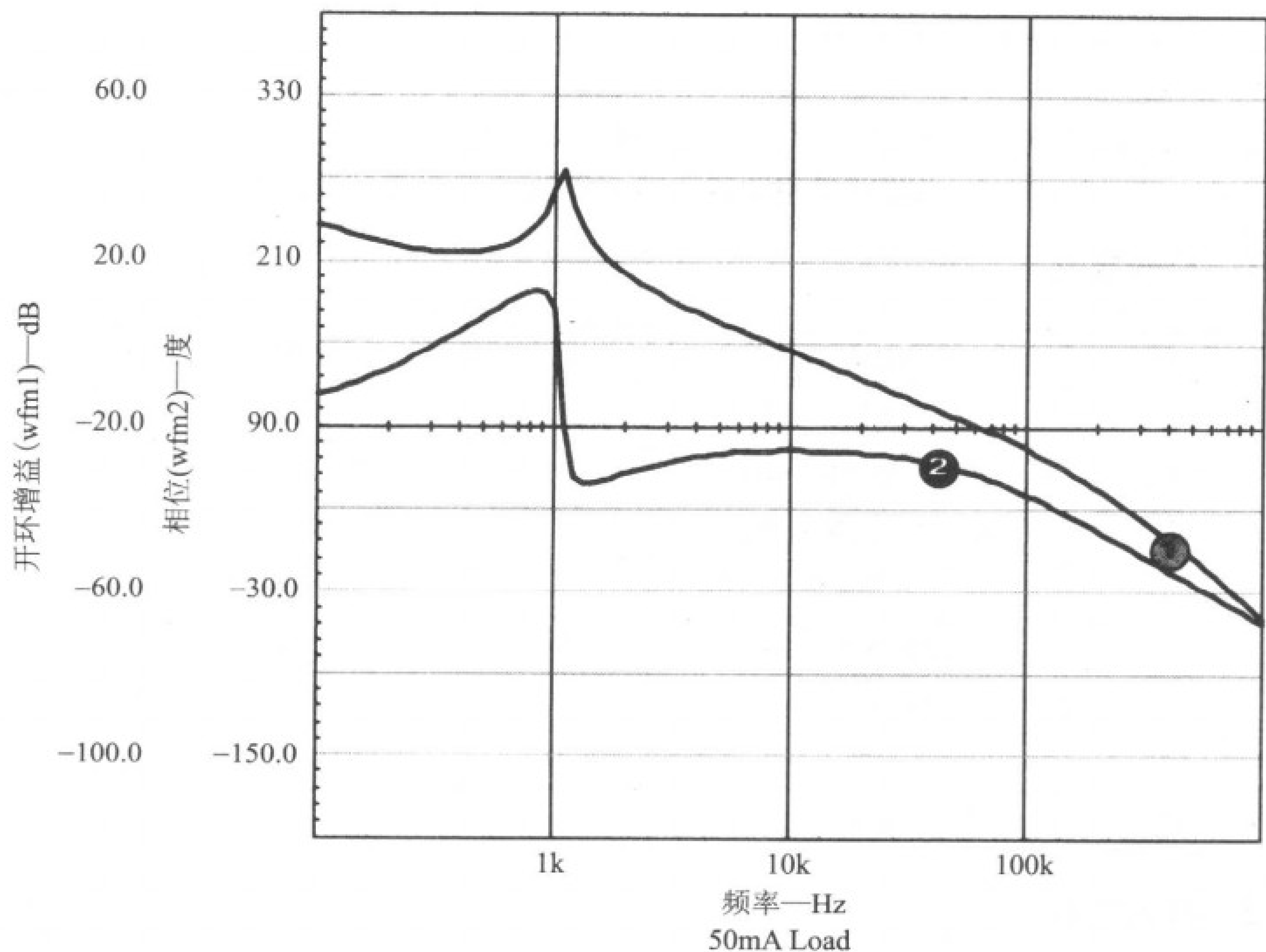


图4-10 闭环变换器在50mA负载时的开环增益与相位

在AEi System公司为PSpice提供的功率IC库中有一个状态空间模型，可以对电流模式和电压模式的变换器进行连续模态以及非连续模态运行的仿真。

101 ~ 102

4.6 改进的Buck子电路

图4-11所示是一个改进的Buck拓扑子电路模型的原理图，它以电感器电流的波峰和波谷为控制依据，既可进行电压模式控制，也可进行电流模式控制，既适用于在非连续电感器电流模态下运行，也适用于在连续电感器电流模态下运行。

图 4-11　可用于电压模式、电流模式控制，可运行于非连续、连续电感电流模态的一个 Buck 变换器的原理图

4.6.1　符号定义

P_{in}	变换器输入功率	V_{in}	变换器输入电压
L_o	输出滤波器电感	V_c	控制电压
I_{min}	输出电感器最小电流	N_p	功率变压器匝比 N_s/N_p
I_{max}	输出电感器峰值电流	V_o	变换器输出电压
F_{sw}	开关频率	I_o	平均输出电流
T_s	电流环传播延迟时间	R_b	电流变压器负载电阻
T_{on}	MOSFET 导通时间	N_c	电流变压器匝比 $1/N_c$
D_2	续流导通占空比	D	开关导通的占空比
D_{max}	最大开关占空比极限		

4.6.2　基本方程

偏差放大器的输出（V_C）控制着功率变压器一次绕组的峰值电流；而匝数比为 1∶N_c的电流变压器则对峰值电流进行检测。

103

当电压 V_C 等于 R_b 两端的电流检测电压时，PWM 使开关断开；在 PWM 比较器的延迟时间及开关断开的延迟时间里，开关仍将保持导通。我们用 T_s 来表示总的延迟时间。

因此，I_{max}可由控制电压（V_C）确定为：

$$I_{max} = \frac{V_c N_c}{N_p R_b} + \frac{((V_{in} N_p) - V_0) * T_s}{L_0} \tag{4.1}$$

这仅当 $V_C>0$ 时有效

开关导通的时间长短取决于输出电感器两端的电压以及电感器的电流变化($I_{max}-I_{min}$):

$$T_{on}=\frac{L_o(I_{max}-I_{min})}{V_{in}N_p-V_o} \tag{4.2}$$

用 D 表示 T_{on} 有:

$$T_{on}=\frac{D}{F_{SW}} \tag{4.3}$$

如果替换 T_{on},并求解 D,则由公式(4.2)、公式(4.3)可得:

$$D=\frac{L_oF_{SW}}{V_{in}N_p-V_o}(I_{max}-I_{min}) \tag{4.4}$$

在开关断开期间,输出电感器中的电流将发生衰减,相应的最小电流确定为

$$I_{min}=I_{max}-\frac{V_o(1-D)}{L_oF_{sw}},I_{min}>0 \tag{4.5}$$

如果变换器工作在非连续模态,电感器电流将在开关周期结束之前变为零。如果把二极管续流期间对应的关断时间定义为 D_2,则可求得用($I_{max}-I_{min}$)表示的 D_2 为:

$$D_2=\frac{L_oF_{sw}}{V_o}(I_{max}-I_{min}) \tag{4.6}$$

可算得从变换器输出的电流为

$$I_o=(I_{max}-I_{min})\frac{(D+D_2)}{2} \tag{4.7}$$

注意,在连续导通模态下,$D+D_2=1$。

104

将公式(4.4)和(4.6)代入公式(4.7)可得:

$$D=\frac{L_oF_{sw}}{2}(I_{max}^2-I_{min}^2)\left(\frac{1}{V_o}+\frac{1}{V_{in}N_p-V_o}\right) \tag{4.8}$$

最后,重新整理公式(4.5),可以得到 I_{min} 的值。注意在连续模态下,I_{min} 的值为正,而在非连续模态下,I_{min} 的值为 0。令电感器两端的伏·秒积在 D、D_2 两个时段内的值相等,从而得到大家熟悉的表达式:

$$D=\frac{V_o}{V_{in}N_p} \tag{4.9}$$

结合公式(4.5)和(4.9)得到:

$$I_{min}=I_{max}-\frac{V_o}{L_oF_{sw}}\left(1-\frac{V_o}{V_{in}N_p}\right) \tag{4.10}$$

令输入功率等于输出功率,在一次绕组侧表示变换器的功率,可得:

$$I_{in}=\frac{V_oI_o}{V_{in}} \tag{4.11}$$

最后需注意,通过将 I_{min} 的值限制为大于或等于 0,连续导通与非连续导通两种模态都能用上面的公式进行正确表示。

4.7 加入斜率补偿

图 4-12 的原理图显示了在模型中增加一个外部斜坡模块来为模型提供斜率补偿，子电路中的 D 输出就是为这一目的提供的。D 输出是占空比的一个电压等效，因此可以定义一个斜坡函数 $K*D$，这里 K 是在占空比为 1 时斜坡的峰值电压，它也可以描述为斜坡函数除以开关频率所得的斜率。

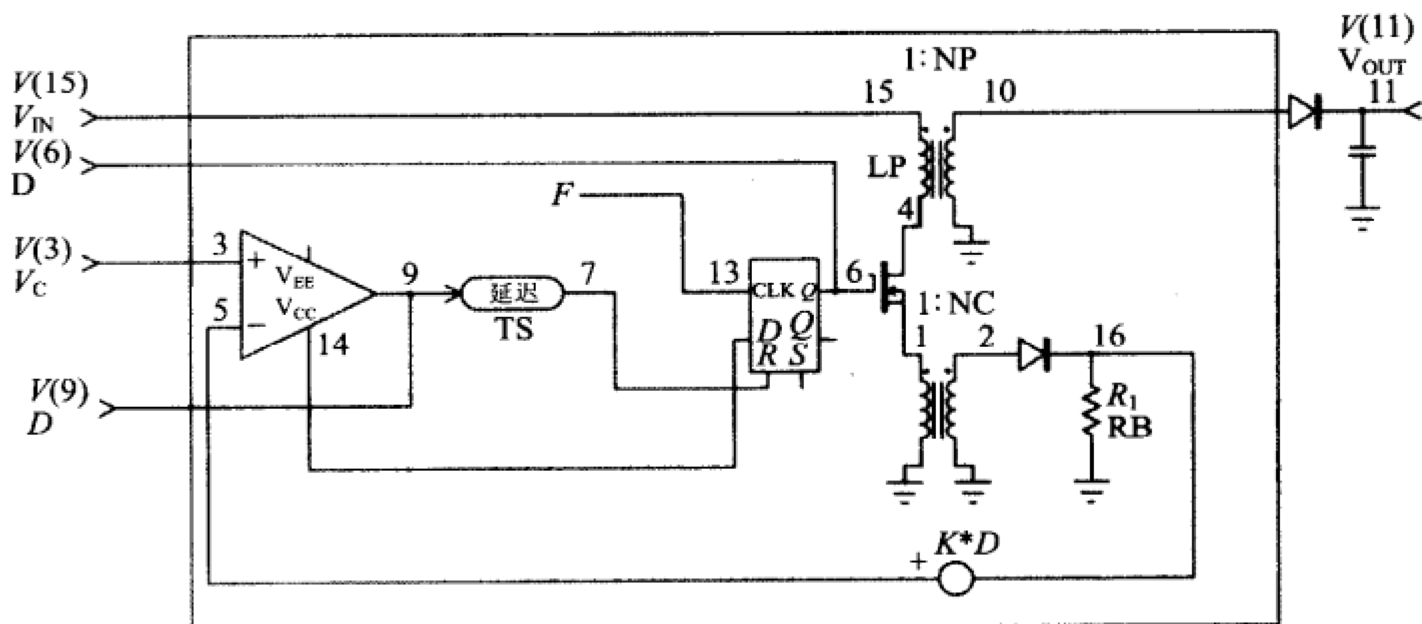


图 4-12 具有附加外部斜坡模块的 Buck 变换器

尽管我们无法接触到模型内部需要加入斜坡模块的节点，但可以把斜坡模块旋转到比较器的另一边，从外部轻易地加入。用一个非线性任意受控源(Berkeley SPICE 3 的 B 元件)或 PSpice 的 E 元件来实现乘法 $K*D$。图 4-13 的原理图显示了在子电路中加入外部斜率补偿模块的具体实现方法。

105

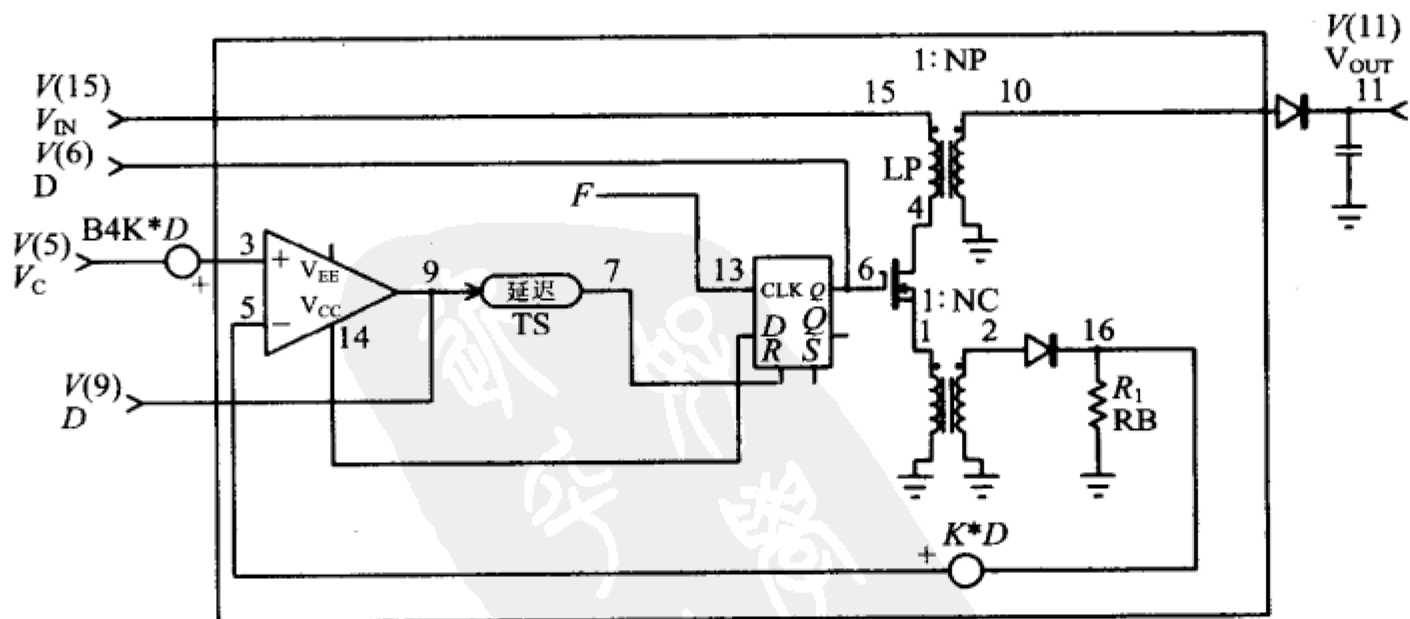


图 4-13 将外部斜率补偿斜坡模块加入子电路的实现方法

4.8 电压模式控制

如果对图 4-13 所示的电路进行进一步的扩展，可以实现电压模式控制（也称占空比控制）。在这种情况下无需检测电流，因此理论上 RB 应该设置为 0，但又不能将 RB 设置为零，那样，将在子电路中引起被零除的错误。可以将 RB 设置为一个很小的数值，譬如 1mΩ，如果需要甚至可以更小。如果设置 K 为 1，则所得结果将是一个占空比，且等于控制电压 V_C。在这个子电路中，也可以将 K 设置为 $1/V_r$，以表示调制器增益，这里 V_r 是斜坡函数的峰—峰值电压。在子电路中，V_C 被限制在 0 到 1V 之间，为了使用这个限制功能，推荐将 K 设置为 1，并在外部添加调制器增益。

106

4.9 改进的 SG1524A Buck 调压器

图 4-14 中的例子利用 Buck 模式的子电路，对图 4-3 所示的 Buck 调压器实例进行建模。

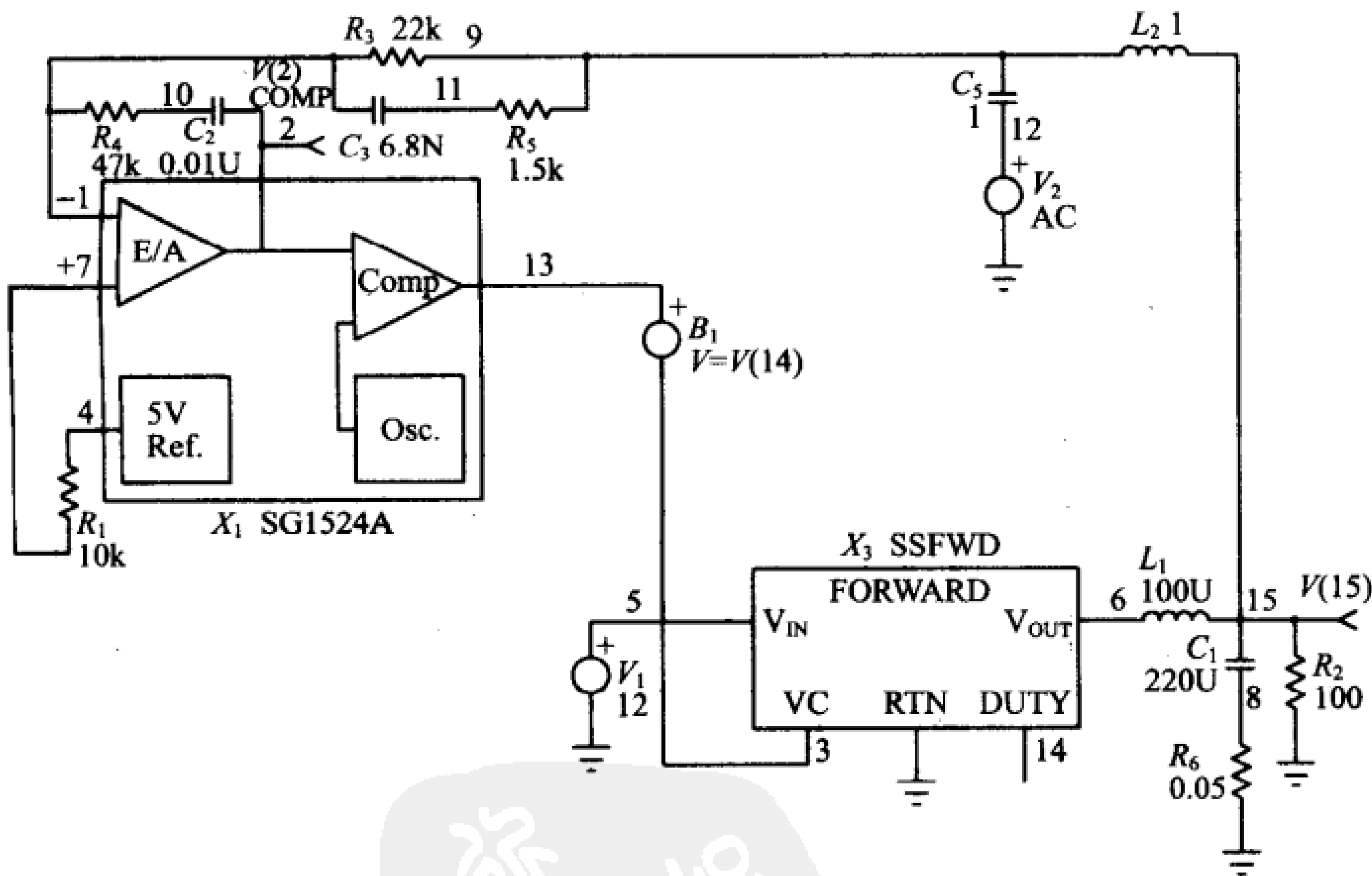


图 4-14 Buck 调压器仿真中使用的 Buck 模式子电路（正激）

```
1524BCK3：一个新的 Buck 模式子电路
.AC DEC 25 100Hz 1000kHz
* V(2)=COMP
.PRINT AC V(15) VP(15) V(2) VP(2)
.PROBE
V1 5 0 12
R1 4 7 10K
L1 6 15 100U
C1 15 8 220U
R2 15 0 100
R3 1 9 22K
R4 1 10 47K
C2 10 2.01U
C3 1 11 6.8N
L 2 9 15 1
V2 12 0 AC 1
R5 11 9 1.5K
R6 8 0.05
X3 5 0 3 6 14 SSFWD Params: L=100U NC=1 NP=1 F=100K DMAX=.9
+ RB=1M TS=.25U
EB1 13 3 Value={V(14)}
C5 9 12 1
X1 1 7 2 13 4 SG1524A Params: T=10U TO=IU TS=.25U EP=3.5 EO=.5
.END
```

107

1A 负载时的仿真结果如图 4-15 所示。注意本模型与前面所用 PWM 开关模型在结果上的完美一致性。

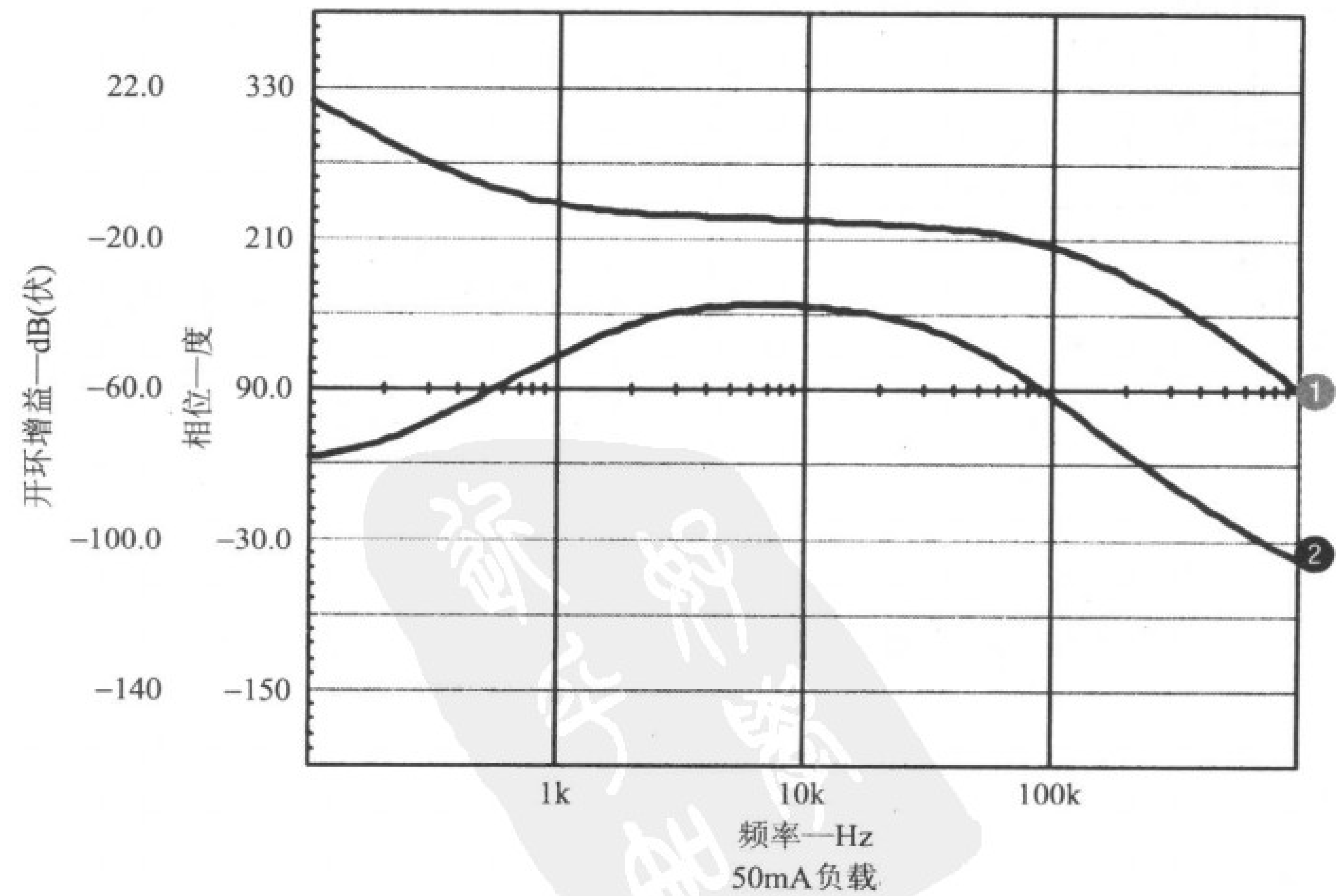


图 4-15　负载为 1A 时，节点 15 处的电压开环增益和相位图（连续模态）

50mA 的负载电流下，对电路进行再次仿真，此时电路进入了非连续工作模态。仿真结果如图 4-16 所示。

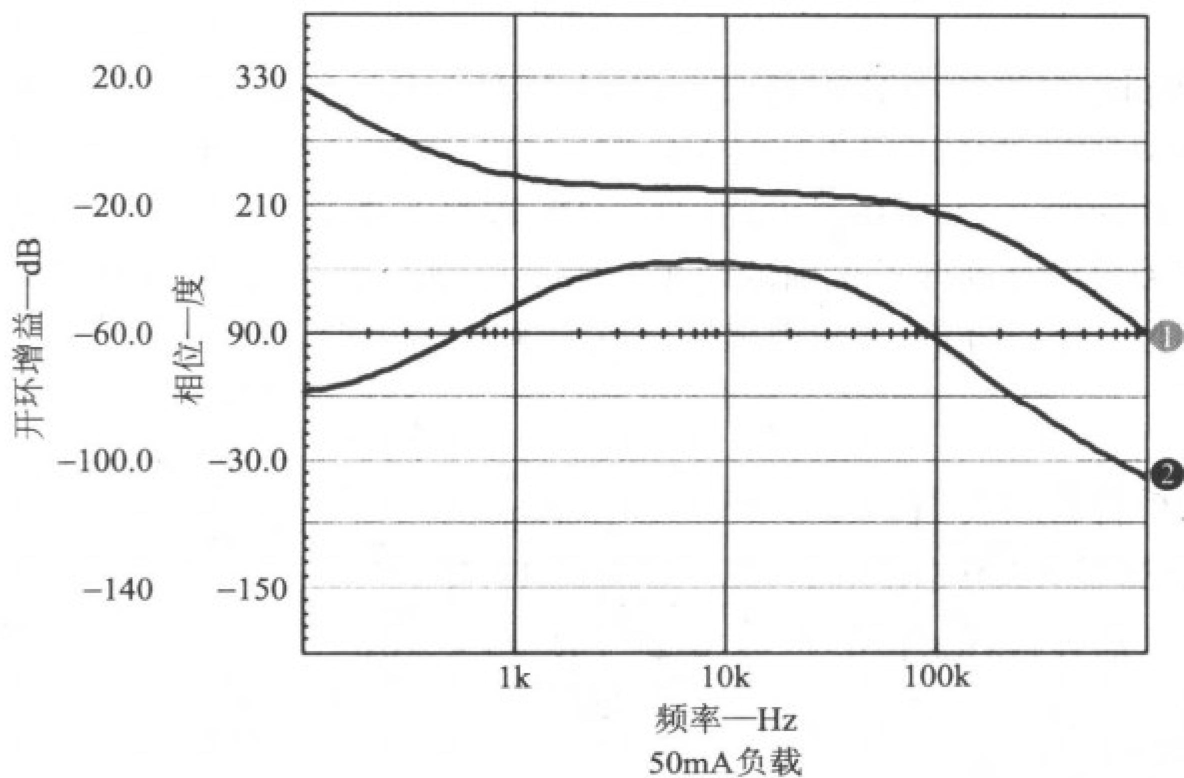


图 4-16 负载为 50mA 时，节点 15 的电压开环增益及相位图(非连续模态)

108

注意这个相位增益图与 PWM 开关模型的相位增益图的显著差别。改进的模型正确地显示了调制器增益的降低，同时也正确地显示出调制器是由单个极点表示，而不像连续导通模态那样是由两个极点表示。从原理图中的运行电压可见，改进的模型把非连续运行导致占空比明显降低这一点正确地揭示出来。图 4-17 所示是采用改进模型的调制器增益仿真结果。

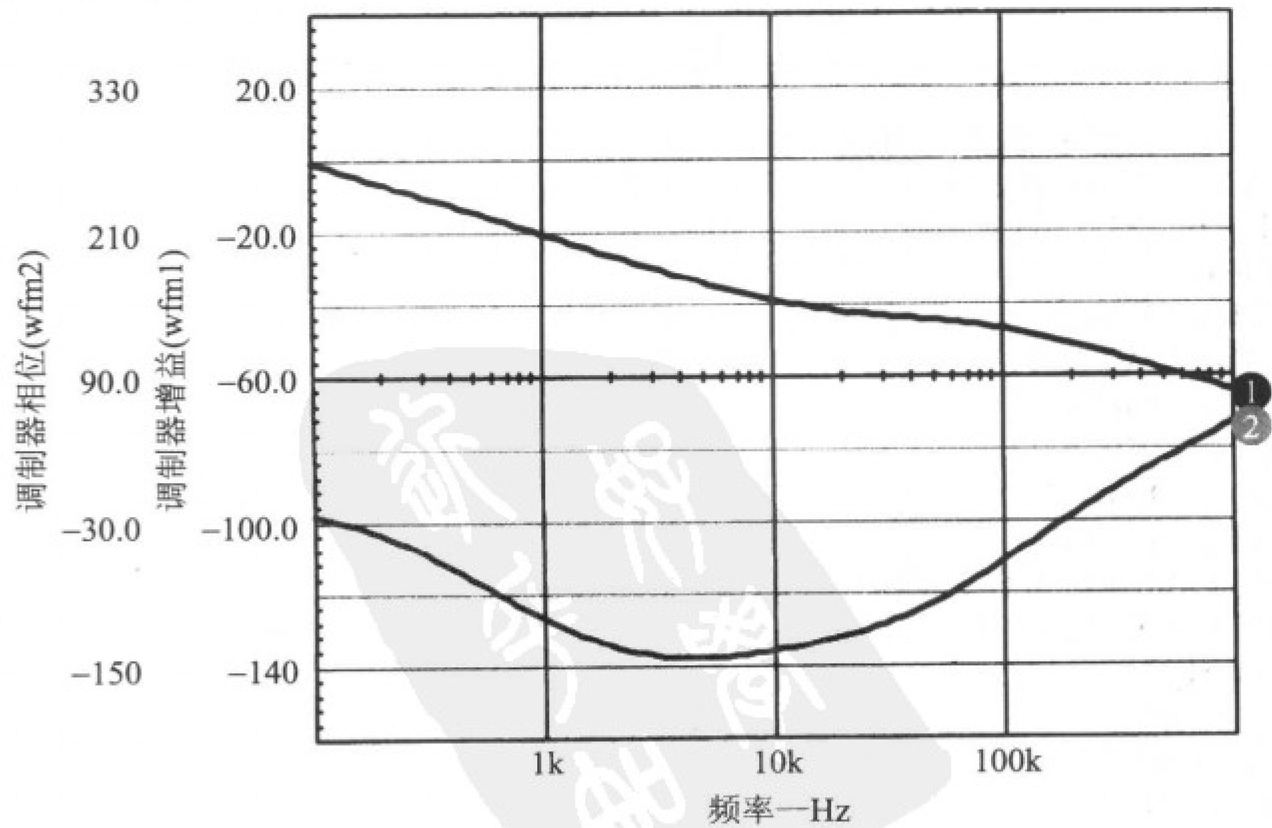


图 4-17 采用新模型的调制器增益仿真结果

4.10 瞬态模型

在为 PSpice 提供的功率 IC 模型库中，也包含许多脉宽调制器的瞬态模型，其中就包含有跟 SG1524A 相同的 UC1524A 模型。下一个例子将介绍应用非线性开关瞬态模型来仿真前面的 Buck 调压器电路（图 4-18），该瞬态模型对输出纹波、传播延迟时间及逐周波开关效应等进行了正确的建模。瞬态模型的缺点在于，仿真时间大大增加，难以用于相位—增益分析、音频敏感性分析等领域的频域特性仿真。

109

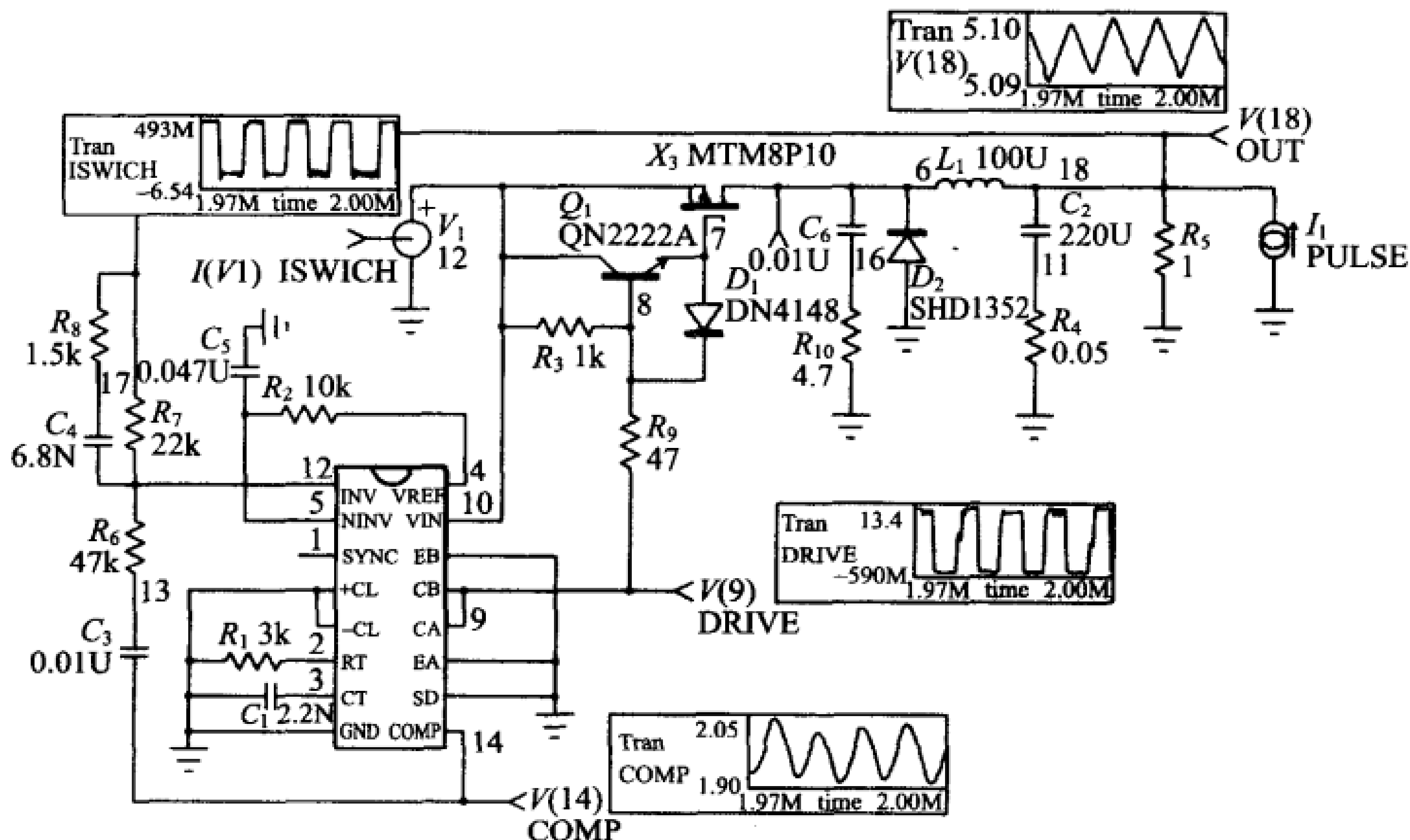


图 4-18 应用瞬态子电路仿真前述的 Buck 调压器

```
TRAN1524：显示瞬态子电路的应用
.TRAN .2U 10M 5M .05U UIC; Load Step
*.TRAN .2U 5M 0.05U UIC; Startup
.PROBE
.OPTION GMIN=1N ABSTOL=10U VNTOL=10U RELTOL=.01 ITL4=100
* V(6)=SWITCH
* V(15)=OUT
* I(V1)=ISWICH
* V(9)=DRIVE
* V(14)=COMP
.PRINT TRAN V(6) V(15) I(V1) V(9)
.PRINT TRAN V(14)
R1 2 0 3K
C1 3 0 2.2N
R2 5 4 10K
V1 10 0 12
Q1 10 8 7 QN2222A
R3 10 8 1K
```

```
D1 7 8 DN4148
D2 0 6 SHD1352
L1 6 15 100U
C2 15 11 220U
R4 11 0.05
R5 15 0 1
R6 12 13 47K
C3 13 14.01U
R7 12 15 22K
C4 12 17 6.8N
R8 17 15 1.5K
C5 5 0.047U
R9 8 9 47
C6 6 16.01U
R10 16 0 4.7
X3 6 7 10 MTM8P10
I1 0 15 PULSE 0 1 5.001M 1U 1U 2.5M 5M; Load Step
* I1 0 15 1; Startup
X1 12 5 1 0 0 2 3 0 14 0 0 9 9 0 10 4 UC1524A
.END
```

110

图 4-19 所示为瞬态阶跃负载响应的结果，其中上部的轨迹是状态空间模型的结果，而下部的轨迹则是瞬态仿真的结果。注意瞬态模型具有稍低的 Q 值，这可从 MOSFET 的通态电阻引起的下冲降低中看出。另外还需注意，瞬态模型包含有输出纹波，图 4-18 所示的波形是 MOSFET 的电压和输出纹波。

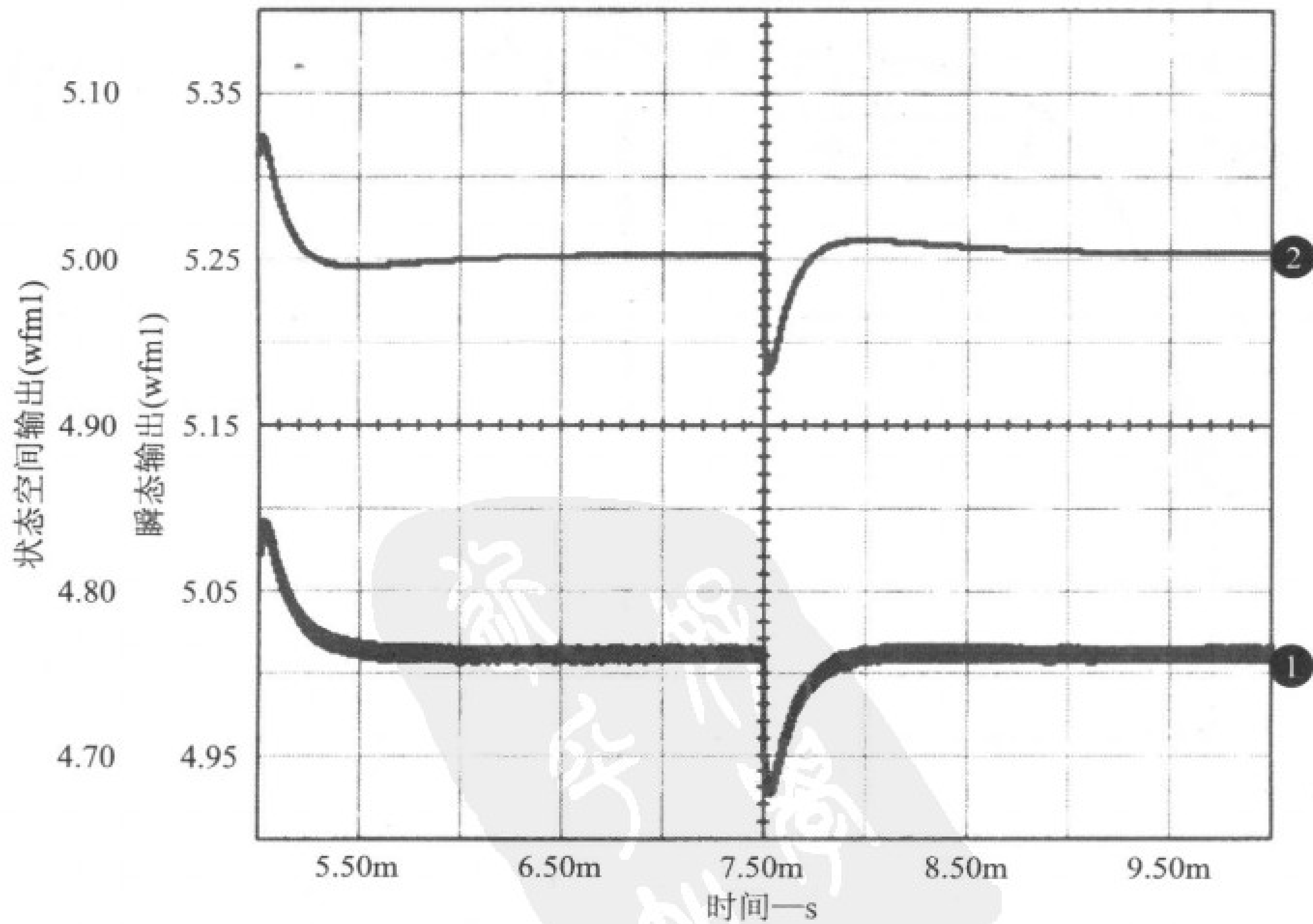


图 4-19 瞬态阶跃负载响应

111

我第一次在一台75MHz的奔腾计算机上运行这个仿真时，用了近2小时的时间；而在一个3GHz的奔腾Ⅳ计算机上，它运行得要快一些，只用了4分钟9.42秒。

尽管瞬态仿真总要比状态空间模型的仿真慢很多，后者往往在少于十分之一秒的时间里就能完成，但仿真速度显然还是有所提高。

为何要不厌其烦地使用瞬态模型？因为瞬态模型使我们可以检视实际硬件的某些重要考量因素。这种情况下，我们关心的是"廉价"的高压侧驱动电路。瞬态仿真使我们既可以从拓扑方面检视电路，也可以检视MOSFET的开关速度。

我们曾用瞬态模型进行了50mA轻载电流下的仿真。根据状态空间模型，此时变换器应该运行在非连续导通模态，为了使非连续性更容易被看到，我们移去了肖特基二极管的缓冲网络。这种条件下运行的占空比约为25%，这同状态空间模型是一致的。

本章的最后一个仿真对Buck调压器的加电过程进行了分析，其目的是为了实现软启动功能(软启动电路由R_2和C_5组成)。该Buck调压器达到的最高电压为5.17V(图4-20)，其中存在大约3%的超调，尽管这种超调通常是可以接受的，但也可以通过增加软启动时间来消除它。为了便于比较，还采用新的状态空间模型和瞬态模型对加电过程进行了仿真(图4-21和图4-22)。

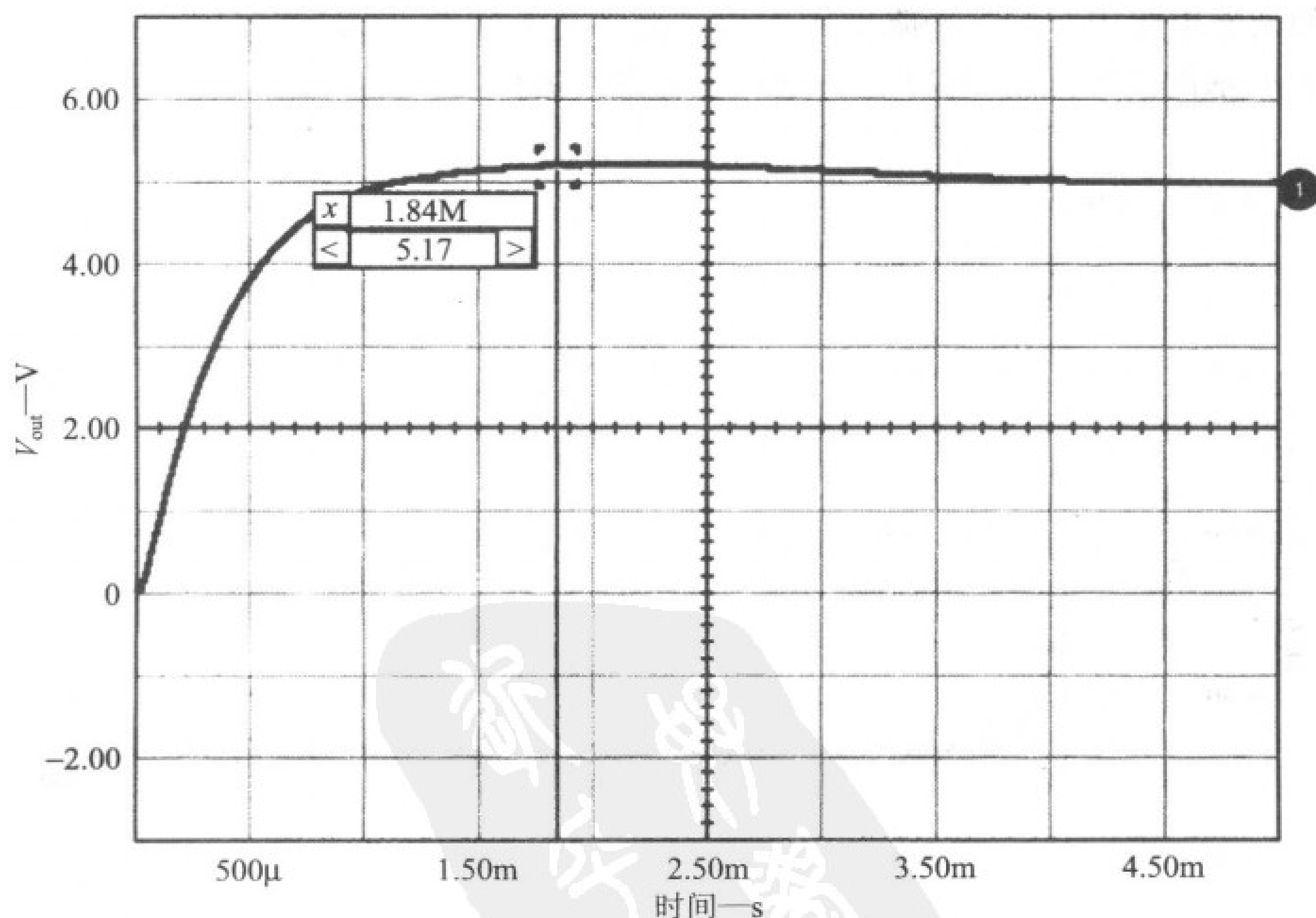


图4-20　使用非线性瞬态模型时，输出电压$V(15)$的开通响应

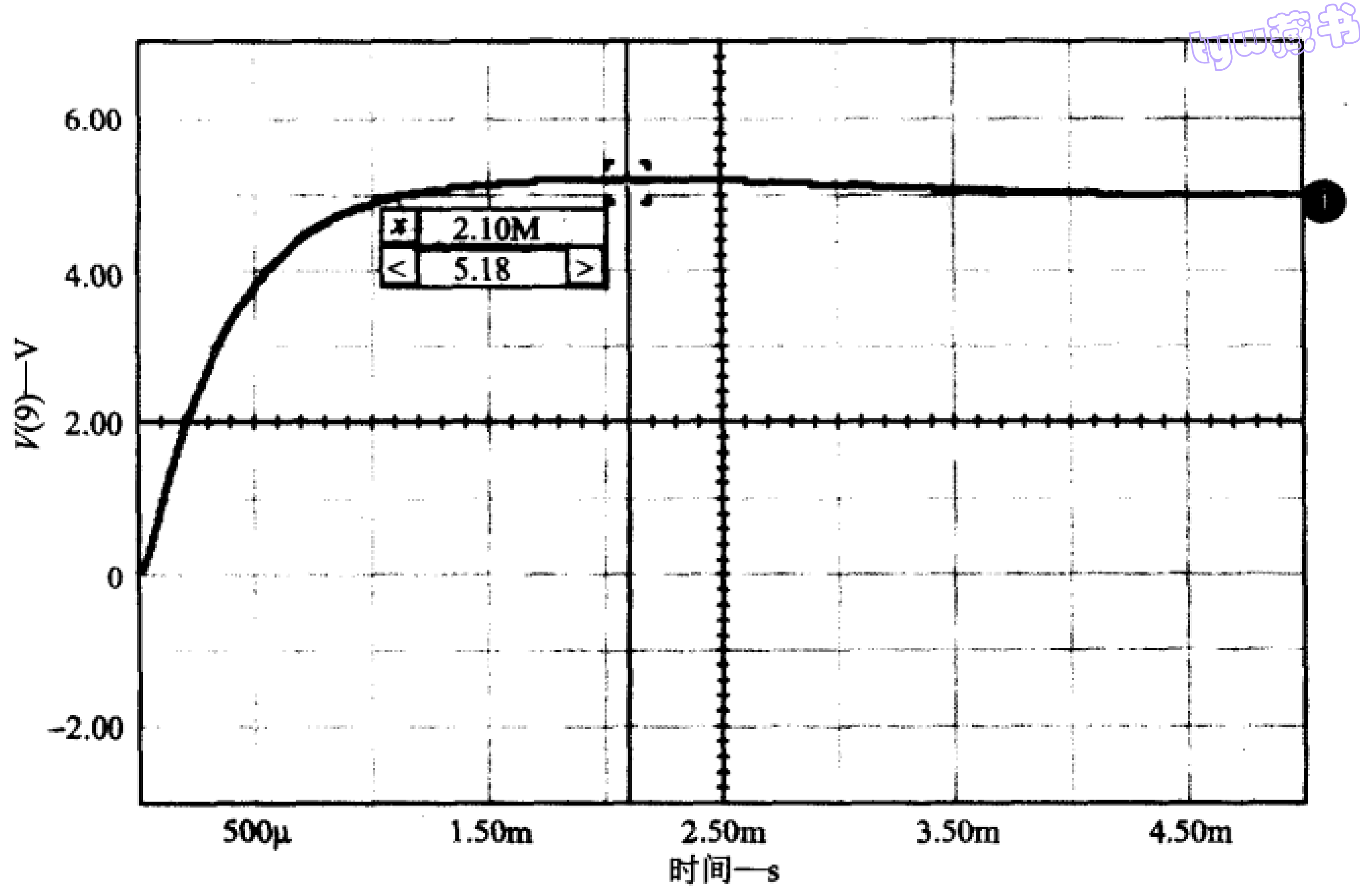


图 4-21 使用状态空间模型时，输出电压 $V(15)$ 的开通响应

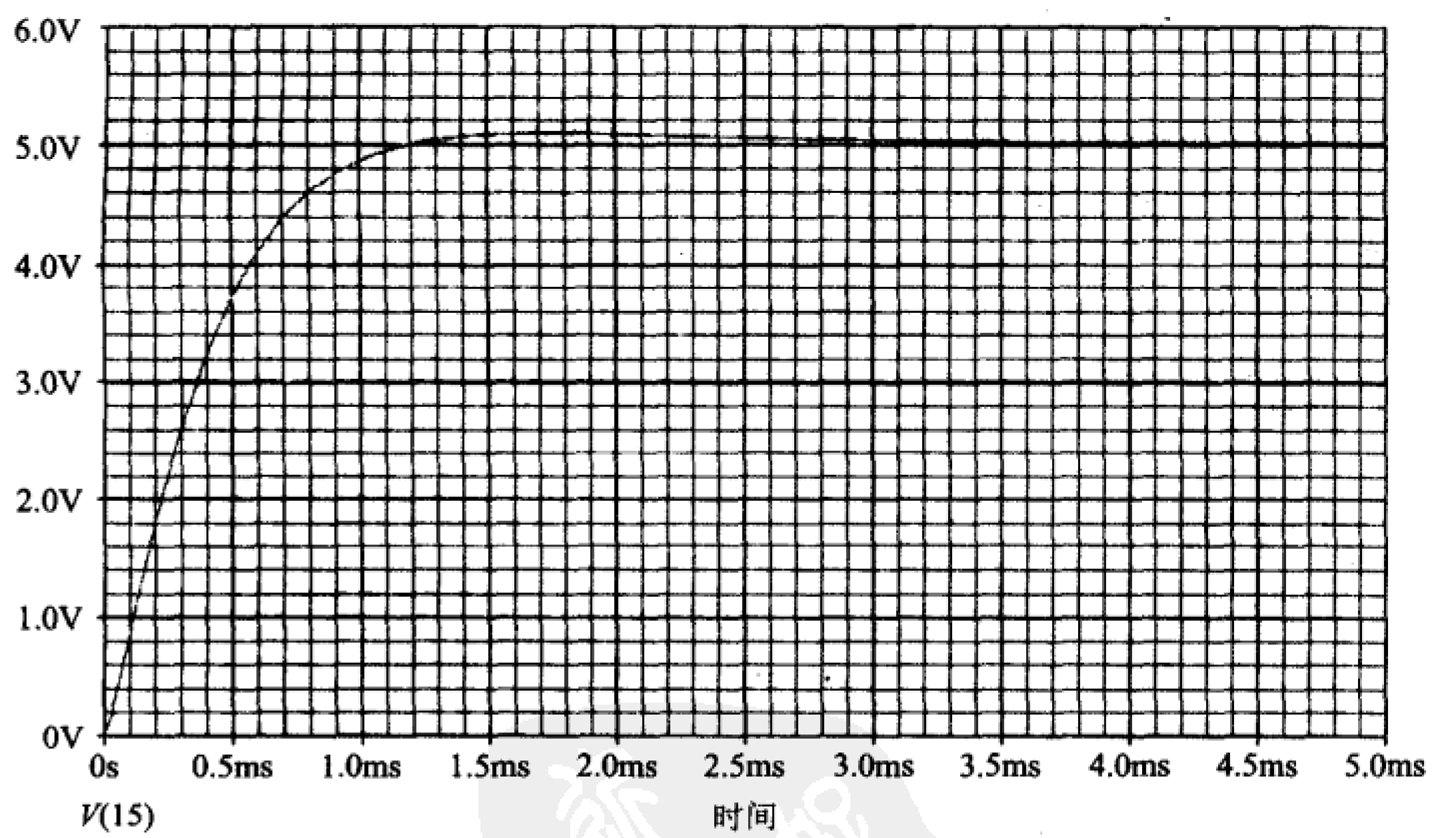


图 4-22 使用瞬态模型时，输出电压 $V(15)$ 的开通响应

112
~
113

第 5 章　反激变换器

在低功率场合，反激变换器应用一直十分普遍。反激式变换器主要的吸引力，在于其使用元件数目少；在高功率等级的场合，其输出电容器的纹波电流通常太大，以致无法用传统的廉价电容器来进行处理；此外，由于其传递函数在右半平面（RHP）存在一个零点，因此其动态响应也仅限于连续导通模态。

在反激式拓扑中，开关导通期间，能量被存储在一个功率电感器中，该电感器就像变压器一样，通常有多个绕组；而在开关断开期间，能量则被输送到负载。反激式变换器通常既可以用在非连续导通模态，也可以用在连续导通模态，采用电流模式或电压模式都可以进行成功的控制。

5.1　反激变换器的子电路

图 5-1 所示是反激变换器子电路一个简化的功能性原理图，它包含在 AEi Systems 公司为 PSpice 提供的功率 IC 模型库中。这是一个通用的子电路，无论何种反激调压器，不管其工作于连续模态还是非连续模态，也不管其采用电压模式控制还是电流模式控制，它都可以用来进行仿真。该模型的推导如下。

114

5.1.1　符号定义

115

符号	定义	符号	定义
P_{in}	变换器输入功率	V_C	偏差放大器输出
L_m	功率变压器磁化电感	N_P	功率变压器匝比
I_{min}	最小一次绕组电流	V_{out}	子电路输出电压
I_{max}	一次绕组峰值电流	I_{out}	平均输出电流
F_{sw}	开关频率	R_b	电流变压器负载电阻
η	效率	N_C	电流变压器匝比
T_s	传播延迟时间	D	变换器占空比
T_{on}	MOSFET 导通时间	P_{out}	变换器输出功率
V_{in}	变换器输入电压		

图 5-1 可用于电压模式控制和电流模式控制，适用于非连续电感器电流和连续电感器电流的反激变换器子电路原理图

5.1.2 控制方程

$$P_{out} = P_{in} * \eta$$

$$P_{in} = \frac{1}{2} L_m (I_{max}^2 - I_{min}^2) F_{sw}$$

其中 I_{max} 由控制电压 V_C 定义为

$$I_{max} = \frac{V_C N_C}{R_b} + \frac{V_{in} T_s}{L_m}$$

MOSFET 的导通时间计算如下

$$T_{on} = \frac{L_m (I_{max} - I_{min})}{V_{in}}$$

由于 $T_{on} = D / F_{sw}$，故

$$D = \frac{L_m F_{sw} (I_{max} - I_{min})}{V_{in} N_p - V_{out}}$$

116

在 MOSFET 断开期间，一次绕组电流的降落量为

$$I_{max} - I_{min} = \frac{V_{out}(1-D)}{N_p L_m F_{sw}}，其中\ I_{max} - I_{min} > 0$$

进行公式代换可得

$$I_{min} = I_{max} - \frac{V_{out}}{N_p} \left(1 - \frac{L_m F_{sw}}{V_{in} (I_{max} - I_{min})}\right)$$

这可以进一步简化为

$$I_{min} = I_{max} - \frac{V_{out}}{N_p L_m F_{sw}\left(1 + \frac{V_{out}}{N_p V_{in}}\right)}，其中\ I_{min} \geqslant 0$$

进行公式代换可得

$$I_{out} = \frac{L_m F_{sw}(I_{max}^2 - I_{min}^2)}{2}\left(\frac{1}{V_{out}} + \frac{1}{V_{in}N_p - V_{out}}\right)\eta$$

而占空比可计算为

$$D = \frac{L_m F_{sw}(I_{max} - I_{min})}{V_{in}N_p - V_{out}}$$

对一个具有双电平输出，且采用独立变压器绕组进行电压调节的反激变换器，利用这个新的子电路进行了简单表示，具体电路如图 5-2 所示。其中反激式子电路实质上替换了第 4 章介绍的 PWM 开关模型。

```
FLY1:双输出反激变换器
*.TRAN 10U 2M
.AC DEC 25 100 1MEG
*.DC Vl 18 38.1
.OPTIONS RELTOL=.01 ITLI=500 ITL2=500 ITL4=500 GMIN=ln
.NODESET V(2)=15.7
.PROBE
* V(11)=+15
* V(3)=SENSE
* V(6)=FDBCK
* V(18)=-15
* V(5)=D
. PRINT AC V(11) VP(11) V(3) VP(3)
```

图 5-2　双输出反激变换器的原理图及网表

```
. PRINT AC V(6) VP(6)
. PRINT TRAN V(3) V(18)
. PRINT DC V(17)
V1 1 0 28; add "AC 1" for 音频敏感性测试;
X3 2 0 13 4 TURNS Params: NUM= 18
X4 9 0 13 4 TURNS Params: NUM=18
X5 0 7 13 4 TURNS Params: NUM=18
X6 3 0 13 4 TURNS Params: NUM= 12
D1 9 11 DN5806
D2 18 7 DN5806
C1 11 0 100U
C2 0 18 100U
R1 11 0 15; 15 ohms for lA, 450 for 30ma
R2 0 18 15; 15 ohms for lA, 450 for 30ma
R3 4 0 1MEG
X7 8 21 0 6 16 14 UC 1843AS
VEA 6 60 10m; Added for 低电流时的收敛
R4 3 21 8K
R5 21 0 2.5K
C3 8 12 1N
R6 12 21 47K
V3 16 0 15
L1 17 60 10; 10 为开环增益/相位分析, 1p 为闭环分析
*(瞬态及音频敏感性)
C4 15 17 10;10 为开环增益/相位分析, 1p 为闭环分析
*(瞬态及音频敏感性)
V4 15 0 AC 1
X1 1 0 17 2 5 FLYBACK Params: L=20U NC=100 NP=1 F=250K EFF=1 RB=10+
TS=.25U
.END
```

图 5-2 (续)

图 5-3、图 5-4 所示的曲线分别是每个输出端同时为 1A 负载、以及同时为 30mA 负载时，反激变换器增益及相位的仿真结果。该电路在 1A 负载下具有 7kHz 的带宽、75°的相位裕度；在 30mA 负载时，由于非连续运行的缘故，性能完全不同。非连续运行时要实现 34kHz 的带宽，对大多数应用来讲都是难题，因为存在稳定性问题。要克服这一点，要么对变换器进行预载，要么降低 1A 负载时的带宽，这都将牺牲运行性能。

注意，图 5-2 中的 L_1 和 C_4 用于在开环测量时断开回路；电压源 V_4 表示注入信号。这个办法可以使 DC 路径沿 L_1 闭合，而 AC 信息则(根本上)被 L_1 和 C_4 构成的极低频率的滤波器去除。

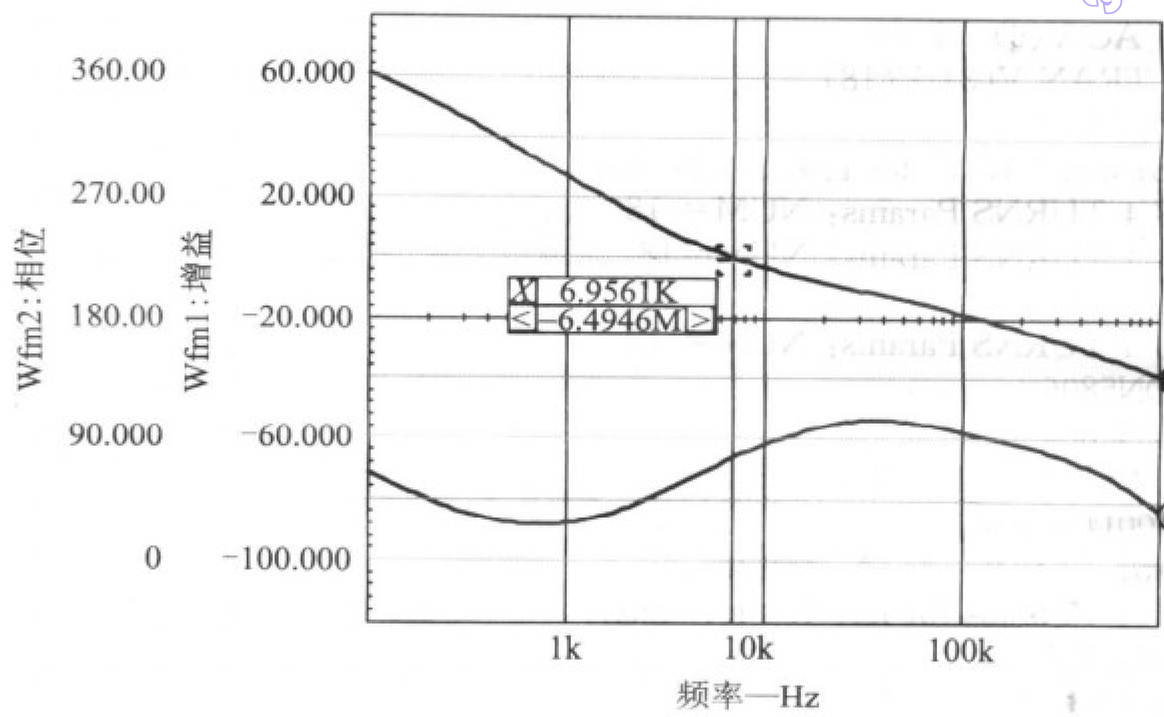


图5-3　每个输出端具有1A负载时，双输出反激变换器的增益、相位伯德图

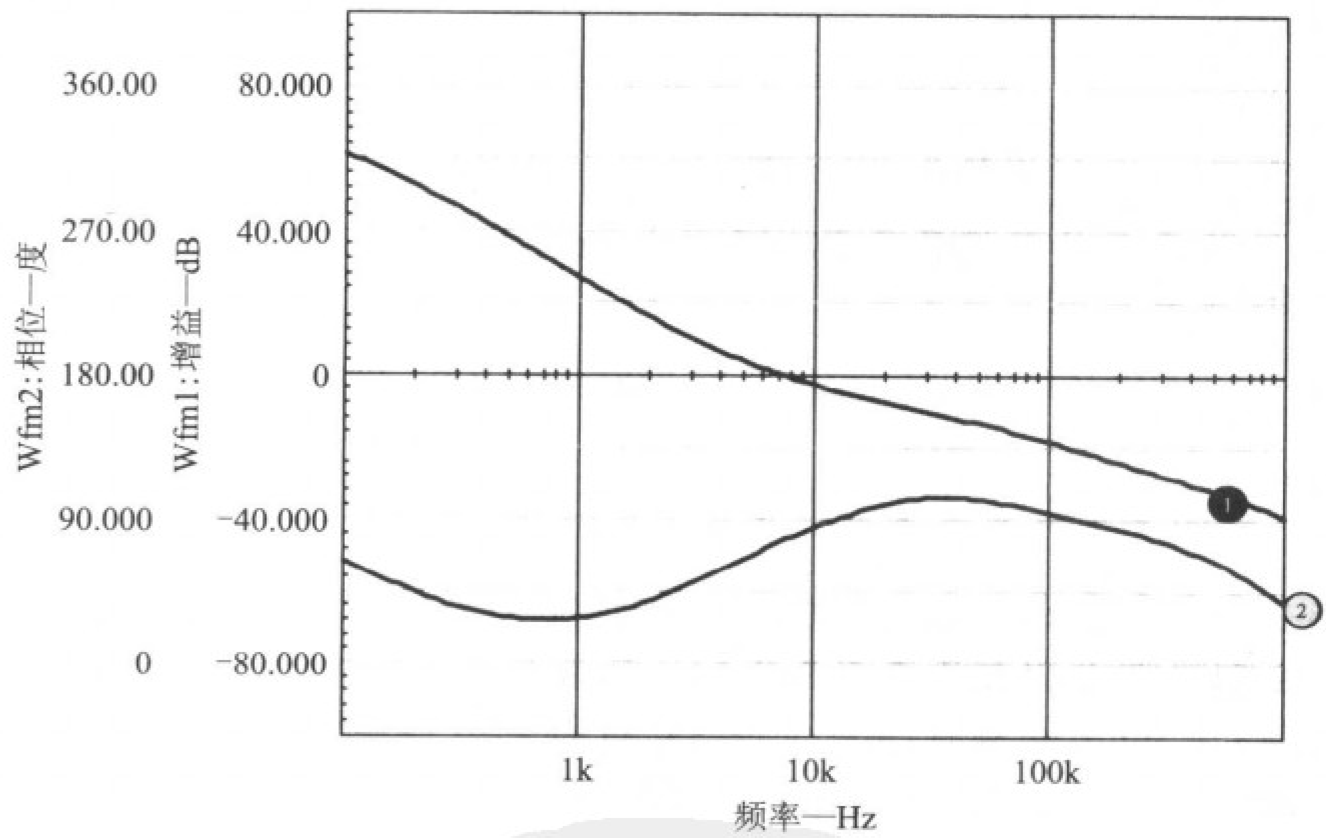
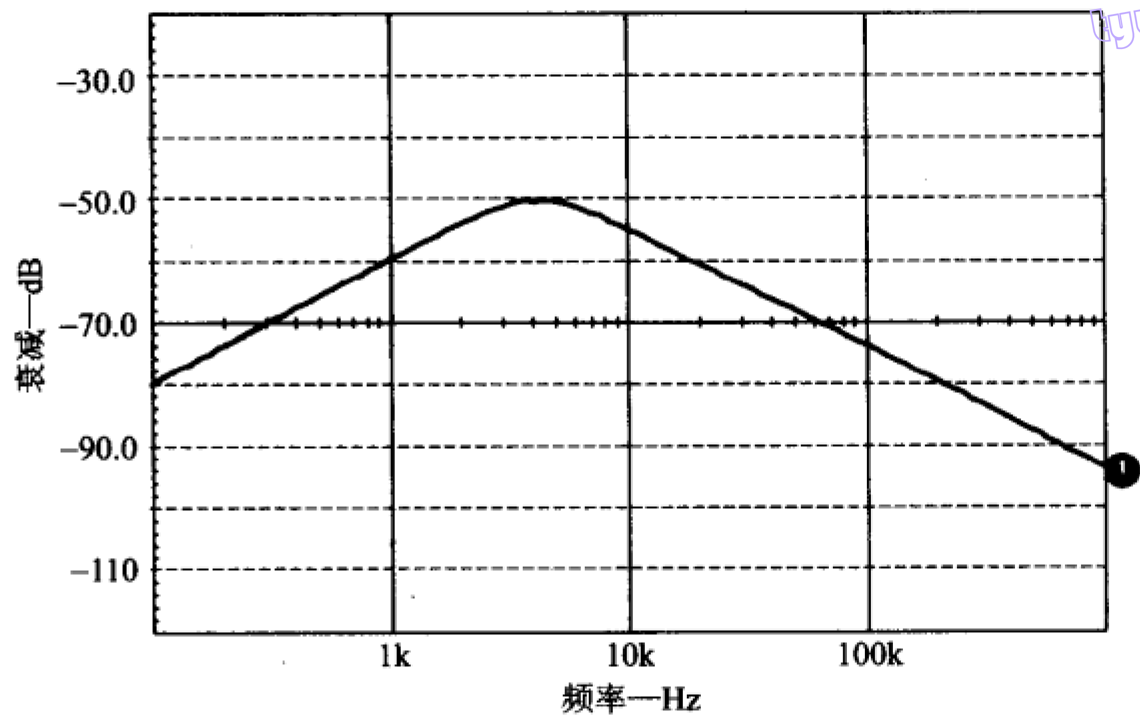


图5-4　每个输出端具有30mA负载时，双输出反激变换器的增益、相位伯德图

5.2　音频敏感性

同样的SPICE模型也可用来估算闭环性能参数，譬如音频敏感性等。利用这个模型来做这类估算时，电感、电容以及AC电压源等器件可以继续保留在电路中，将L_1的值改为1pH，C_4的值改为1pF，即可满足要求。要仿真音频敏感性能，还需在描述输入电压源V_1的语句中加入AC源陈述。

音频敏感性仿真的结果如图5-5所示。



117
~
120

图 5-5 音频敏感性分析结果(节点 11)

5.3 前馈改进

反激变换器的输入电流峰值是随着输入电压变化的。

扫描输入电压并监测控制电压或误差放大器的输出,就可以清楚地看到这一点(参见图 5-6)。

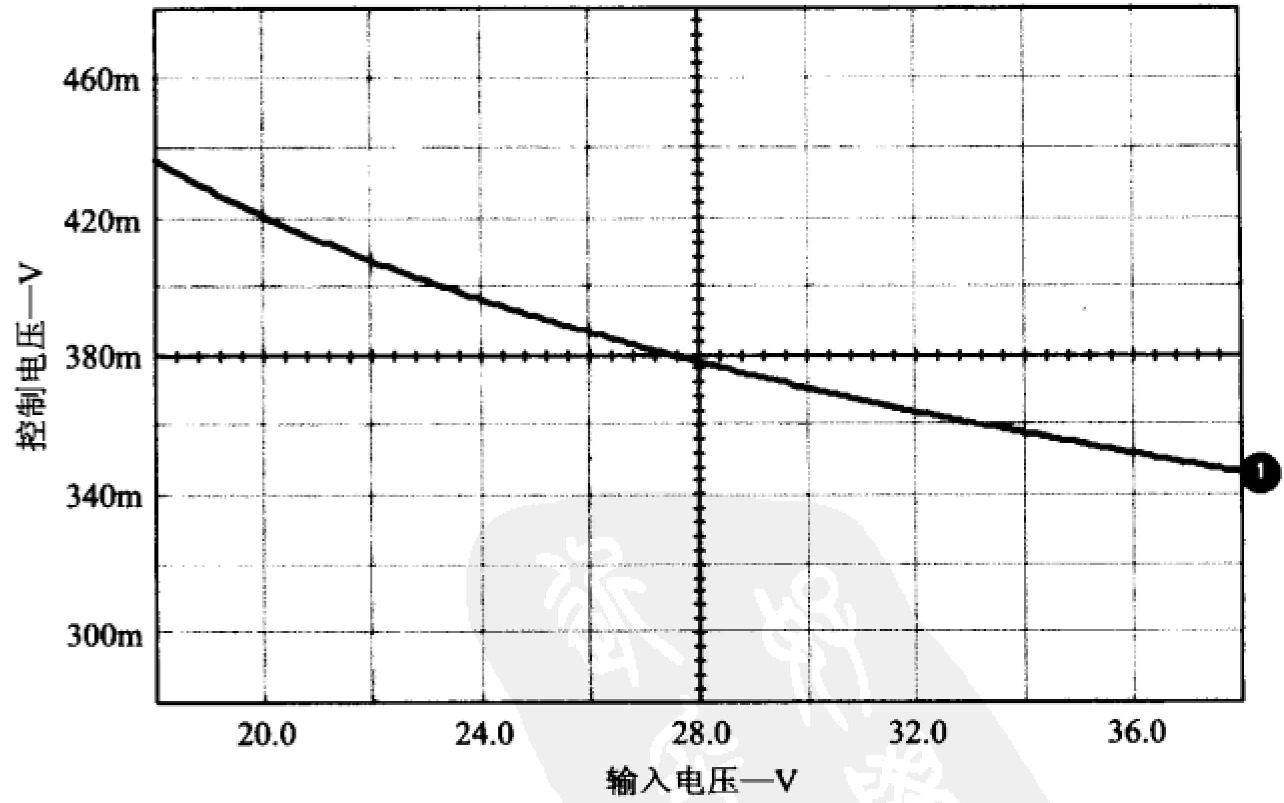


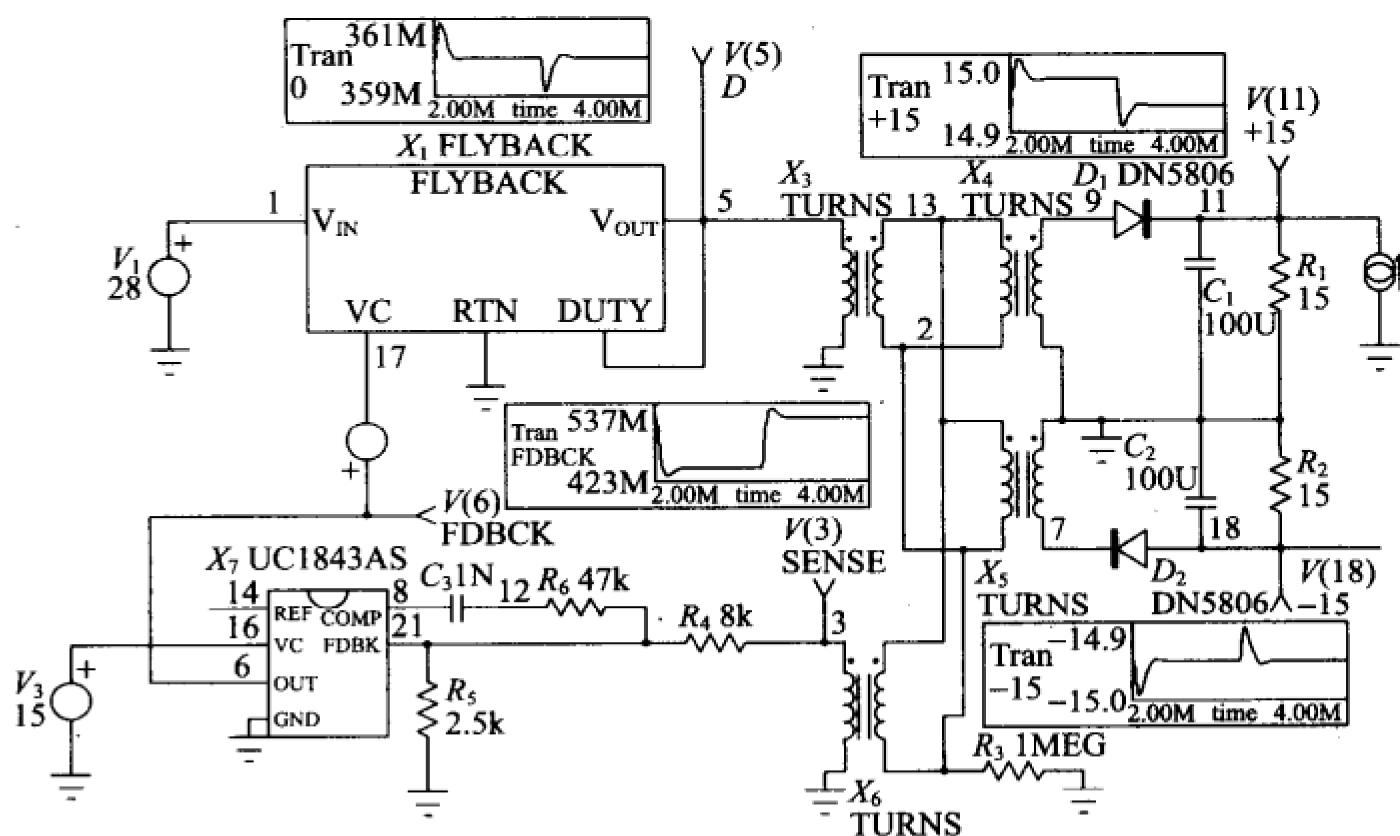
图 5-6 输入电压与控制电压之间的非线性关系图

尽管图 5-6 的曲线不是线性的,但采用前馈补偿仍然有利于改善该反激变换器的音频敏感性。只需在输入电压与 PWM IC 的电流检测引脚之间接一个简单的电阻,即

可实现前馈补偿，操作十分容易。也可以在子电路的控制引脚上加入串联前馈信号来实现同样的效果。

121

图5-7所示为加入前馈信号后的原理图。




```
FLY2:前馈信号
.OPTION GMIN=10N
.NODESET V(2) = 15.7
* .TRAN 10U 4M 2m 10u
.PROBE
.AC DEC 25 100 1MEG
* ALIAS V(11)=+15
* ALIAS V(3)=SENSE
* ALIAS V(6)=FDBCK
* ALIAS V(18)=-15
* ALIAS V(5)=D
. PRINT AC V(6) VP(6)
. PRINT AC V(11) VP(11) V(3)
. PRINT TRAN V(3) V(18) V(5)
V1 1 0 28AC 1
X3 2 0 13 4 TURNS Params: NUM=18
X4 9 0 13 4 TURNS Params: NUM=18
X5 0 7 13 4 TURNS Params: NUM=18
X6 3 0 13 4 TURNS Params: NUM=12
D1 9 11 DN5806
D2 18 7 DN5806
C1 11 0 100U
C2 0 18 100U
* I1 0 11 pulse 0 0.5 .1u .1u .1u 1m 2m; use for load step analysis
R1 11 0 15
```

图5-7　加入前馈信号后的原理图及网表

122

```
R2 0 18 15
R3 40 1MEG
X7 8 21 0 6 16 14 UC 1843AS
R4 3 21 8K
R5 21 0 2.5K
C3 8 12 1N
R6 12 21 47K
V3 16 0 15
EB 1 6 17 Value= {.005*V(1)}
X1 1 0 17 2 5 FLYBACK Params: L=20U NC=100 NP=1 F=250K EFF=1 RB=10
+ TS=.25U
.END
```

图 5-7 （续）

音频敏感性的改善效果如图 5-8 所示。可以看到，前馈信号对音频敏感性的改善超过了 20dB。在几个应用中，采用这种前馈技术，而没有添加线性调节器，都获得了所需要的衰减。这种技术有几个好处，一方面，这种技术不存在效率的降低，而添加线性调节器会降低效率；另一方面，由于不采用线性调节器，变换器可以做得较小、较便宜。

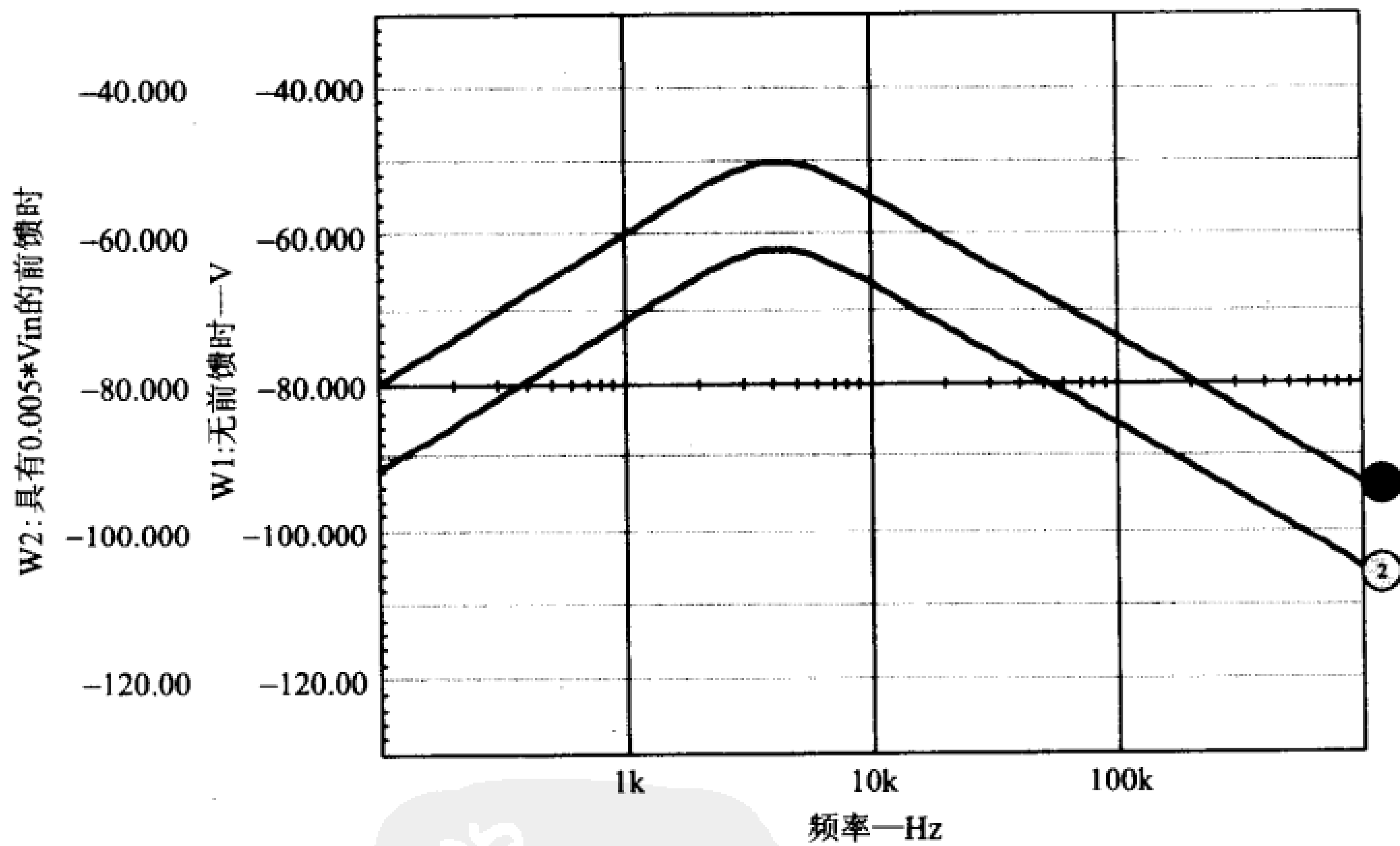


图 5-8 音频敏感性改善的效果

5.4 反激变换器的瞬态响应

加入前馈信号不会影响反激变换器的瞬态响应。在 +15V 的输出端，当负载出现 0.5A 的阶跃时，有、无前馈信号两种情况的瞬态响应仿真结果如图 5-9 所示，可见二者是重叠的。

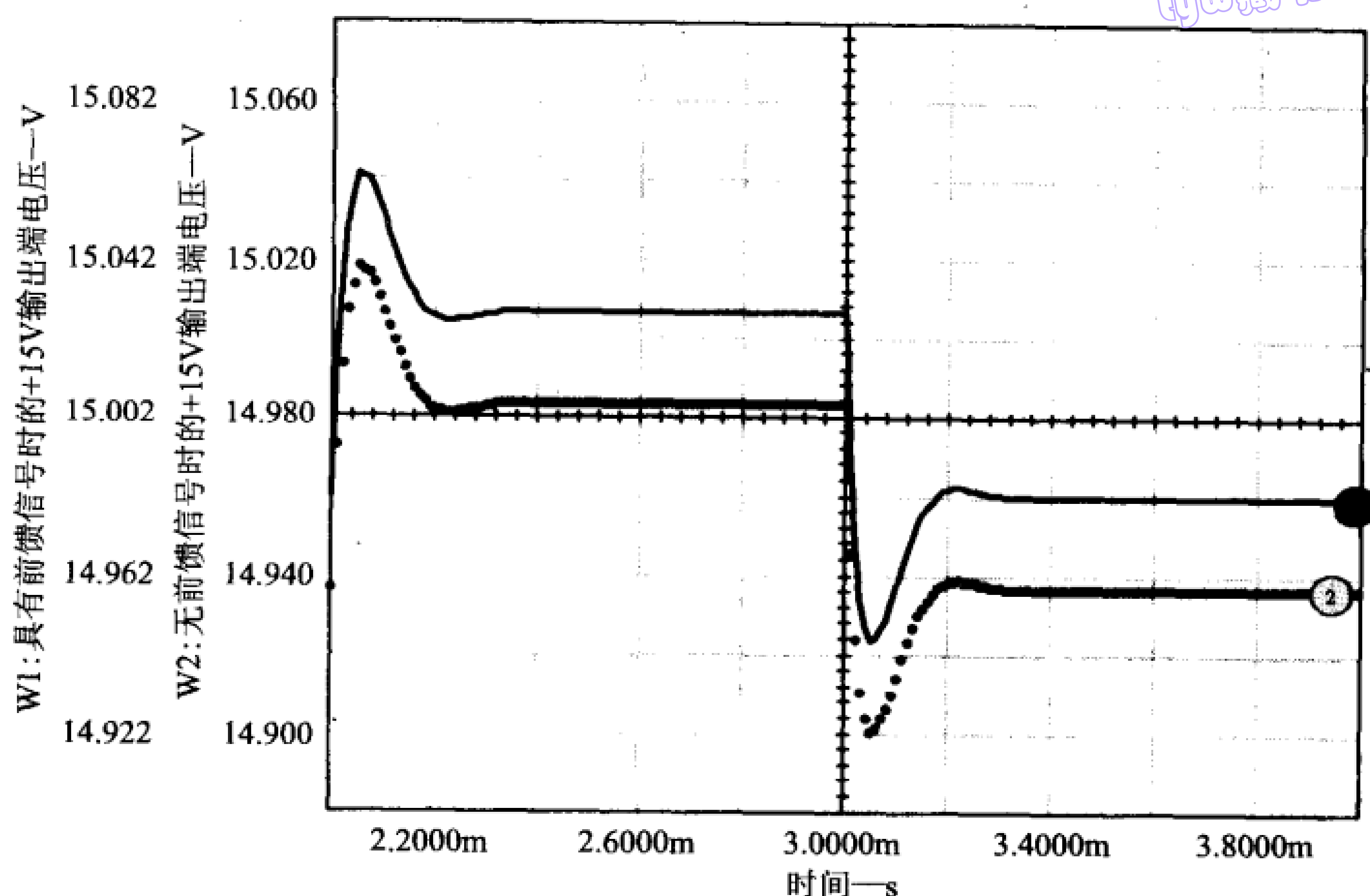


图 5-9　反激变换器的瞬态响应仿真结果不受前馈信号的影响

我们使用以下方程来计算 DC 输出电阻：

$$\Delta I_1 = \frac{15(0.64)}{25\mu(250\text{kHz})} = 1.536$$

$$I_{pk} = \frac{I_{out}}{D'} + \frac{\Delta I_1}{2} = \frac{0.833}{0.64} + \frac{1.536}{2} = 2.069$$

123

$$I_{rms} = \frac{I_{out}}{\sqrt{D'}} = \frac{0.833}{\sqrt{0.64}} = 1.04$$

$$I_{cap} = I_{out}\sqrt{\frac{1}{D'} + D} = 0.833\sqrt{\frac{1}{0.64} + 0.36} = 1.15$$

$$P_{loss} = \frac{1}{2}L_1^2 I_{pk}^2 F_s + I_{rms}^2(\text{DCR}) + I_{cap}^2(\text{ESR})$$

$$= \frac{1}{2}(350\text{nH})(2.07)^2 250\text{kHz} + (1.04)^2 0.1 + (1.15)^2 0.03$$

$$= 0.335$$

$$R_{eff} = \frac{P_{loss}}{I_{out}^2} + R_d = \frac{0.188}{(0.833)^2} + 0.12 = 0.483 + 0.12 + 0.603$$

最后算得的电阻是 0.6Ω，这是 DC 输出电阻的一个很好的近似。基于我们的实例，当负载从 10%变化到 100%时，负载电压调整量为

$$\Delta V = 0.833 \times 0.9 \times 0.6 = 0.45\text{V}$$

变换器实际记录的数值是 0.49V。显然，电阻是非线性的，与输入电压有关，但 0.6Ω 是一个很好的估计值。

为了得到图 5-11 所示的仿真结果，在这个 SPICE 模型中加入了计算过的输出电阻。

124

根据前面的仿真，我们可以得到在输入电压为 28V 时的额定占空比为 0.36，这也可以由下式计算得到：

$$D = 1 - \frac{V_{in}}{V_{out}}$$

电感电流的变化量(ΔI_1)可以用输出电压及 D' 来计算：

$$\Delta I_1 = \frac{V_{out} D'}{L_s F_s}$$

二次绕组峰值电流按下式计算：

$$I_{pk} = \frac{I_{out}}{D'} + \frac{\Delta I_1}{2}$$

二次绕组电流有效值近似为：

$$I_{rms} = \frac{I_{out}}{\sqrt{D'}}$$

输出电容器的纹波电流有效值计算如下：

$$I_{cap} = I_{out}\sqrt{\frac{1}{D'} + D}$$

表示二极管正向压降影响的最佳近似方法，是估算两个感兴趣的输出电流下的正向电压之差，具体表示方法如下：

$$R_d = \frac{\Delta V_f}{\Delta I_{out}}$$

电源设计中的参数列表如下：

L_1	350μH	I_{out}	0.833A
L_s	25μH	F_s	250kHz
ESR	0.03Ω	DCR	0.1Ω
D	0.36	D'	0.64
N	1	R_{eff}	0.12Ω

5.5　电压调整率的仿真

更难进行的仿真之一，是反激变换器 DC 电压调整率的仿真。反激变换器的电压调整率以及更加重要的交叉电压调整率等，都是功率变压器寄生漏电感、输出整流器特性以及输出电容器等效串联电阻(ESR)等参数的函数。

125

简单来讲，这类电压损失可以看成是线性功率损耗，尽管这并不完全正确，但它一般会提供具有一定精度的结果。不过有一个特性用这种处理方法是无法表示出来的，这就是在轻载或无负载时输出端电压增大的特性。由于通常都采用了保护或限制器件(如齐纳二极管)来保证这种电压增大在预期的范围之内，因此这处理通常都不会成为问题。

下面的例子来自最近设计的一个双输出 15V 的实际电源(如图 5-10 所示)。给定下述参数，我们将计算调整率，并将这个计算功能加入到 SPICE 模型中。

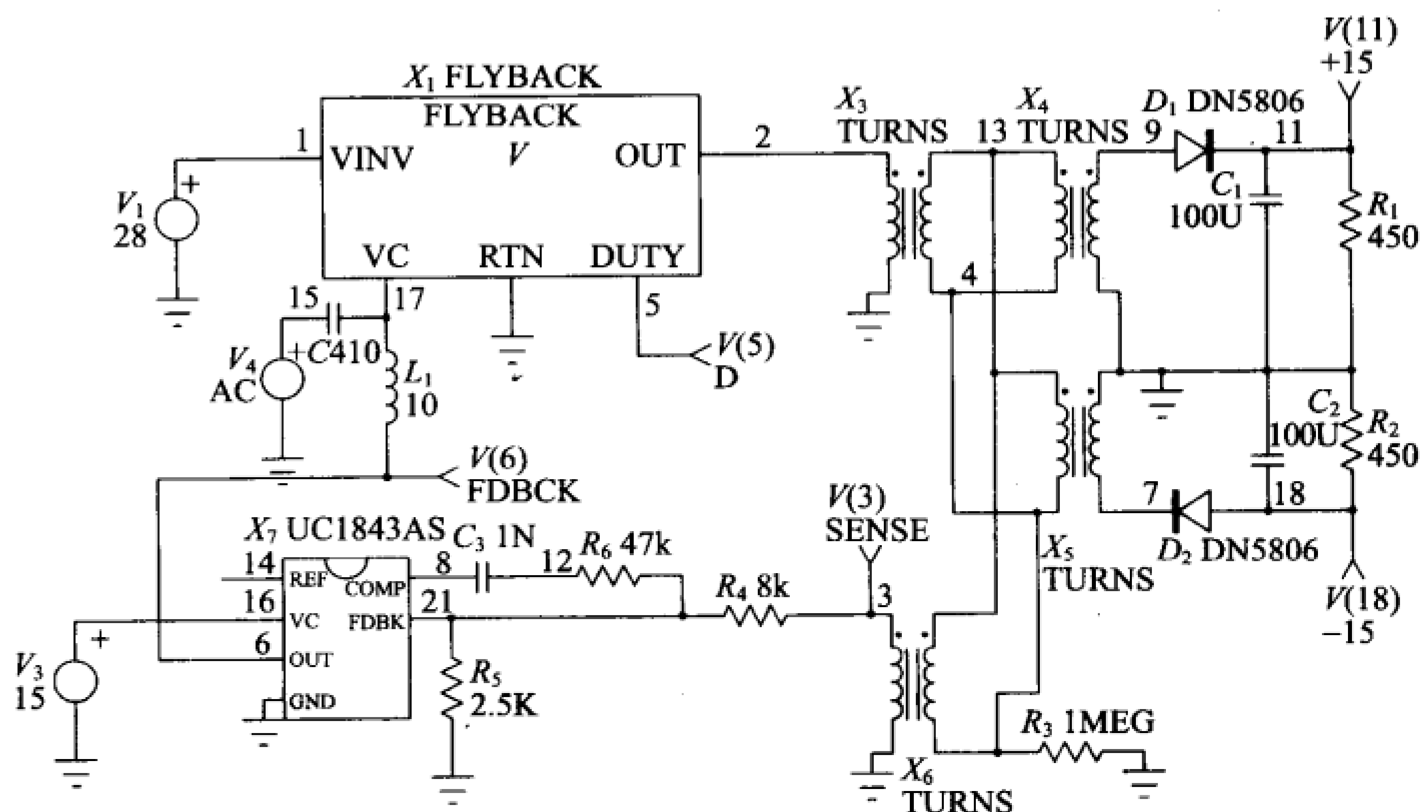


图 5-10　双输出 15V 电源原理图

符号定义

L_l	功率变压器二次侧漏电感	I_{out}	输出 DC 电流
L_s	功率变压器二次侧电感	F_s	开关频率
ESR	输出电容 ESR	DCR	变压器二次侧电阻
D	占空比	D'	1 个占空比
N	功率变压器匝比	I_{rms}	二次侧电流有效值(RMS)
I_{pk}	二次侧电流峰值	ΔI_l	二次侧电感器电流增量
R_d	二极管有效电阻	R_{eff}	有效平均电阻
I_{cap}	输出电容电流有效值(RMS)		

126

二次侧总的损耗计算如下：

$$P_{loss} = \frac{1}{2} L_1 I_p^2 F_s + I_{rms}^2 DCR + I_{cap}^2 ESR$$

```
FLY3: FEEDFORWARD SIGNAL
.OPTION RELTOL=.01 ABSTOL=0.1u VNTOL=10u GMIN=10N ITL1=
500 ITL4=500
.NODESET V(2) = 15.7
.TRAN 10U 4M 2M 1u
.PROBE
* V(11)=+15
* V(3)=SENSE
* V(6)=FDBCK
* V(18)=-15
* V(5)=D
.PRINT TRAN V(3) V(18) V(5)
V1 1028
X3 2 0 13 4 TURNS Params: NUM=18
X4 9 0 13 4 TURNS Params: NUM=18
X5 0 7 13 4 TURNS Params: NUM=18
X6 3 0 13 4 TURNS Params: NUM=12
D1 10 11 DN5806
D2 18 15 DN5806
C1 11 0 100U
C2 0 18 100U
I1 0 11 pulse 0 0.5 .1u .1u .1u 1m 2m
R1 11 0 15
R2 0 18 15
R3 4 0 1MEG
X7 8 21 0 6 16 14 UC1843AS
R4 3 21 8K
R5 21 0 2.5K
C3 8 12 1N
R6 12 21 47K
V3 16 0 15
EB 1 6 17 Value= {.005*V(1)}
R7 9 10.6
R8 7 15.6
X1 1 0 17 2 5 FLYBACK Params: L=20U NC=100 NP=1 F=250K EFF=1 RB=10
+ TS=.25U
.END
```

仿真结果如图 5-11 所示，图中同时还显示了前面的瞬态仿真结果，以便看到输出电阻的影响。

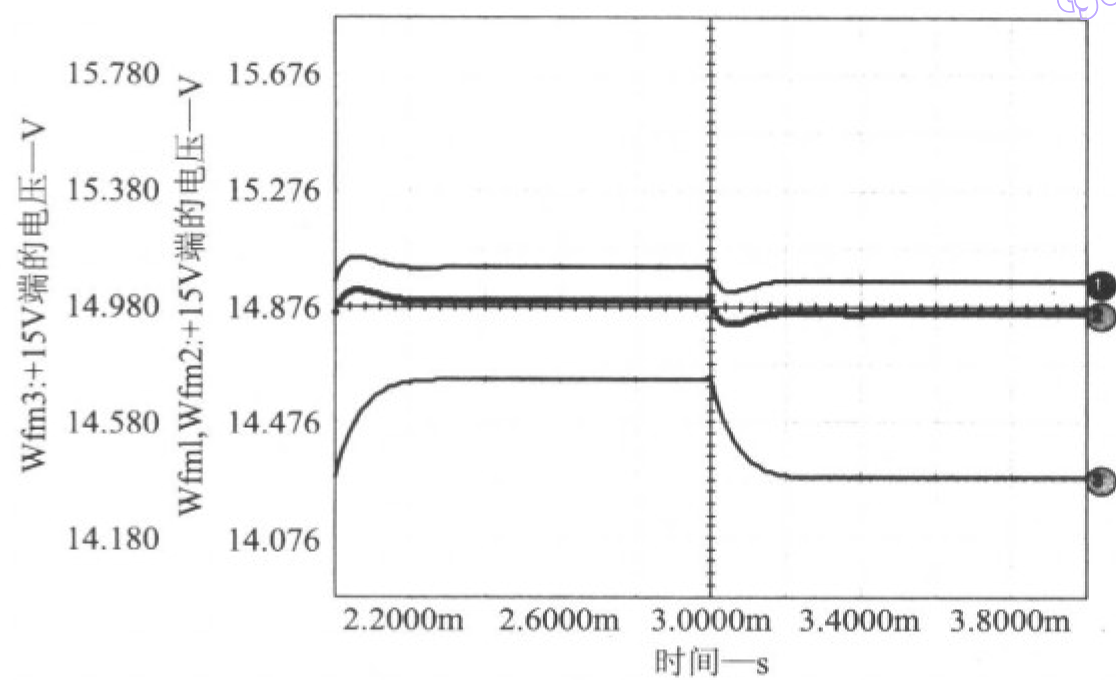


图 5-11　用以说明输出电阻影响的瞬态分析

5.6　时域模型

下一个仿真例子如图 5-12 所示，该图给出了一个离线式反激变换器的瞬态模型基本配置。瞬态模型使我们可以研究变换器内部的细节，如开关电流峰值、谐波含量、输出纹波电压以及许多其他无法采用状态空间模型观测到的现象。

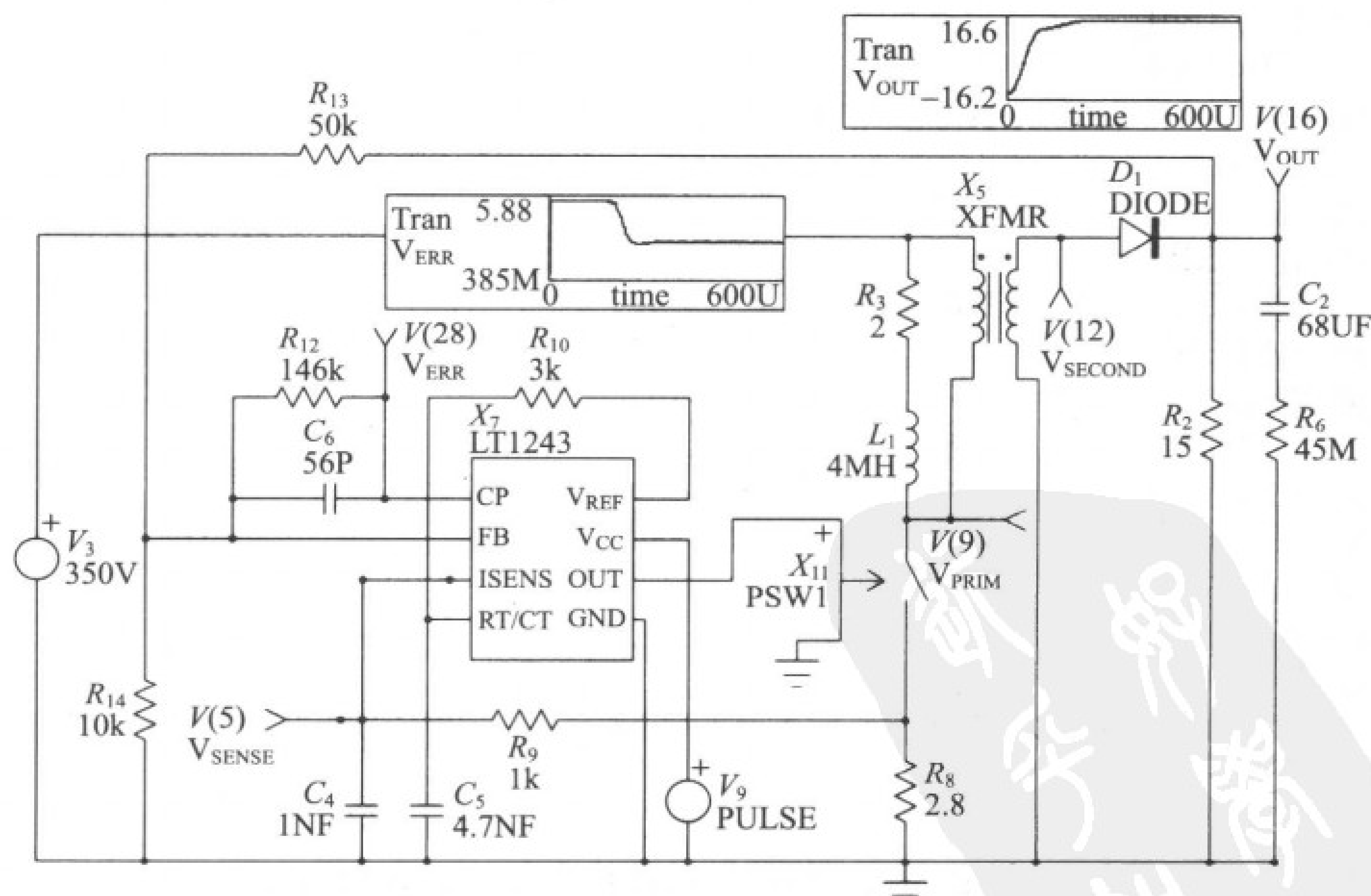


图 5-12　采用 PWM IC 模型的离线式反激变换器的原理图本模型能够显示所有关键的瞬态效应，图中还给出了顶层网表

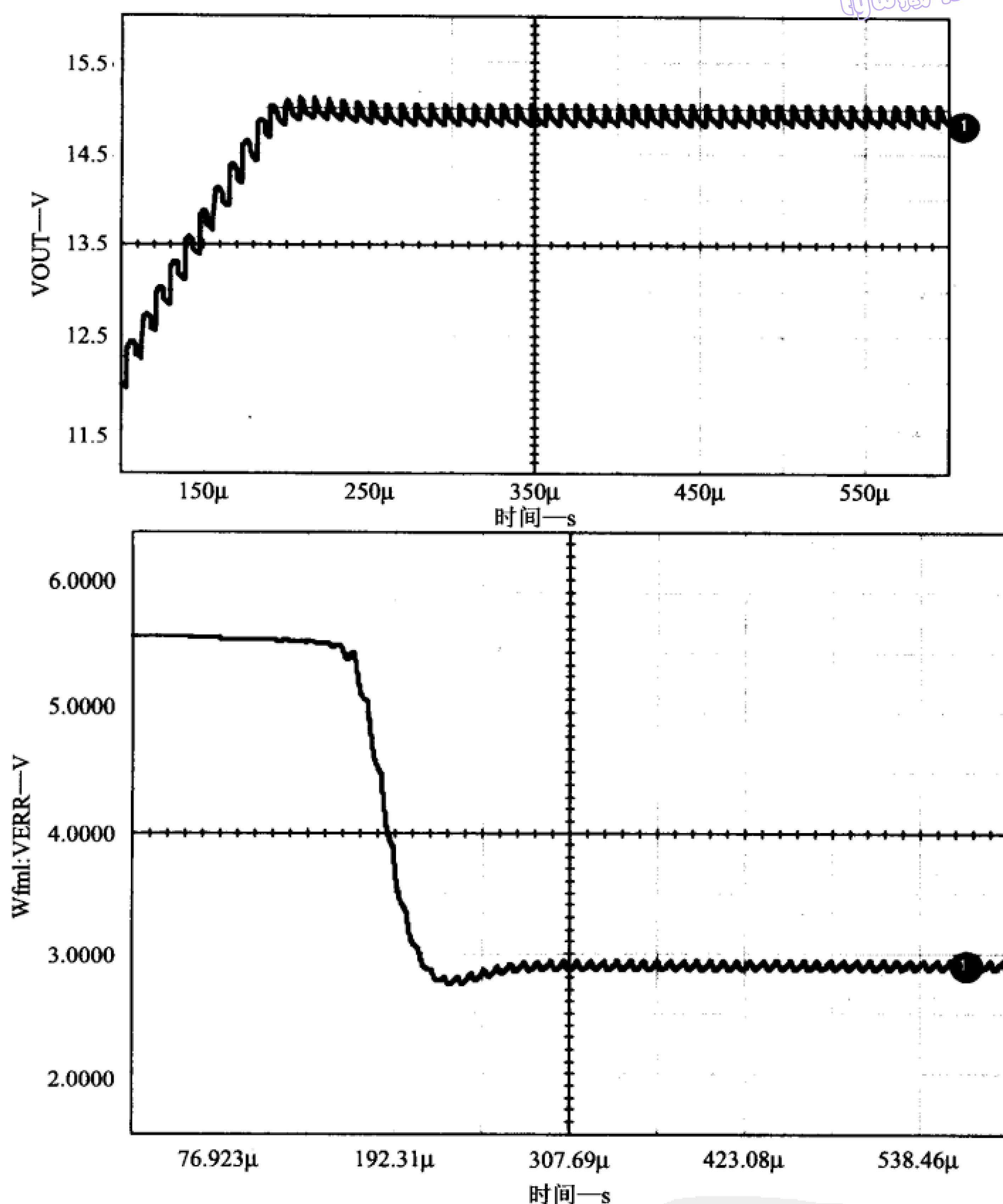
```
LT1243: OFF-LINE FLYBACK CONVERTER
* SPICE_NET
.TRAN 0.1US 0.6MS .1MS 10n UIC
.PROBE
.OPTIONS RELTOL=.005 ITL4=300
* V(9)=VPRIM
* V(16)=VOUT
* V(12)=VSECOND
* V(17)=ISENSE
* V(28)=VERR
.PRINT TRAN V(9) V(16) V(12) V(17) V(28)
V3 2 0 350V
R2 16 0 15
C2 16 3 68UF IC=-14.8V
R31 2 2
X5 2 9 12 0 XFMR Params: RATIO=-0.05
R6 3 0 45M
D1 12 16 DIODE OFF
.MODEL DIODE D (TT=1NS CJO=1PF RS=1M)
X7 28 21 17 27 0 11 15 25 LT1243
R8 14 0 2.8
V9 15 0 PULSE 0 15 0 1U
R9 17 14 1K
C4 17 0 1NF
C5 27 0 4.7NF
R10 27 25 3K
R12 21 28 146K
C6 21 28 56P
R13 21 16 50K
R14 21 0 10K
S9 9 14 110 SW
.MODEL SW VSWITCH RON=.1 VON=5 VOFF=3 ROFF=1E6
L1 1 9 4MH IC=0
.END
```

图 5-12 （续）

尽管这个模型有点简单，但它可以很容易作进一步的升级。升级的内容可以包括：功率变压器改用非线性磁芯模型；加入一个 EMI 滤波器；拥有多个输出；考虑变压器漏感等。对于大多数情况，推荐读者从像本例一样简单的基本电源模型入手，然后再加入需要的细节。事实上，所有东西拼装到一起之前，每一块都应该可以分开单独仿真，采用这种方法，更确保最终会获得收敛的模型，也可利用其超快的仿真速度优势去对子电路作任意必要的修改。显然，随着模型复杂性的增加，仿真时间也将增加，每个子电路性能研究的成本也因而增加。

128~129

该瞬态模型的仿真结果如图 5-13 所示。



130

图 5-13　瞬态模型的仿真结果

5.7　加入斜率补偿

图 5-14 的原理图显示了在模型中加入外部斜坡模块以提供斜率补偿的方案，子电路的 D 输出就是为此目的而提供的。D 输出是一个等效于占空比的电压，因此，斜坡函数定义为 $K*D$，这里 K 是在占空比为 1 时斜坡模块的峰值电压，K 也可以描述为斜坡函数除以开关频率后的斜率。

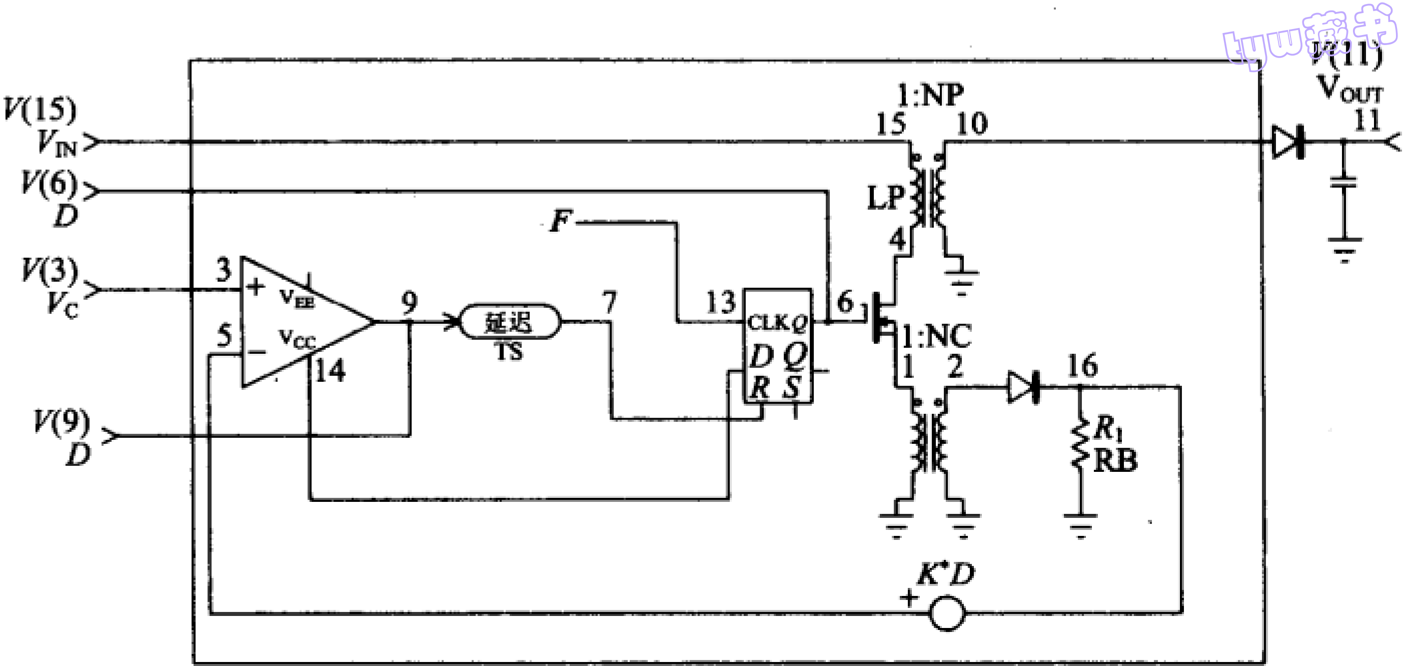


图 5-14 加入外部斜坡模块的子电路原理图

尽管我们无法接触到模型内部需要加入斜坡模块的节点，但我们可以把斜坡模块旋转到比较器的另一边，轻易地从外部加入。用一个非线性受控源来实现 K 和 D 的乘法。图 5-15 显示了用作斜率补偿的斜坡模块位于子电路外部的实现方案。

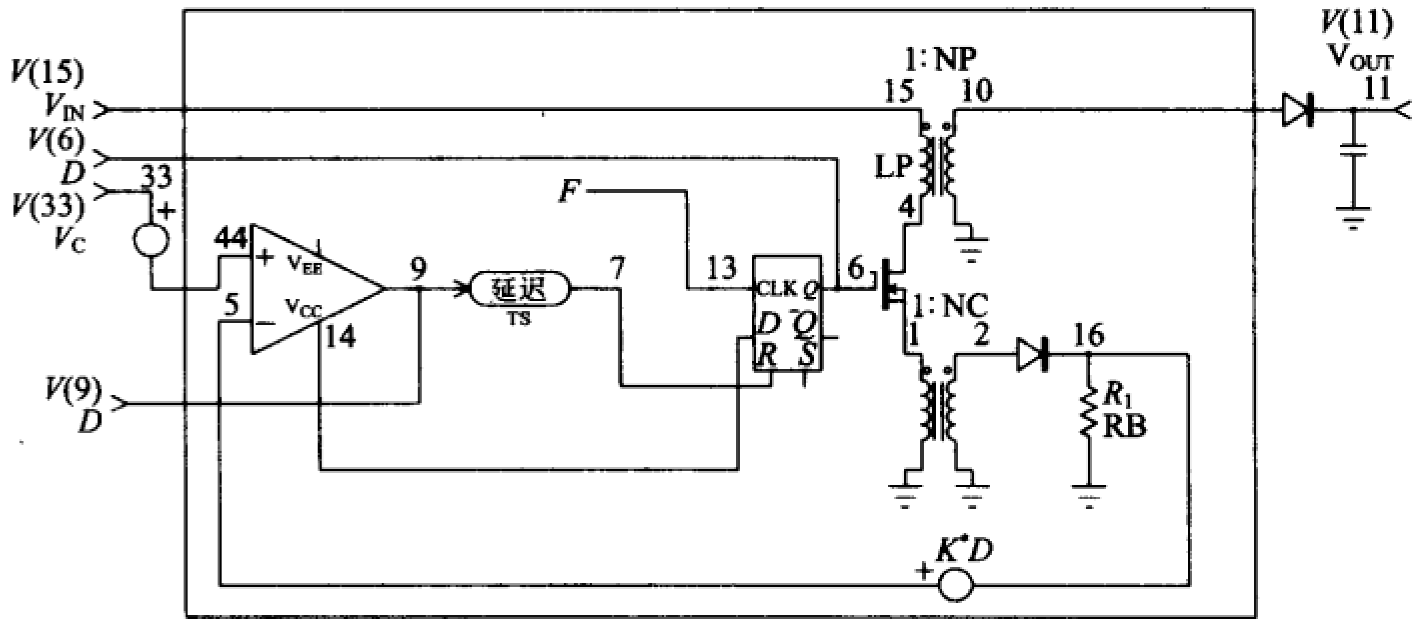


图 5-15 利用非线性受控源在子电路中加入外部斜坡模块的原理图

131

5.8 电压模式控制

对图 5-15 所示的电路作进一步扩展，可以实现电压模式控制(也称占空比控制)。这种情况下，没有检测电流，因此 RB 理论上应该设置为 0；但不能将 RB 设置为零，因为这样将在子电路中引起“被零除的错误”。可以将 RB 设置为一个很小的数值，如 1mΩ，如果需要甚至可以更小。如果设置 K 为 1，则所得结果将是占空比，它等于控制电压 V_C；在这个子电路中，也可以将 K 设置为 $1/V_r$，以表示调制器增益，其中 V_r 是斜坡函数的峰—峰值电压。在子电路中，V_C 被限制在 0V 到 1V 之间，为了使用这个限制功能，推荐将 K 设置为 1，并从外部加入调制器增益。

132

第 6 章　低压降线性调压器

典型的功率变换器都有多个输出。有些情况下，调整率很好，因此无需后级的调节；很多应用中，第二个输出的调整率需要由后级调节器来保证。在绝大多数的应用中，可以使用简单的三端调压器，然而许多应用对变换器的效率要求十分苛刻，笔记本电脑等类由电池供电的设备就是很好的例子。

图 6-1 所示的电路展示的是一个低压降的 MOSFET 调压器，该 MOSFET 由并联调压器 IC 芯片 TL431 控制。在典型的三端调压器中，使用 MOSFET 可以使最小的输入到输出压降（输入输出压差）从原来的 1.5V～2V 降低为输出电流与 MOSFET 通态电阻的乘积。在许多应用中，使输入输出压差降低到零点几毫伏都是可能的。该电路的运行原理十分简单直接。

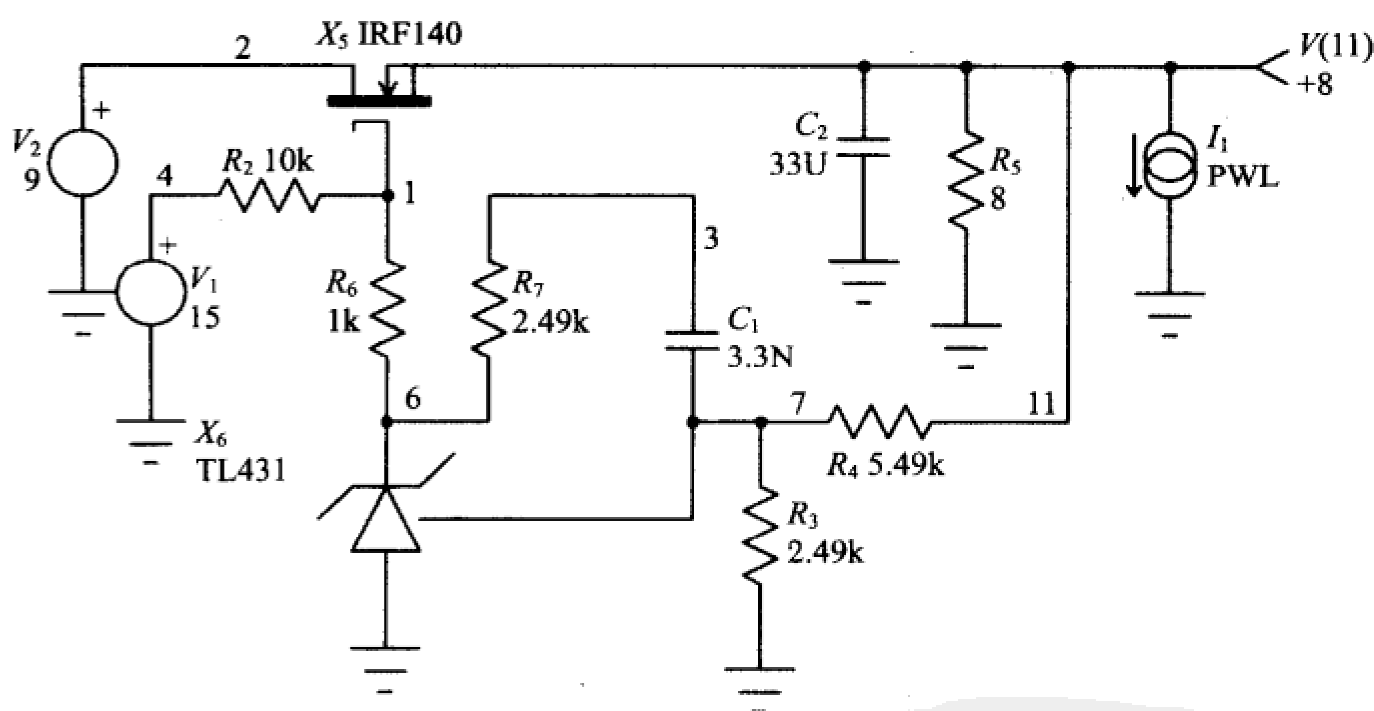


图 6-1　低压降调压器的原理图

该电路将 MOSFET 当作一个电源跟随器来使用，这样，主导极点就将发生在由电源阻抗（$1/G_{fs}$）与输出电容器共同决定的转角频率处；第二个高频极点则发生在由 MOSFET 的 Ciss 与驱动阻抗（即并联在 10 kΩ 偏置电阻上的 1 kΩ 电阻）共同决定的转角频率处。

采用补偿措施，在主导极点频率上添加一个低频极点和一个零点。低电流下，IRF140 的 G_{fs} 约为 4 mΩ，转换成电源电阻为 0.25Ω，因此，主导极点频率为：

133

$$\frac{1}{2\pi(0.25)(33(\mu)F)} = 19\ 000$$

补偿措施引入的零点所在的频率为：

$$\frac{1}{2\pi(2.49k)(3.3nF)} = 19\ 000$$

由于带宽相对较低，没能抵消由 Ciss 引起的高频极点，如果需要更宽的带宽，可以在 5.49kΩ 的分压电阻两端并接小电容来抵消该极点。

注意，该电路要求 MOSFET 的门极偏置电压至少应比输出电压高几伏。在大多数功率变换器中，这个偏置电压可以直接获得，在无法直接得到的情况下，常使用 CMOS 充电泵电路来产生。

利用图 6-1 所示的电路，对这个低压降调压器的瞬态响应、开通、输入输出压差以及纹波抑制性能等进行了仿真，仿真结果如图 6-2 所示。

```
LDO:低压降调压器
.AC DEC 10 100Hz 1000kHz
.DC V2 5 10.1
.TRAN 1U 1M 500u UIC
.PROBE
*V(11)= +8
.PRINT AC V(11) VP(11)
. PRINT DC V(11)
. PRINT TRAN V(11)
V1 4 0 15
R3 7 0 2.49K
R4 7 11 5.49K
R5 110 8
V2 2 0 9 AC 1
X5 2 1 11 IRF140
X6 6 0 7 TL431
R6 16 1K
C1 3 7 3.3N
R7 3 6 2.49K
I1 11 0 PWL 0 0 500U 0 510U 2 750U 2
+ 760U 0
C2 11 0 33U
R2 1 4 10K
.END
```

134



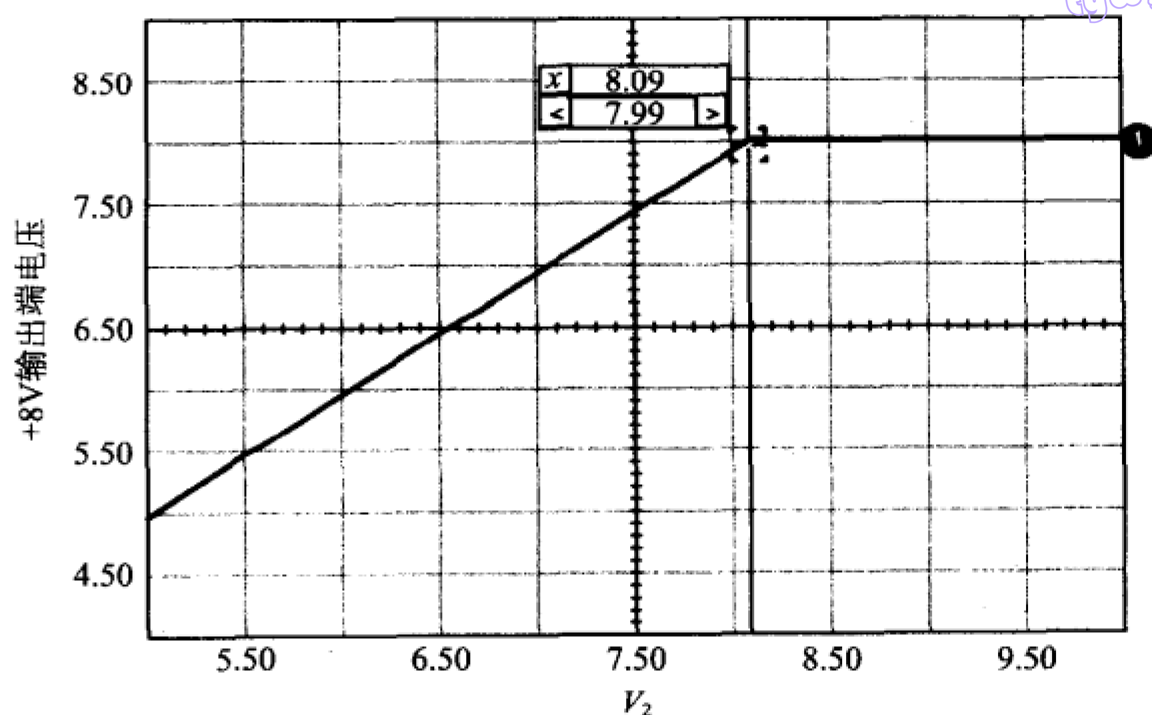


图 6-2 输入输出压差测量图

输入输出压差测量显示：在负载电流为1A的时候，电压降落（调整元件两端的最小电压）为90mV。采用具有更低通态电阻的MOSFET，可以进一步降低输入输出压差。

6.1 瞬态响应

图6-3所示为2A阶跃负载时的响应曲线，电路具有约50 μs的恢复时间以及 [135] 10 mΩ的瞬态阻抗。

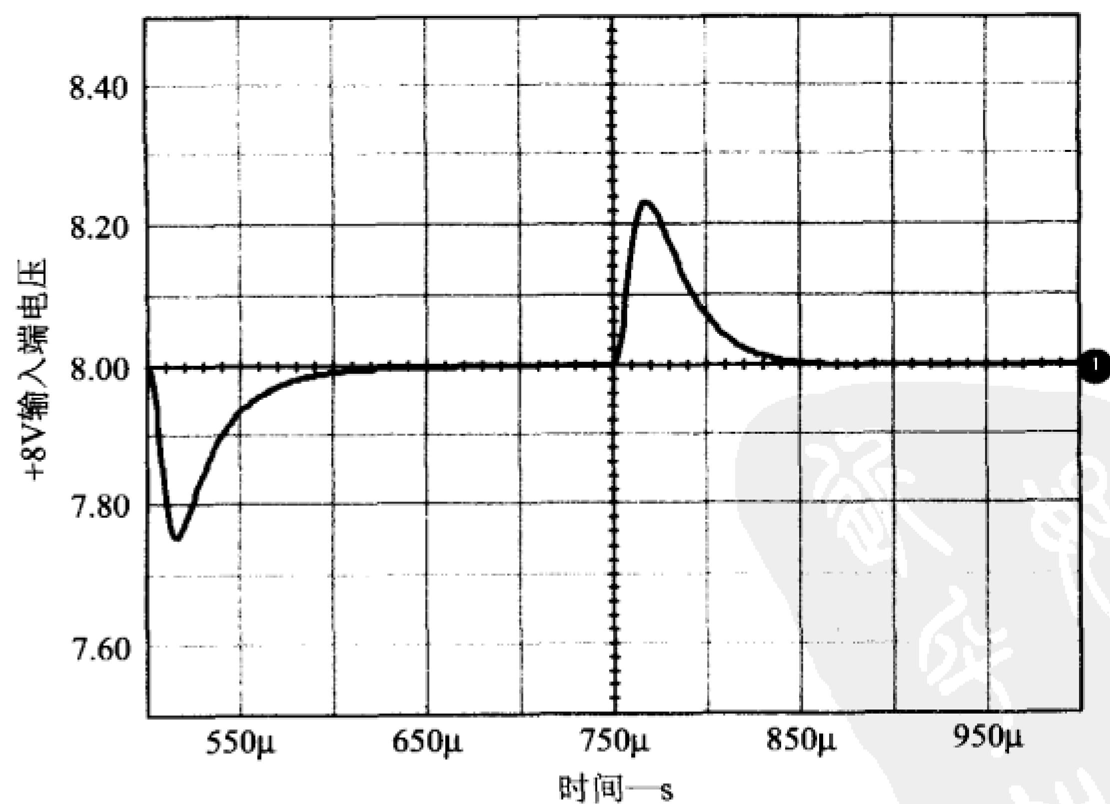


图 6-3 负载发生2A的阶跃变化时，产生的响应曲线

6.2 纹波抑制

线性调压器对输入干扰(例如纹波)的抑制能力如图 6-4 所示,这个性能指标跟军用标准 MIL-STD 461 的 CS-0X 音频敏感性要求是等效的。纹波抑制能力主要是调压器闭环带宽的函数。

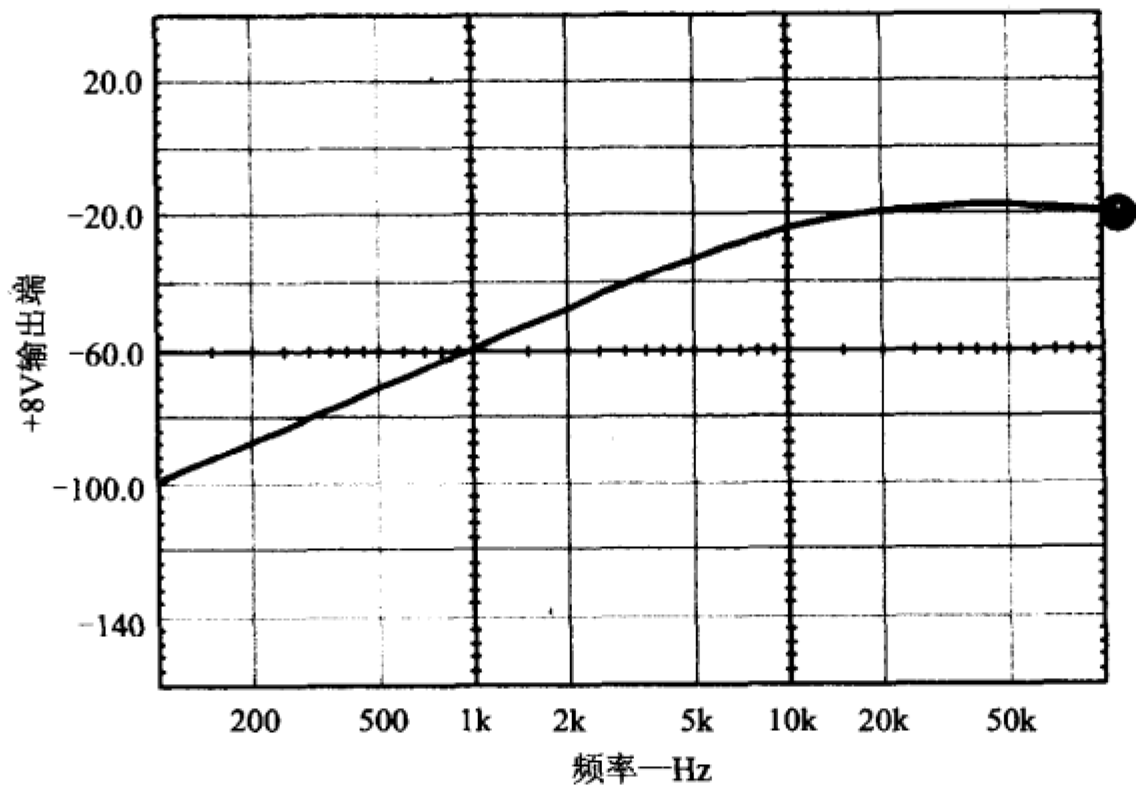


图 6-4 频域中纹波抑制仿真分析结果

136

图 6-5 所示为线性调压器的瞬态开通响应。

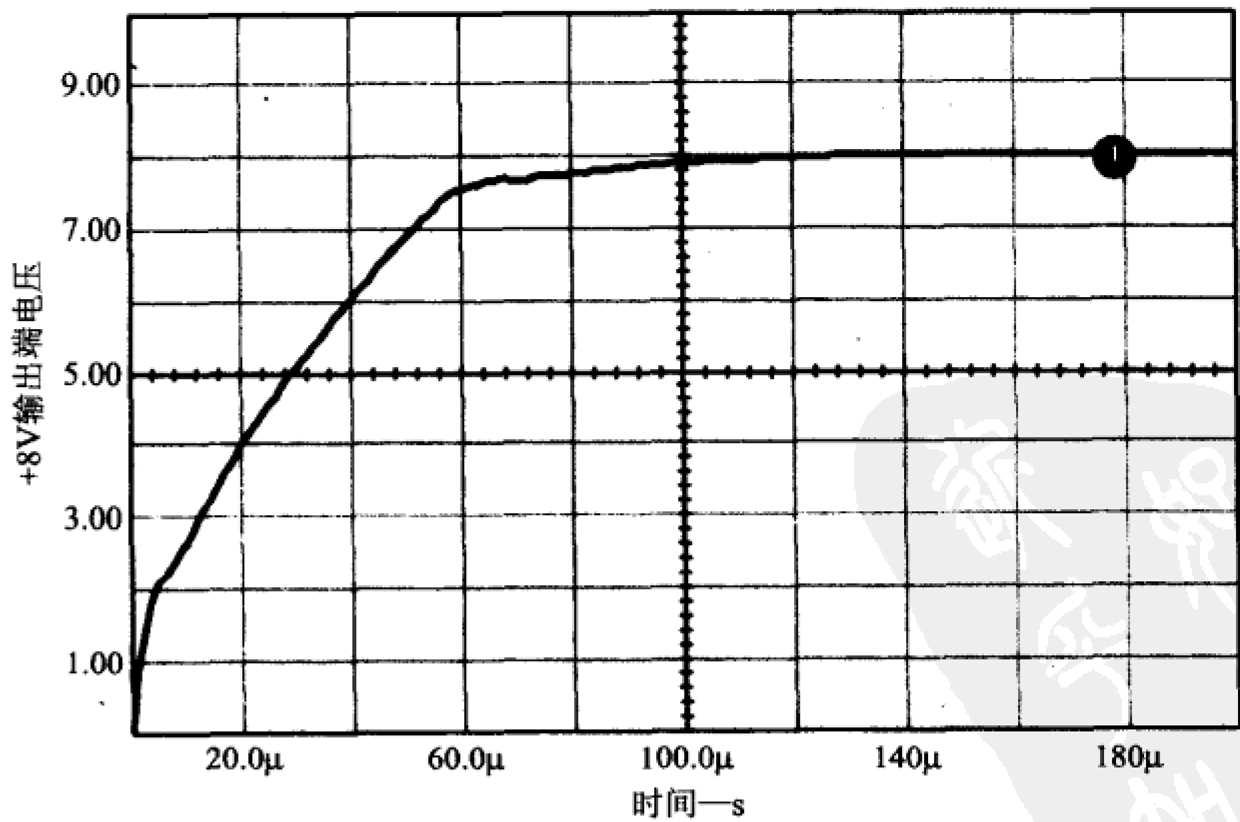


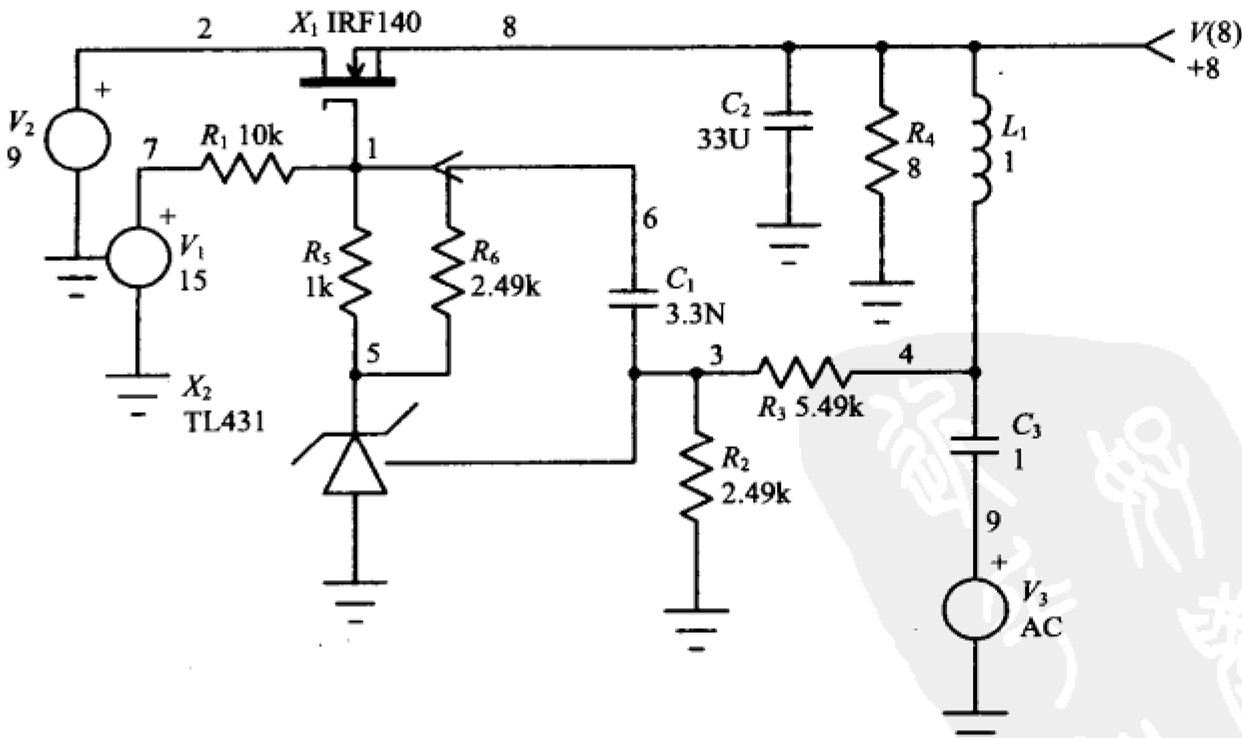
图 6-5 线性调压器的瞬态开通响应

6.3　控制环的稳定性

反馈控制稳定性在所有闭环系统中都是一个重要议题。对图 6-1 的电路进行简单修改，加入 L_1 和 C_3，得到了图 6-6 所示的电路，这个新电路使得我们可以在回路仍然保持闭合的情况下测量系统的开环增益和相位。这个方法同许多现代网络分析仪（例如 Veneable 的分析仪、Hewlett Packard 的 3577 型分析仪等）所使用的方法十分相似。

```
LDO2:低压降
.AC DEC 10 100Hz 1MEG
.PROBE
*V(8)= +8
.PRINT AC V(8) VP(8) V(1) VP(1)
V1 7 0 15
R2 3 0 2.49K
R3 3 4 5.49K
R4 8 0 8
V2 2 0 9
X1 2 1 8 IRF140
X2 5 0 3 TL431
R5 1 5 1K
C1 6 3 3.3N
R6 6 5 2.49K
C2 8 0 33U
C3 4 9 1
L1 8 4 1
V3 9 0 AC 1
R1 1 7 10K
.END
```

137



138

图 6-6　反馈稳定性分析原理图。采用一个大值的电感器和电容器，因而可以在闭环下进行测量

图 6-7 给出的是反馈环的伯德图，该图显示带宽为 7.5kHz，相位裕度接近 90°，增益裕度为 45dB。

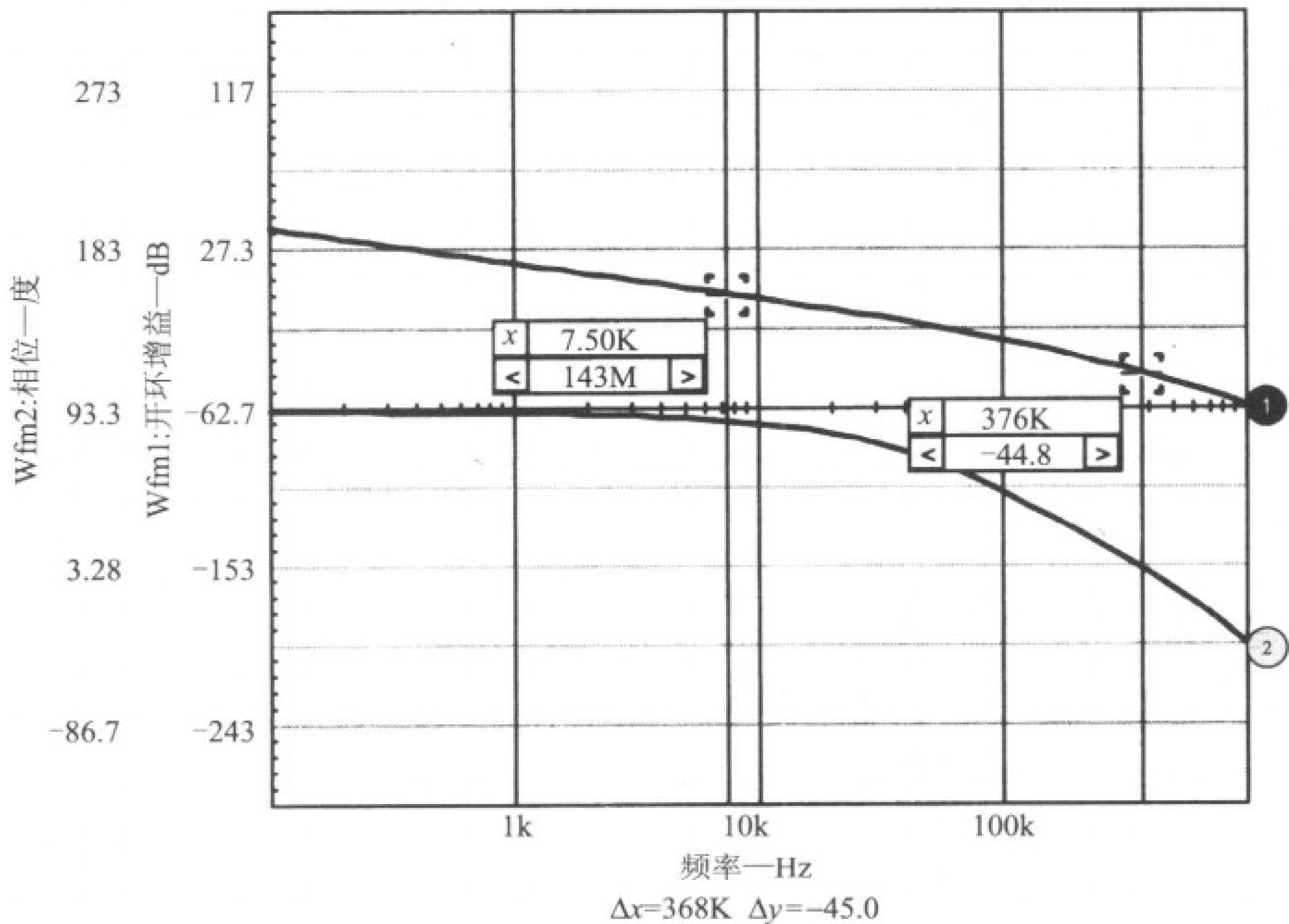


图 6-7 反馈环(节点 8)的伯德图

采用 MOSFET 的低压降(LDO)模型的仿真结果，十分依赖 MOSFET 的 G_{fs} 参数在正常负载电流变化范围内的表示精度。许多情况下，由厂家提供的模型(也是许多 SPICE 程序模型库中包含的模型)可能不能精确地表示这个参数。

下一个例子介绍一个类似的调压器，其设计输出电压为 2.5V，最大电流为 1A。仿真采用了两种 MOSFET 模型，第一个模型由厂家提供，可以从其网站"免费"下载；第二个 MOSFET 模型则由本书作者编写，它利用从元件测得的数据，并采用一个独特的 MOSFET 子电路拓扑来进行具体实现(这个模型包含在为 PSpice 提供的新功率 IC 库中，可以从 AEi Systems 公司获得)。还制作了实际的调压器，以便显示两个 MOSFET 模型测量数据之间的结果关系。图 6-8 所示为本例的调压器原理图。

```
LDO3:低压降
.TRAN .1u 1m .5m 1u
.PROBE
.PRINT TRAN V(3)
C3 1 2 100p
X1 11 1 3 AEI57230
L2 5 3 10p
C1 5 6 10p
V1 6 0 AC=1
R1 4 0 30m
```

139

```
V2 11 0 DC=3.3 AC=1
C2 3 4 680u
I2 3 0 DC=25m PULSE 1m 1 100u.1u.1u 250u 500u
V5 16 0 DC=15
R7 16 1 15k
X4 1 0 2 TL431AILP
C6 1 15 470p
R8 15 2 15k
R9 2 5 1.2k
.END
```

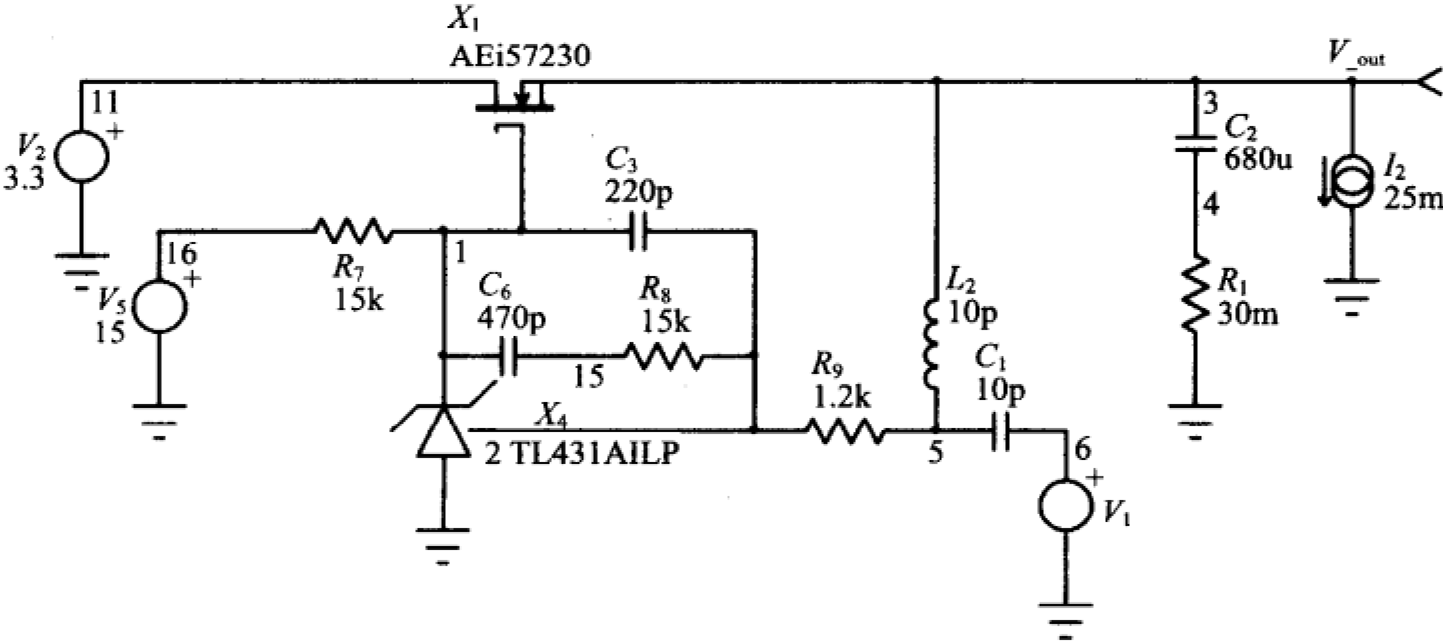


图 6-8　2.5V 的 LDO 电路

两个模型表现出明显不同的响应(如图 6-9 和图 6-10 所示),AEi Systems 的模型提供的响应更加接近实测结果。两个仿真仅有的差别在于所用的 MOSFET 模型不同,在不同的负载电流下,我们对 MOSFET 的跨导进行了测量,并与两个模型的仿真结果进行了比较,结果列出如下:

I_d(mA)	实测结果			厂家模型的结果			AEi:模型的结果		
	V_{gs}	R_{eff}	G_{fs}	V_{gs}	R_{eff}	G_{fs}	V_{gs}	R_{eff}	G_{fs}
1	3.25	148.784	0.007	4.44	1	1.000	3.210	156.00	0.006
2	3.34	77.243	0.013	4.44	0.645	1.550	3.320	78.300	0.013
5	3.45	36.653	0.027	4.45	0.447	2.237	3.470	31.470	0.032
10	3.57	17.257	0.058	4.45	0.351	2.849	3.570	15.820	0.063
25	3.7	7.357	0.136	4.45	0.261	3.831	3.720	6.406	0.156
50	3.82	3.621	0.276	4.46	0.221	4.525	3.830	3.250	0.308
100	3.93	1.799	0.556	4.46	0.19	5.263	3.940	1.667	0.600
200	4.03	0.940	1.064	4.49	0.168	5.952	4.060	0.868	1.152
500	4.15	0.449	2.228	4.53	0.149	6.711	4.230	0.383	2.611

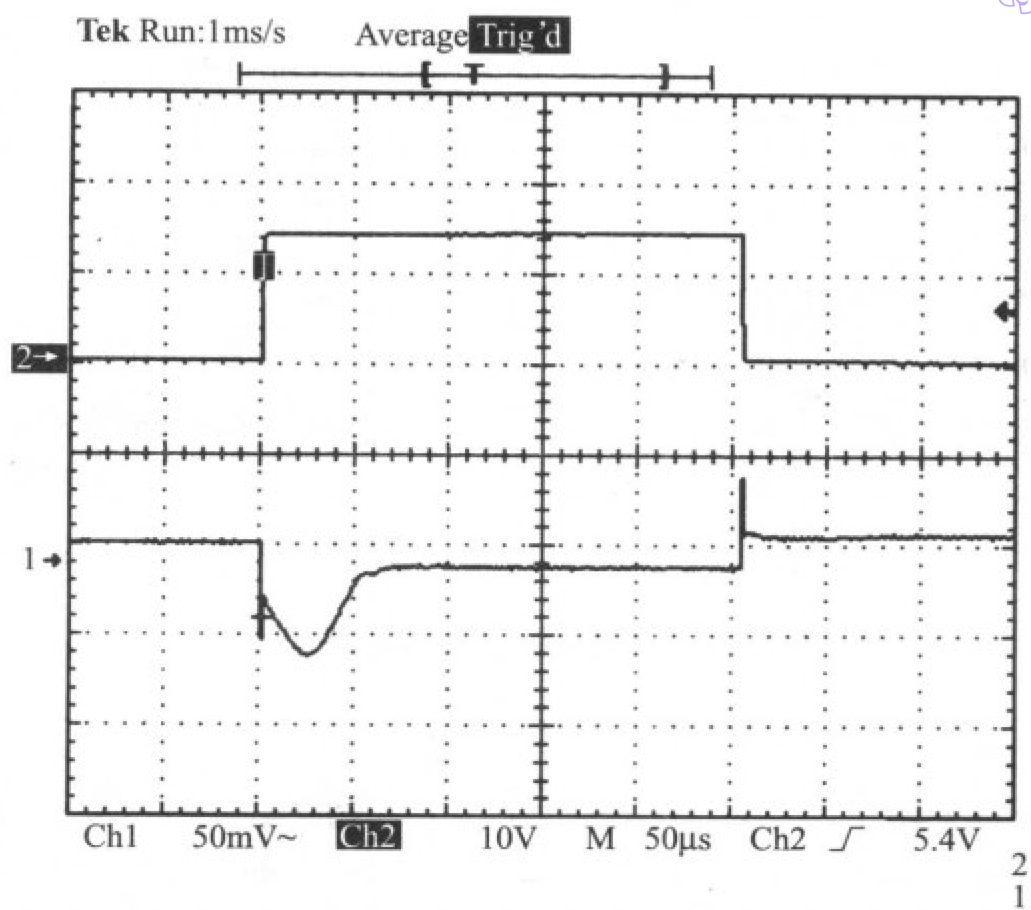


图 6-9 实测的脉冲负载响应

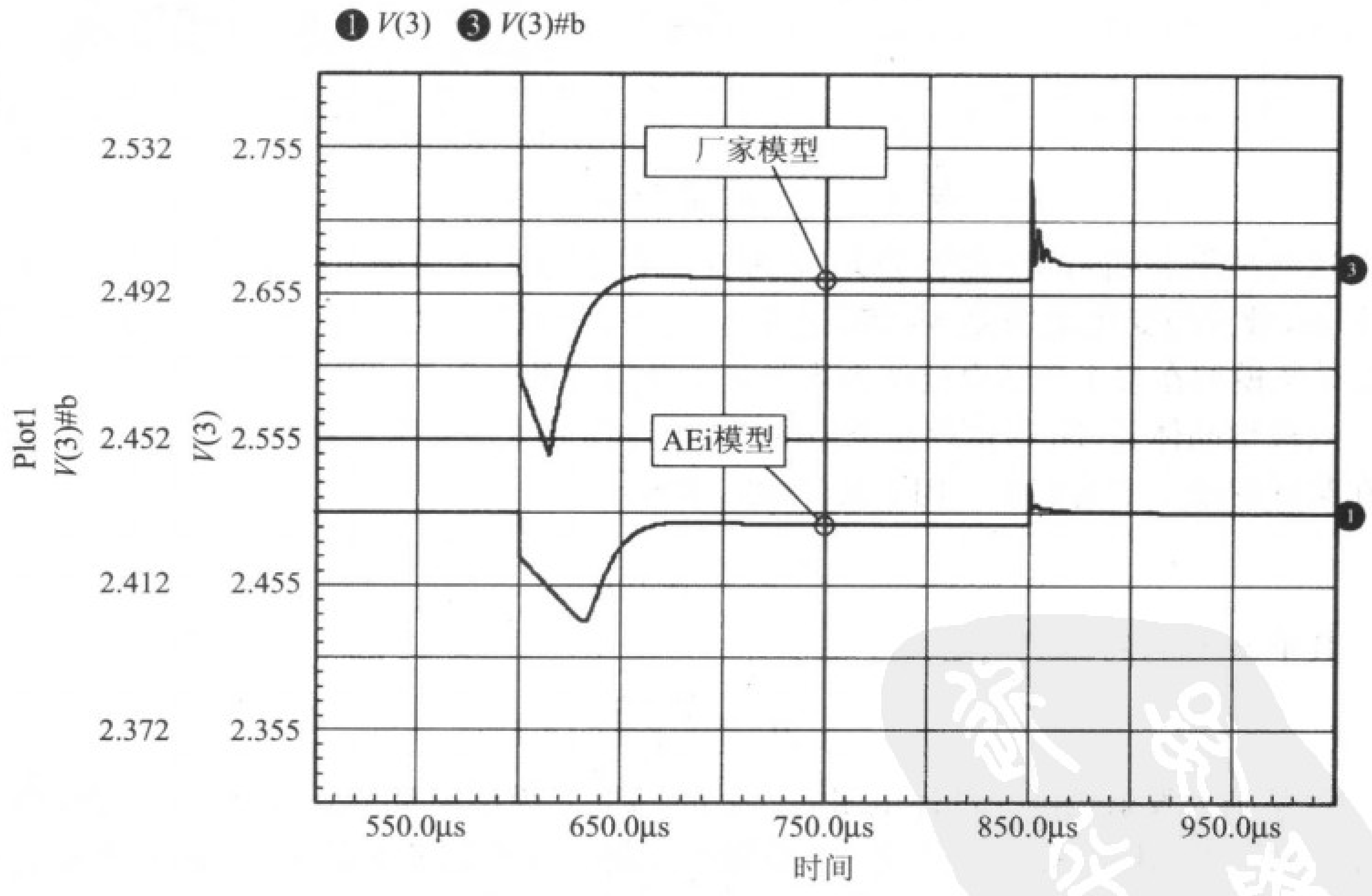


图 6-10 仿真的脉冲负载响应(节点 3)

140~141

在 1mA 和 1A 负载电流下,对回路增益进行了实测和仿真,两种电流下的实测和仿真结果分别如图 6-11 和图 6-12 所示。这里所有仿真 MOSFET 全部采用 AEi 系统模型。

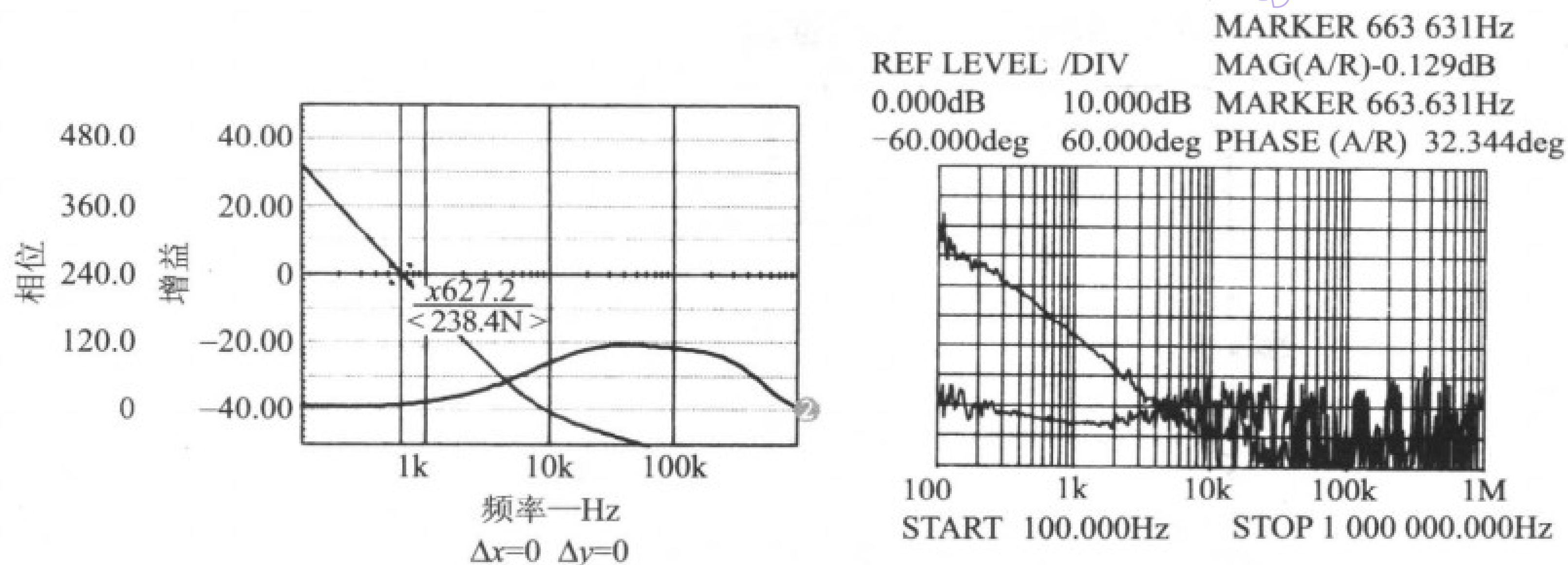


图 6-11　回路增益结果(1mA 负载)

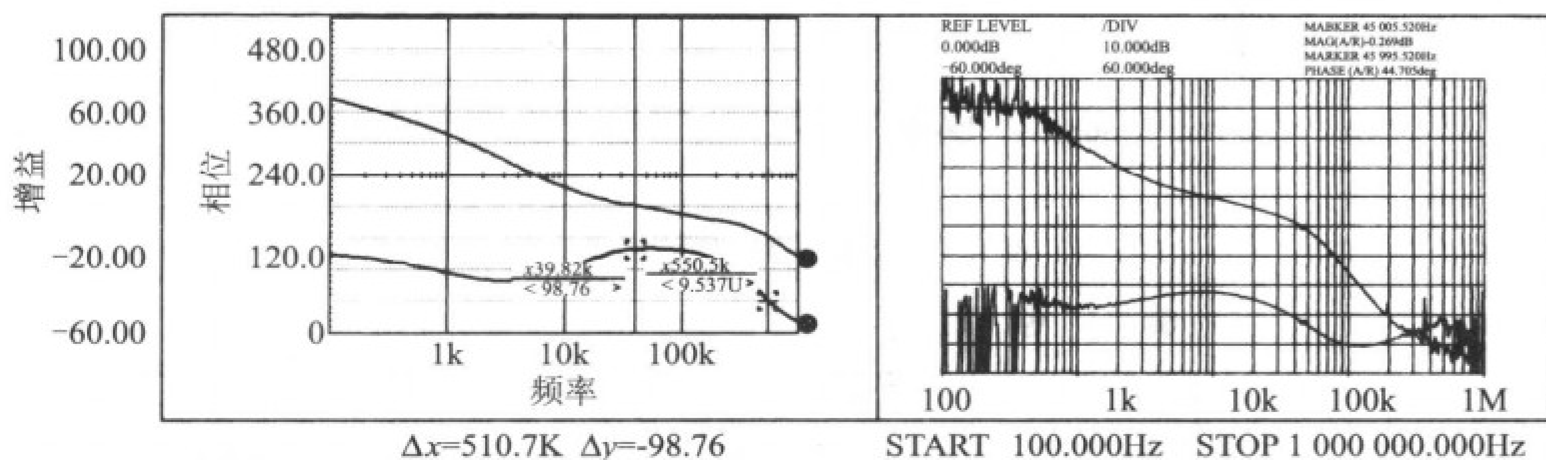


图 6-12　回路增益结果(1A 负载)

这些结果表明，调节器回路增益的带宽在 1 mA 时约为 650Hz，而在 1 A 时为 45 kHz，带宽的变化范围是 69 倍，这全部是由 MOSFET 的跨导引起的。事实证明，AEi 系统模型在整个负载电流范围内都是十分精确的。

双极型晶体管(BJT)也存在类似的影响，但 BJT 器件的跨导更容易预测，使得其仿真在某种程度上更为简单。BJT 器件的跨导为：

$$G_{fs} = \frac{1}{r\acute{e} + R}$$

其中 $r\acute{e}$ 由肖特基关系定义

$$r\acute{e} = \frac{26\text{mV}}{I_e}$$

而 R 则为发射极的内部体电阻。BJT 的 SPICE 模型通常十分精确，因为其模型的拓扑是固定的，其 G_{fs} 实际上仅受一个变量的控制。由于 BJT 的 G_{fs} 较高，因此它常会导致较高的频率极点；但 MOSFET 调压器可以在较低的输入输出压差下运行。

142

也有一些低压降的调压器电路采用 PNP 型的 BJT 或 P 沟道的 MOSFET。这类配置通常运行在单电压供电的情况下，其中的 BJT 版本可以运行在输入输出压差低至几百毫伏的场合，具体数值取决于 $V_{ce(sat)}$。一个采用 PNP 型 BJT 的调压器例子如图 6-13 所示。

143

```
PNPLDO. CIR
.AC DEC 20 10 1meg
.PROBE
.PRINT AC Vdb(5)
.OPTIONS GMIN=1n
X3 4 2 3 1 8OPA27B
X1 5 7 19 TIP42
V1 1 0 DC=5
R1 2 6 10k
C2 6 8 1n
ILoad 5 0 DC=1m
V2 3 0 DC=3.3
Q2 7 8 9 QN2222A
V3 4 0 DC=2.5
V4 19 0 DC=3.3
C3 5 12 680u
R5 12 0 30m
R7 19 7 4.7k
L2 5 18 100
C4 18 20 100
V6 20 0 AC=1
R9 2 18 1k
R11 9 0 100
.END
```


图 6-13 PNP 型的 BJT 调压器电路

在这种情况下，PNP型BJT由电流源(Q_5)驱动。如果将Q_5的基极电压看成控制电压，那么从V_c到V_{out}的传递函数为：

$$V_{out} \approx \frac{V_c}{R_{11}} \frac{H_{fe}}{Z_{out}}$$

其中Z_{out}是输出电容器(及其ESR)以及外部负载阻抗构成的总阻抗。在该配置中，传递函数与输出BJT的跨导无关，基本上由输出BJT的H_{fe}决定。BJT的H_{fe}取决于负载电流、运行温度以及相对宽松的初始产品参数容差，核辐射也对H_{fe}具有重要影响。

利用电压而不是电流来驱动输出BJT，将使传递函数变为：

$$V_{out} \approx V_c \frac{G_{fs}}{Z_{out}}$$

它依赖于BJT的G_{fs}。图6-14所示为最终的更为复杂的配置，它采用了P沟道的MOSFET。

144

```
PFETLDO. CIR
.AC DEC 20 10 1meg
.OPTIONS GMIN=1n
.NODESET V(5)=2.5
.NODESET V(8)=0.603
.PRINT AC Vdb(5)
.PROBE
X3 4 2 3 1 8 OPA27B
X1 5 7 19 SI4463DY
V1 1 0 DC=-5
R1 2 6 10k
C2 6 8 1n
ILoad 5 0 DC=1
V2 3 0 DC=3.3
Q2 7 8 9 QN2222A
V3 4 0 DC=2.5
V4 19 0 DC=3.3
C3 5 12 680u
R5 12 0 30m
R7 19 7 4.7k
L2 5 18 100
C4 18 20 100
V6 20 0 AC=1
R9 2 18 1k
R11 90 100
.END
```

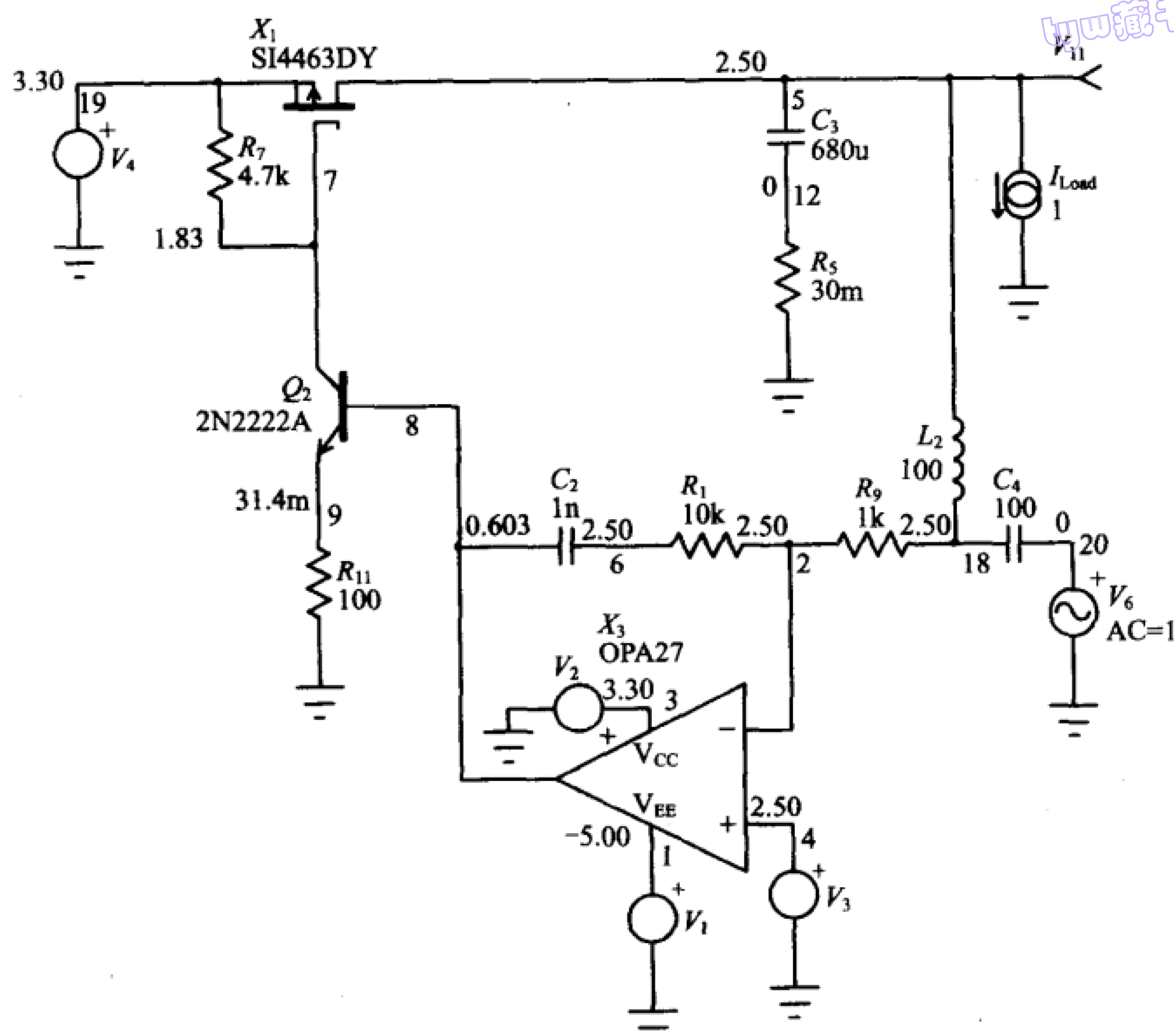


图 6-14 P 沟道 MOSFET 调压器电路

145

将 Q_2 的基极电压看成控制电压 V_c，可以看到，通过 Q_2 的电流是获得输出电流所需的漏—源极电压的函数，它是一个非线性变量。Q_2 的 $r\acute{e}$ 是通过 Q_2 的电流的函数，它影响回路的电压增益。各量之间的关系为：

$$V_{out} = V_C \frac{R_7}{R\,11 + r\acute{e}} G_{fs} Z_{out}$$

为了清楚起见，这里忽略了由 MOSFET 的输入电容 C_{iss} 产生的极点。检视这个方程，可以清楚地看到，增益项依赖于 Q_2 的运行电流，而后者又取决于负载电流、G_{fs} 以及 MOSFET 的门限电压等。这里也有两个极点：一个来自 C_{iss}，另一个则来自输出电容器。负载电流为 1mA 和 1A 时的回路增益如图 6-15 所示，可以看到，随着负载电流的变化，带宽发生了 3 个 10 倍频程的变化；也可以看到，该电路在 1mA 的负载下是不稳定的。

146

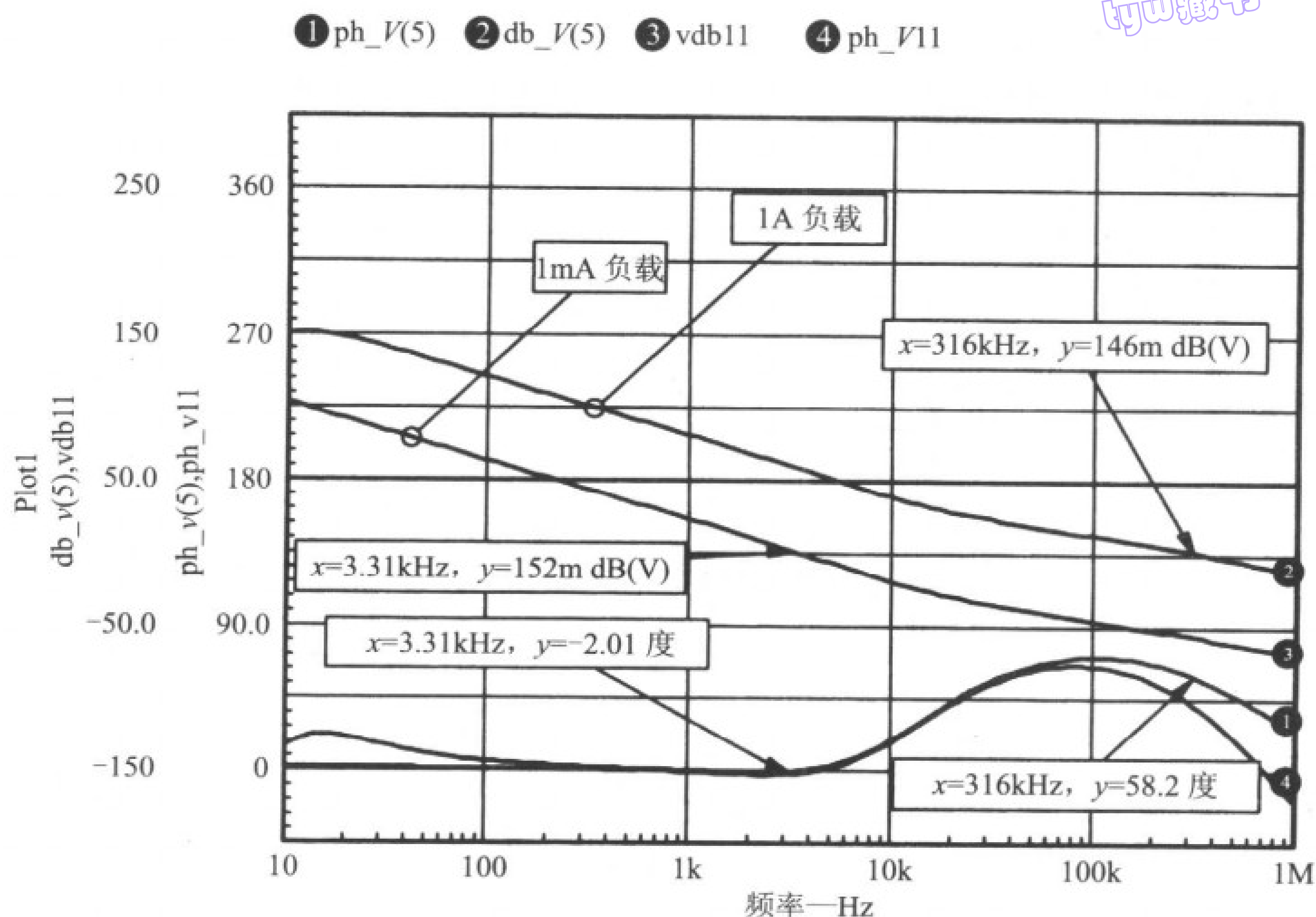


图 6-15　P 沟道 MOSFET 调压器的回路增益(节点 5)

从图 6-16 所示的调压器输出阻抗得到证明，在 1mA 负载下该电路的稳定性欠佳。

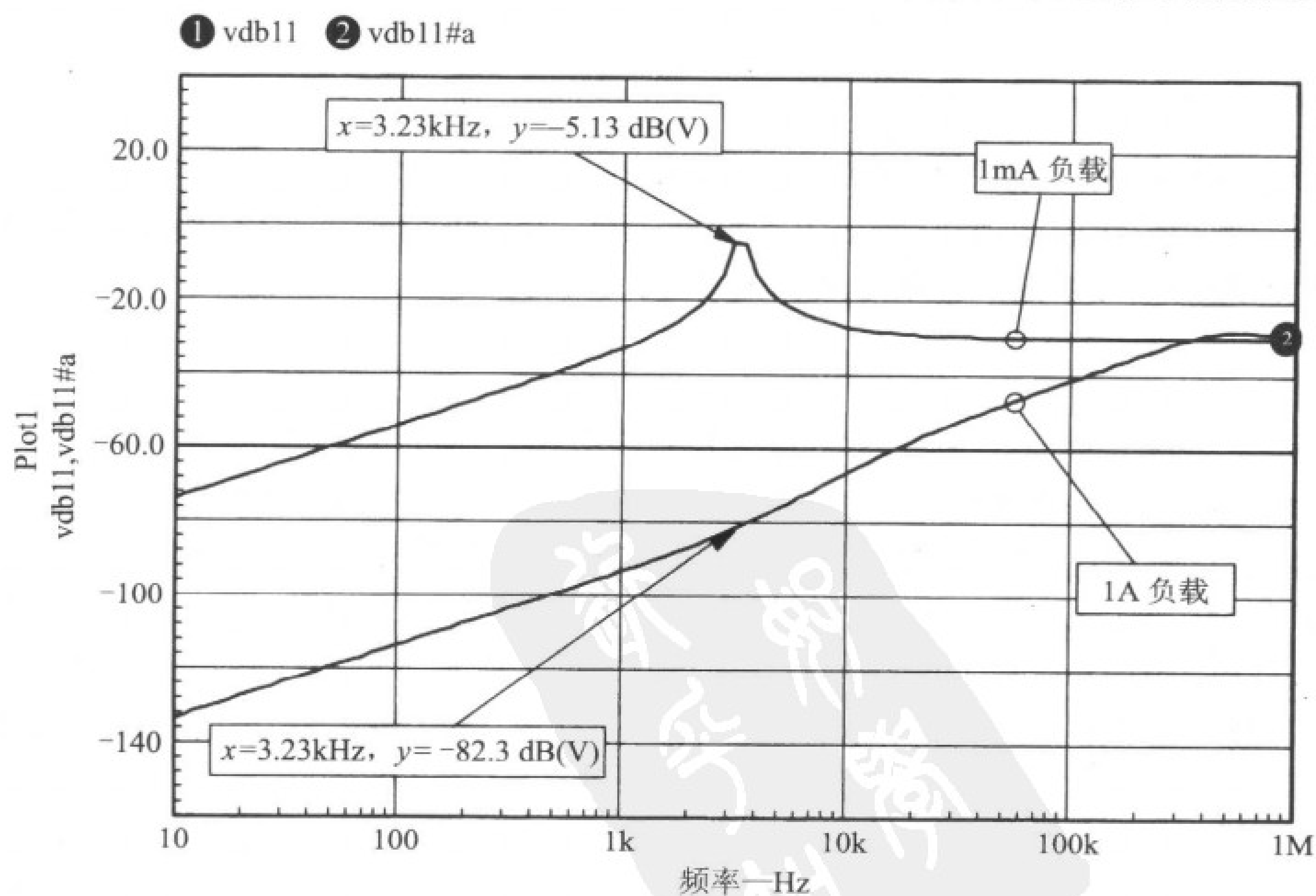


图 6-16　P 沟道 MOSFET 调压器的输出阻抗

尽管该电路可以稳定地运行在很宽的负载电流变化范围内，但考虑 MOSFET 及其驱动晶体管对整个调压器稳定性的影响仍然是十分重要的。总之，这种大范围的负载变化使仿真成了十分困难、当然还不够理想的选择，这也是仿真面临的重大挑战。

最常用的三端调压器拓扑采用 NPN 型的 BJT 作为输出串联调整元件；有些较新的设备则采用功率 MOSFET，这同图 6-8 所示的例子十分相似。最常用的三端调压器的基本结构如图 6-17 所示。

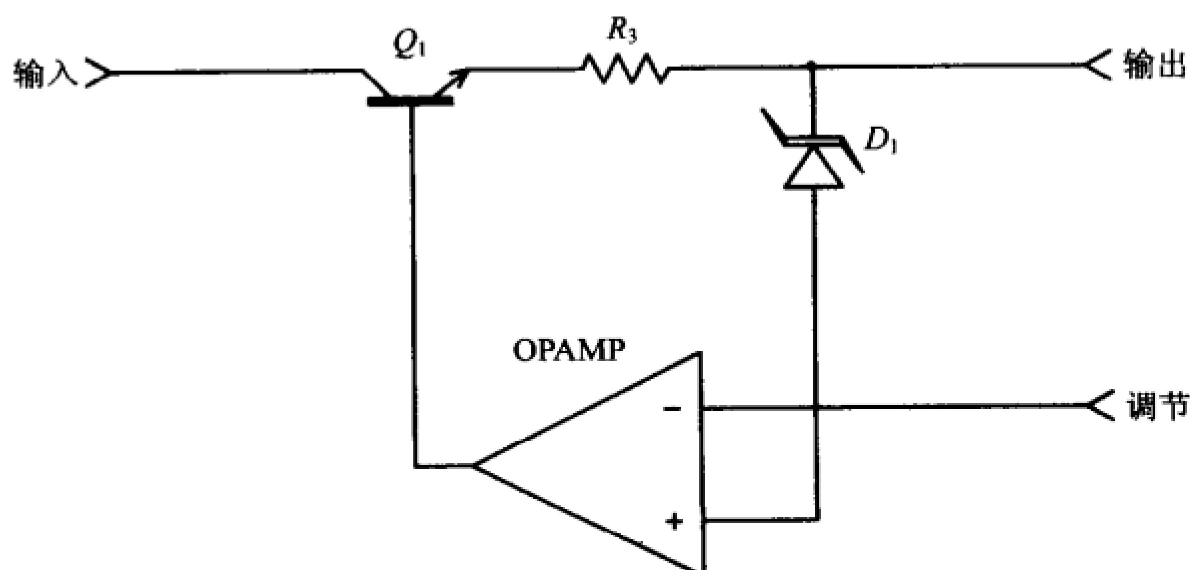


图 6-17　一个典型的三端调压器

输出晶体管(BJT 管)Q_1 具有一个有效发射极电阻，其大小同发射极电流有关，具体由肖特基方程确定：

$$\text{ré} = \frac{26\text{mV}}{I_e}$$

这个关系仅仅在较低的发射极电流下成立；在较高的电流下，ré 受限于 BJT 管的内部体电阻及存在的任何外部电阻(譬如发射极限流传感电阻)。在极低的电流下，由于会使用基—射电阻，因此可能会给发射极有效电阻强制一个上限，包括所有这些限制在内的总电阻用 R_{eff} 表示。 147

R_{eff} 与输出电容共同作用，在反馈路径上产生一个频率极点，其频率为：

$$F_{pole} = \frac{1}{2\pi R_{eff} C_{out}}$$

这个频率极点加入到调压器的典型主导极点补偿的行列，使电压反馈环达到条件稳定。这个附加极点具有依赖负载的转角频率，又同负载电容成正比，因此它更加复杂(是一种动频极点)。此外，不同厂家的器件也可能不同，因为内部反馈环的特性通常不在技术要求之列。

用 MOSFET 替代 BJT 将具有类似的效应，但肖特基方程不再成立，此外，MOSFET 器件的有效电阻通常要比 BJT 大得多。

我们构建了图 6-18 所示实例电路，为了观察动频极点的影响，并了解其引起相位裕度变坏的结果，在 2.2kΩ 电阻负载的基础上，外加了一个从 0mA 到 100mA 的阶跃负载。

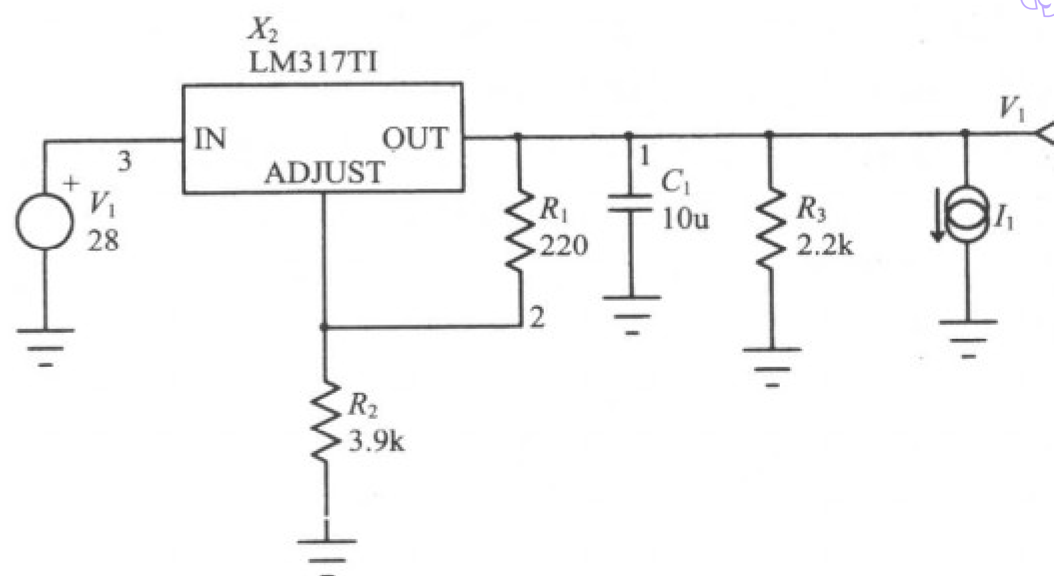


图 6-18　LM317 三端调压器实验电路

```
LM317TI. cir
. TRAN 1u 10m 0 10u
. PRINT TRAN V(1)
. PROBE
C1 1 0 10u
R1 1 2 220
R2 2 0 3. 9k
R3 1 0 2. 2k
V1 3 0 DC=28
I1 1 0 PULSE 0. 1 2m 1u 1u 5m 10m
X2 3 2 1 AEILM317TI
. END
```

测量的阶跃负载响应波形如图 6-19 所示，采用 SPICE 模型仿真的结果如图 6-20 所示。

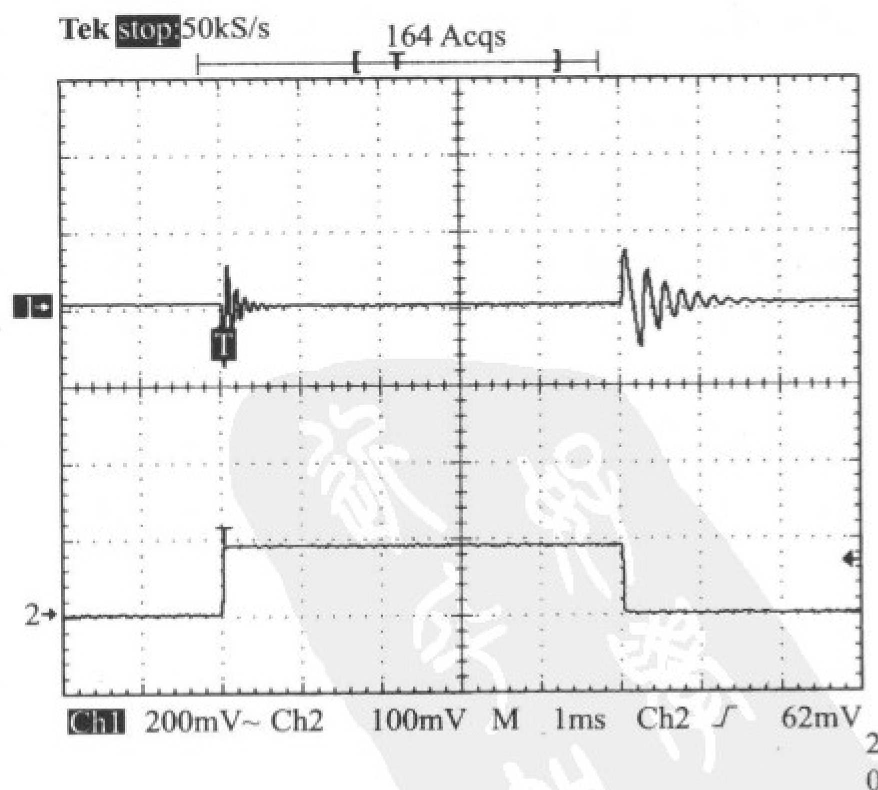


图 6-19　LM317 三端调压器实验电路的响应

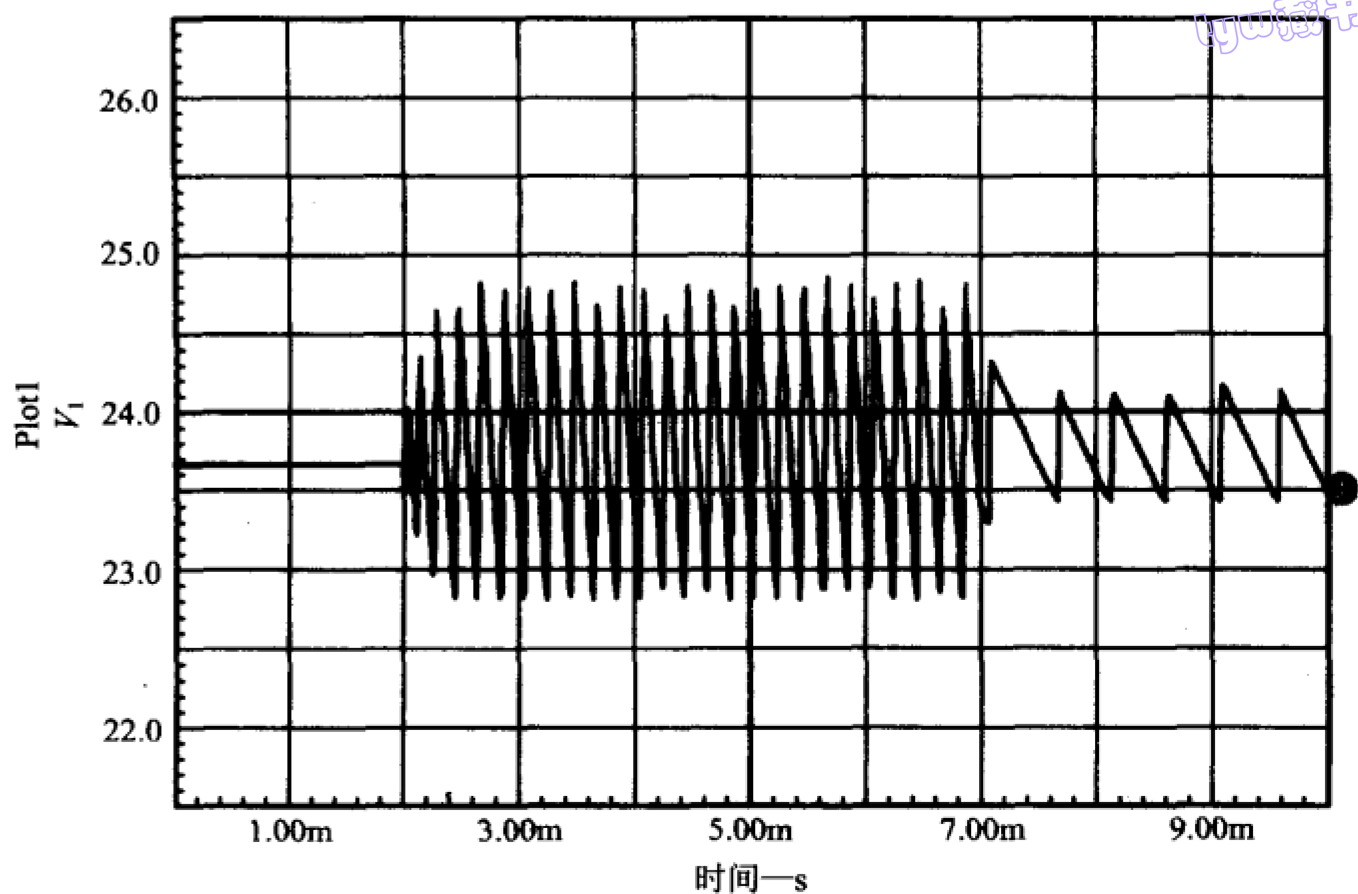


图 6-20　LM317 三端调压器仿真的响应

虽然模型并不完全符合，但测量结果与仿真结果都显示出了低劣的稳定性。只对 2.2kΩ 负载电阻下的实验电路回路增益进行了测量，结果如图 6-21 所示。

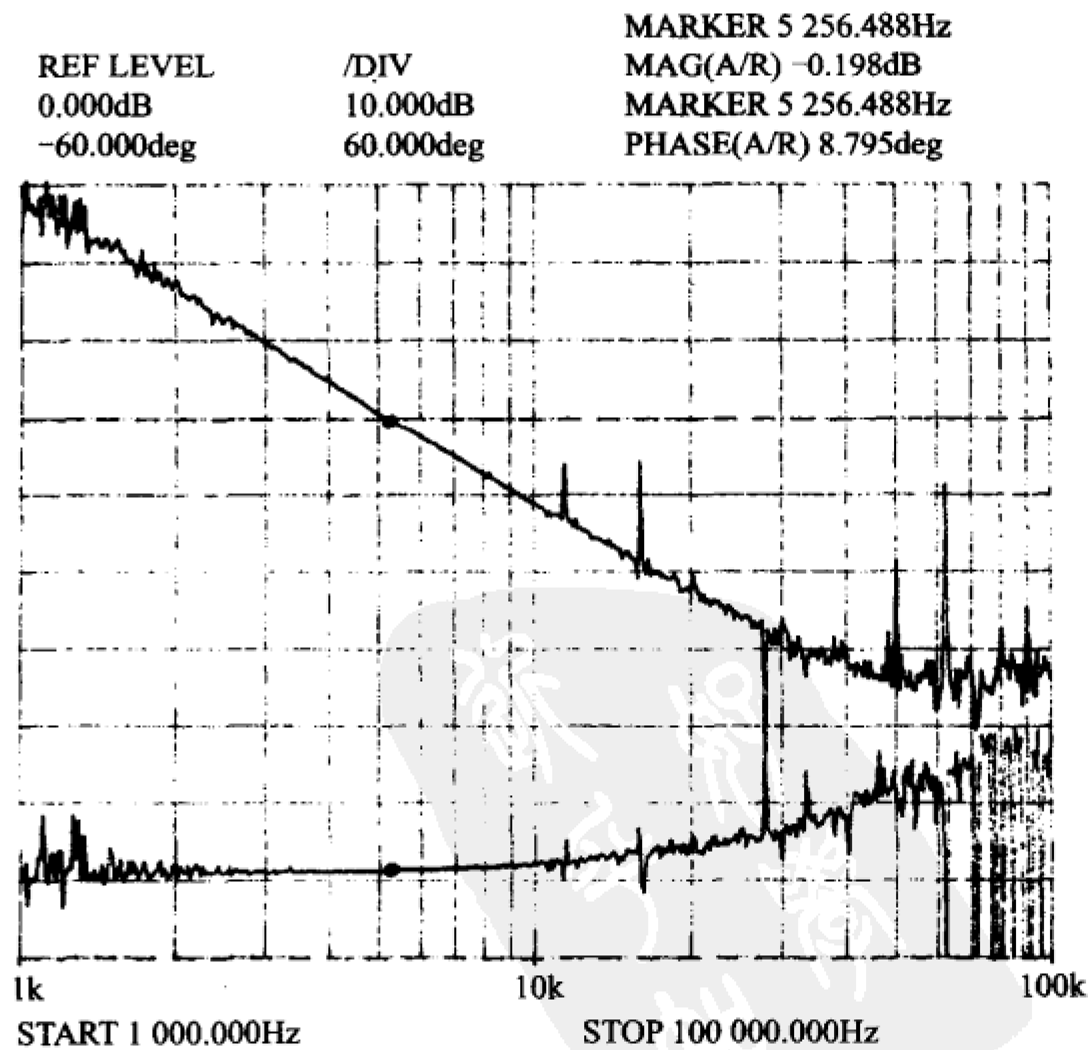


图 6-21　2.2kΩ 负载下的三端调压器实验电路

148
~
151

第 7 章 DC-AC 转换

虽然本书大部分内容讨论的是 DC-DC 变换器的建模与仿真，但有许多的应用(例如不间断电源(UPS)等)是将 DC 输入电压转换成正弦波 AC 输出电压的。这种转换的基础同 DC 输入电压转换成 DC 输出电压是十分类似的。

DC-AC 转换中一个较困难的任务是如何获得可调节的、低畸变的正弦波参考信号，本章包含几个实例电路，以说明各种生成正弦波参考信号的技术。

7.1 使用 SPICE 生成正弦波 ROM 位码

下面的例子，展示了一个对于 SPICE 而言很不寻常的任务，该例是设计三相正弦波参考信号实际课题的成果(只显示一相)。该电路对正弦波的 1 位脉冲编码表示进行仿真，具体实现时采用了四位字长的微处理器，三相参考信号每相使用一位，第四位则用于产生供其他电路使用的同步脉冲。微处理器起着晶振和计数器的作用，这一方案中，处理器支持频率编程一类的函数功能，可以实现 50Hz、60Hz 以及 400Hz 的输出，大部分保护电路也由微处理器来实现。

如何产生正弦波参考信号的位模式，是本例的基本问题。图 7-1 的电路给出了一个新颖的方法来产生单相的位模式，同样的电路可以很容易扩展到三相(或任何其他的相数)。

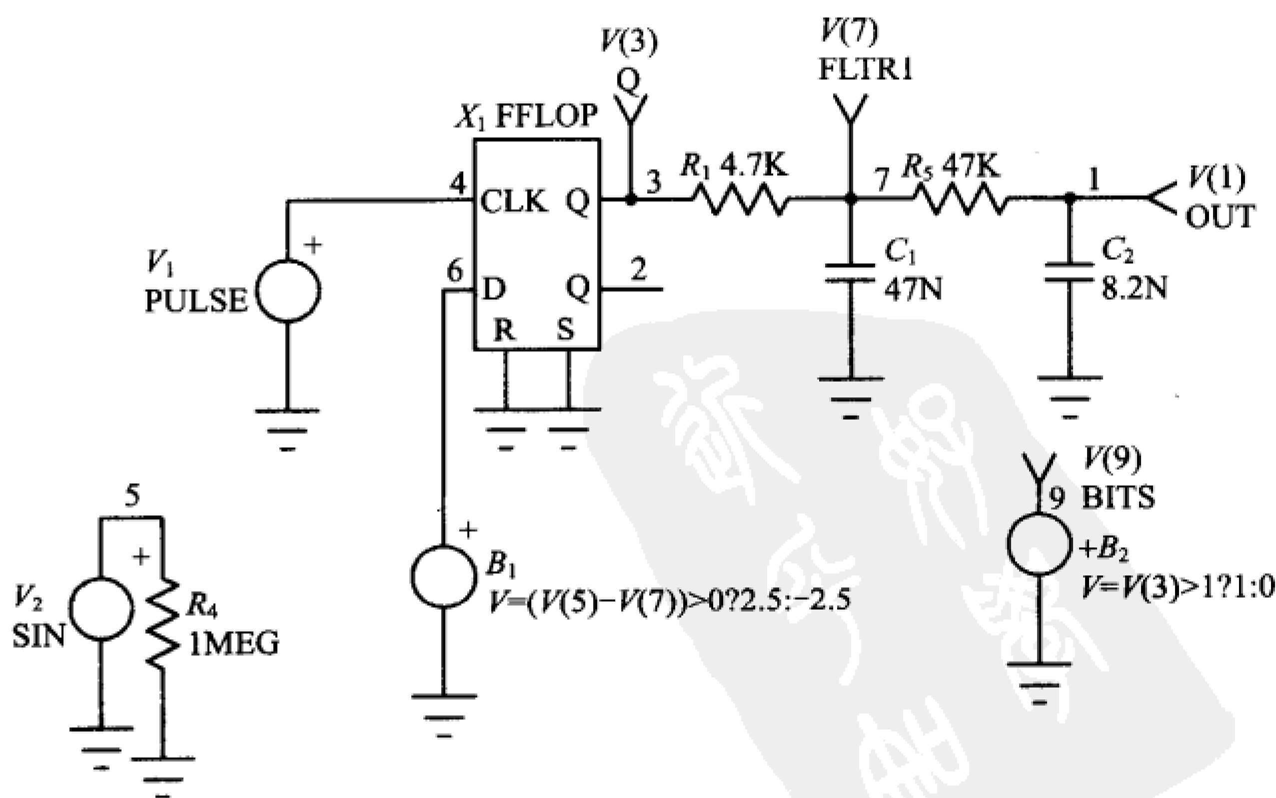


图 7-1 产生位模式方法的原理图及网表

```
SINE:位模式产生器
.TRAN 9.766U 9M 0 1U UIC
.FOUR 400Hz V(1)
.PROBE
* V(1)=OUT
* V(3)=Q
* V(9)=BITS
* V(7)=FLTR1
.PRINT TRAN V(1) V(3) V(9) V(7)
R1 3 7 4.7K
C1 7 0 47N IC=0
V1 4 0 PULSE -2.5 2.5 10N 10N 10N 5U 9.766U
V2 5 0 SIN 0 1.5 400
R4 5 0 1MEG
R5 7 1 47K
C2 1 0 8.2N IC=0
EB1 6 0 Value={ IF ((V(5)-V(7)) > 0,2.5,-2.5 ) }
EB2 9 0 Value={ IF (V(3) >1,1,0 ) }
X1 4 6 0 0 2 3 FFLOPZero

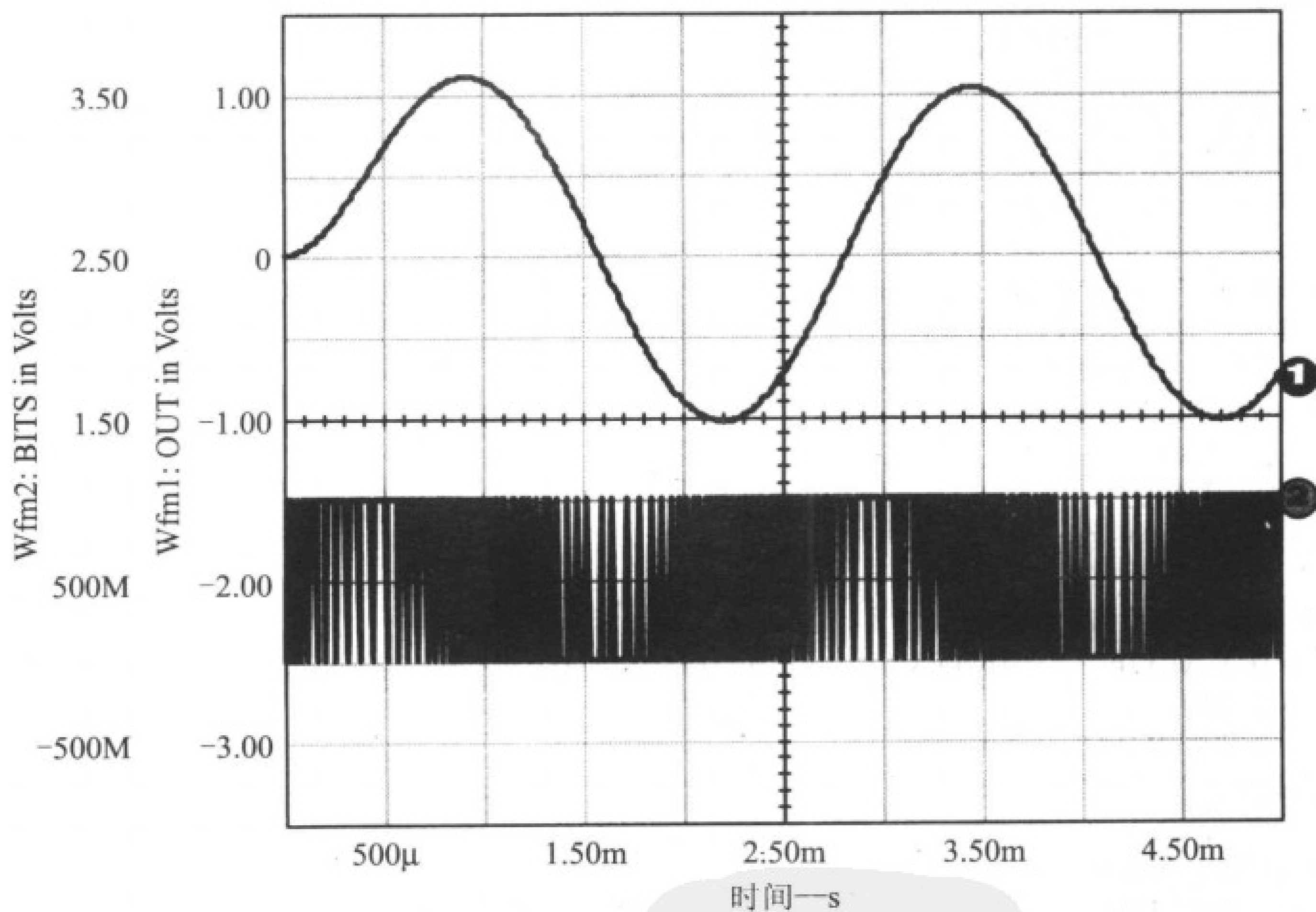
.SUBCKT FFLOPZero 1 2 11 12 5 6
* CLK D R S QB Q
X1 7 4 2 8 NAND3Z_0
X2 8 3 10 9 NAND3Z_0
X3 1 8 10 7 NAND3Z_1
X4 4 9 1 10 NAND3Z_0
X5 4 7 6 5 NAND3Z_1
X6 5 10 3 6 NAND3Z_0
X7 11 4 INVZ
X8 12 3 INVZ
.ENDS FFLOPZero
*
.SUBCKT NAND3Z_0 1 2 3 4
E1 5 0 VALUE = { IF ((V(1)>0) & (V(2)>0) & (V(3)>0), -2.5, 2.5 ) }
R1 5 4 400
C1 4 0 20P IC=0
.ENDS NAND3Z_0
*
.SUBCKT NAND3Z_1 1 2 3 4
E1 5 0 VALUE = { IF ((V(1)>0) & (V(2)>0) & (V(3)>0),-2.5, 2.5 ) }
R1 5 4 400
C1 4 0 20P IC=5
.ENDS NAND3Z_1
*
.SUBCKT INVZ 1 2
E1 3 0 VALUE = { IF (V(1)>0,-2.5, 5 ) }
R1 3 2 100
C1 2 0 10P IC=5
.ENDS INVZ

.END
```

图 7-1 （续）

脉冲发生器 V_1 用作时钟，由于我们需要在输出列表中产生256个值，因此这个时钟的频率将是输出频率的256倍。触发器 X_1 由逻辑表达式来创建，它对两个时钟脉冲之间的数据进行锁存。V_2 是一个正弦波，在电路中用作参考信号。R_1、R_5、C_1 及 C_2 对脉冲编码波形进行滤波，以重建正弦波。EB1是一个简单的比较器，当正弦波输出低于正弦波参考值时，它把输出位设置为高；当正弦波输出高于正弦波参考值时，它把输出位设置为低。EB2将位值对应的电平进行偏移调整为一种0-1格式的表示（即如果 $V(3)>1$，则设置 $V(9)=1\text{V}$；否则，设置 $V(9)=0\text{V}$）。

为了在输出表中列出总的谐波畸变量，对正弦波输出进行了SPICE的.FOUR分析。在不同的 V_2 幅值下，我们对电路进行了多次仿真，发生最小畸变时的参数值在图7-1中给出，检视输出数据可以看到位模式以及在每一个滤波阶段的正弦波输出。注意，越高级的滤波器会产生越少的畸变，但它将会在数据表中输出更多的数据。图7-2所示为正弦波输出波形以及由EB2产生的1-0位模式。



154
~
155

图7-2　图7-1所示电路产生的正弦波输出及位模式

注意电路是从0初始电压启动的。由于这个原因，仿真了两个周期，傅里叶分析的数据只能取自第二个周期以消除瞬态残余分量的影响。

虽然上面说明了电路的运行原理，该电路并未产生所需格式的数据，图7-3给出了输出数据的一个片段。

* * * * 04/22/05 11:14:34 * * * * * * * PSpice 10.0.0 (Jan 2003) * * * * * * *

SINE：位模式发生器

* * * * 傅里叶分析 温度=27.000 DEG C

* *

瞬态响应的傅里叶分量 V_{CD}

DC=7.470631E−04

谐波次数	频率	傅里叶分量	归一化分量	相位	归一化相位(度)
1	4.000E+02	1.035E+00	1.000E+00	1.704E+02	0.000E+00
2	8.000E+02	1.618E−03	1.564E−03	5.586E+01	−2.850E+02
3	1.200E+03	9.813E−04	9.482E−04	1.264E+02	−3.849E+02
4	1.600E+03	6.173E−04	5.965E−04	1.679E+02	−5.139E+02
5	2.000E+03	1.506E−03	1.456E−03	6.730E+01	−7.849E+02
6	2.400E+03	3.724E−04	3.599E−04	−1.354E+02	−1.158E+03
7	2.800E+03	5.308E−04	5.129E−04	−1.345E+02	−1.328E+03
8	3.200E+03	2.945E−04	2.846E−04	−7.875E+01	−1.442E+03
9	3.600E+03	2.342E−04	2.263E−04	1.356E+02	−1.398E+03

总谐波畸变=2.518698E−01 百分值

* * * * 04/22/05 11:14:34 * * * * * * * PSpice 10.0.0 (Jan 2003) * * * * * * *

SINE：位模式发生器

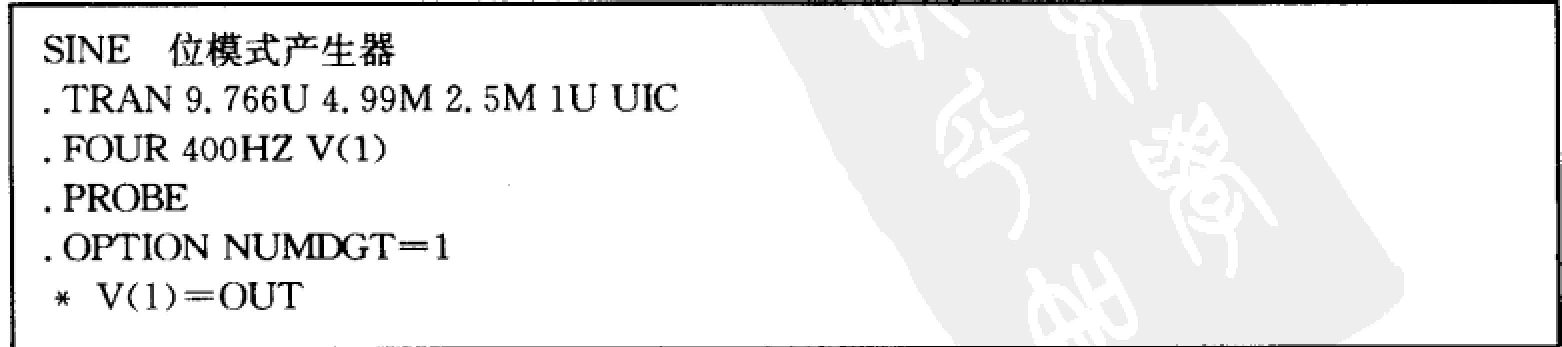
* * * * 瞬态分析 温度=27.000℃

* *

时间	V(1)	V(3)	V(9)	V (7)
0.000E+00	1.601E−15	−1.383E−04	0.000E+00	4.617E−09
9.766E−06	1.248E−03	2.312E+00	1.000E+00	9.912E−02

图 7-3 图 7-2 所示仿真的 SPICE 瞬态数据片段(下部)和傅里叶分析结果(上部)

可见，输出文件同时显示了畸变分析的结果和输出数据。为了获得所需格式的数据表，我们将对电路的一个修订版本进行重新仿真。在 .OPTIONS 中设置 Numdgt = 1，使输出文件在显示输出时不使用小数位，在输出文件中将仅出现一列数据，这就是位模式列，数值将以指数格式显示。利用大多数文本编辑器中具有的“查找”和“替换”命令，可以将文件中出现的两个值清除：用 1 替换 1e+000，用 0 替换 0e+000，所得结果就是所要的位模式，如图 7-4 给出的输出文件片段所示。



```
SINE 位模式产生器
.TRAN 9.766U 4.99M 2.5M 1U UIC
.FOUR 400HZ V(1)
.PROBE
.OPTION NUMDGT=1
* V(1)=OUT
```

图 7-4 瞬态数据经过处理之后的输出文件片断，其中的序号列是为了阅读的方便

```
 * V(3)=Q
 * V(9)=BITS
 * V(7)=FLTR1
.PRINT TRAN V(9) ;V(3) V(1) V(7)
R1 3 7 4.7K
C1 7 0 47N IC=0
V1 4 0 PULSE-2.5 2.5 10N 10N 10N 5U 9.766U
V2 5 0 SIN 0 1.5 400
R4 5 0 1 MEG
R5 7 1 47K
C2 1 0 8.2N IC=0
EB1 6 0 Value={ IF ((V(5)-V(7))> 0 ,2.5 , -2.5 ) }
EB2 9 0 Value= {IF (V(3) > 1,1,0 )}
X1 4 6 0 0 2 3 FFLOPZero
    时间      V(9) 序号
     0          0
     1          1
     1          2
     0          3
     1          4
     1          5
     0          6
     1          7
     1          8
     1          9
     0          10
```

图 7-4 （续）

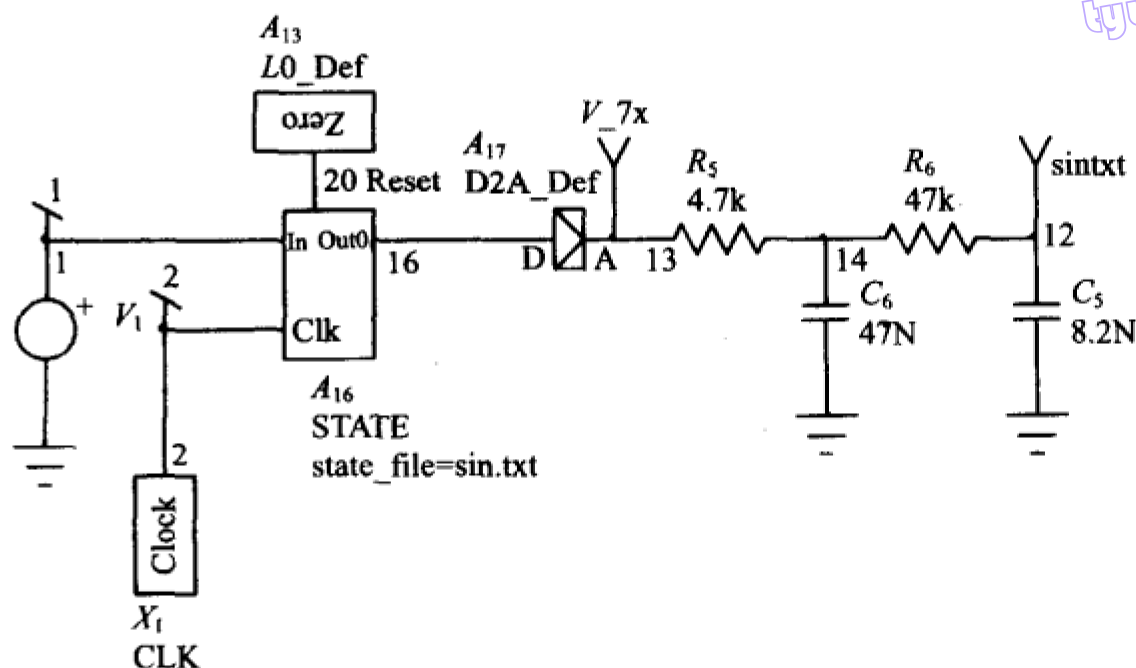
左列是我们需要的位模式(共 256 个值)，右列则是序号(可以将序号看成是从 0 到 255 的地址)。

现在可以将位模式烧录到 ROM 中了。为了实现三相位模式，可以对电路复制三次，其中的正弦波参考信号可以用一个三相参考信号替换，所得的结果将具有三个位数据列和一个序号列。

7.2 XSPICE 中的状态机建模

156

有些 SPICE 仿真器具有使用状态机模型对数字函数进行建模的能力(参见第 8 章)。状态机模型可以对大型数字系统进行十分快速的仿真，图 7-5 中的状态机模型的运行时间仅为 0.48s，而图 7-1 则需要 3.0s，图 7-6 给出了状态机的运行结果，以供比较。同样的电路，在本书出第一版时的运行时间为 79s。




```
NEWSIN. cir
. TRAN 9. 766u 10m 0 UIC
. FOUR 400 v(12)
. PRINT TRAN V_7x . PRINT TRAN sintxt
X1 2 CLK Params: FREQ=102. 4K DUTY=50
V1 1 0 DC=0
C5 12 0 8. 2N
R5 13 14 4. 7K
R6 14 12 47K
Al3 20 L0_DefA5
. MODEL L0_DefA5 D_pulldown(load=l. 0P)
A17 [16] [ 13 ] D2A_DefA8
in_high=3. 00 rise_delay= 1N fall_delay=1N)
. MODEL D2A_DefA8 dac_bridge( out_low=-2. 5 out_high=2. 5
+ out_undef=0. 0E+000 t_rise= 1. 0N t_fall= 1. 0N
+ input_load= 1. 0P)
C6 14 0 47N
Al6 [ l_Din ] 2 20[ 16] STATEA20
. MODEL STATEA20 d_state(clk_delay=1n reset_delay=1n
+ state _file= sin . txt reset_state=0 input_load=lp clk_load=lp
+ reset_load= lp)
A16_Din_l [1] [l_Din] A2D
. MODEL A2D adc_bridge( in_low=0. 600
. END
```

图 7-5 使用状态机模型的正弦波发生器原理图及相应的 XSPICE 网表

选自输出文件

Fourier analysis for v(12)：
No. Harmonics：10，THD：0.264578 %，Gridsize：200，Interpolation Degree：1

HARMONIC NO	FREQUENCY (HZ)	FOURIER COMPONENT	NORMALIZED COMPONENT	PHASE (DEG)	NORMALIZED PHASE(DEG)
1	4.00E+02	1.06E+00	−4.37E+01	1.00E+00	0.00E+00
2	8.00E+02	1.77E−03	−1.94E+01	1.67E−03	2.43E+01
3	1.20E+03	9.58E−04	−1.60E+02	9.03E−04	−1.17E+02
4	1.60E+03	6.71E−04	2.45E+01	6.33E−04	6.82E+01
5	2.00E+03	1.65E−03	6.69E+01	1.56E−03	1.11E+02
6	2.40E+03	4.15E−04	1.29E+01	3.91E−04	5.66E+01
7	2.80E+03	5.52E−04	1.53E+02	5.21E−04	1.96E+02
8	3.20E+03	3.43E−04	−6.41E−02	3.23E−04	4.36E+01
9	3.60E+03	2.49E−04	−7.86E+00	2.35E−04	3.58E+01

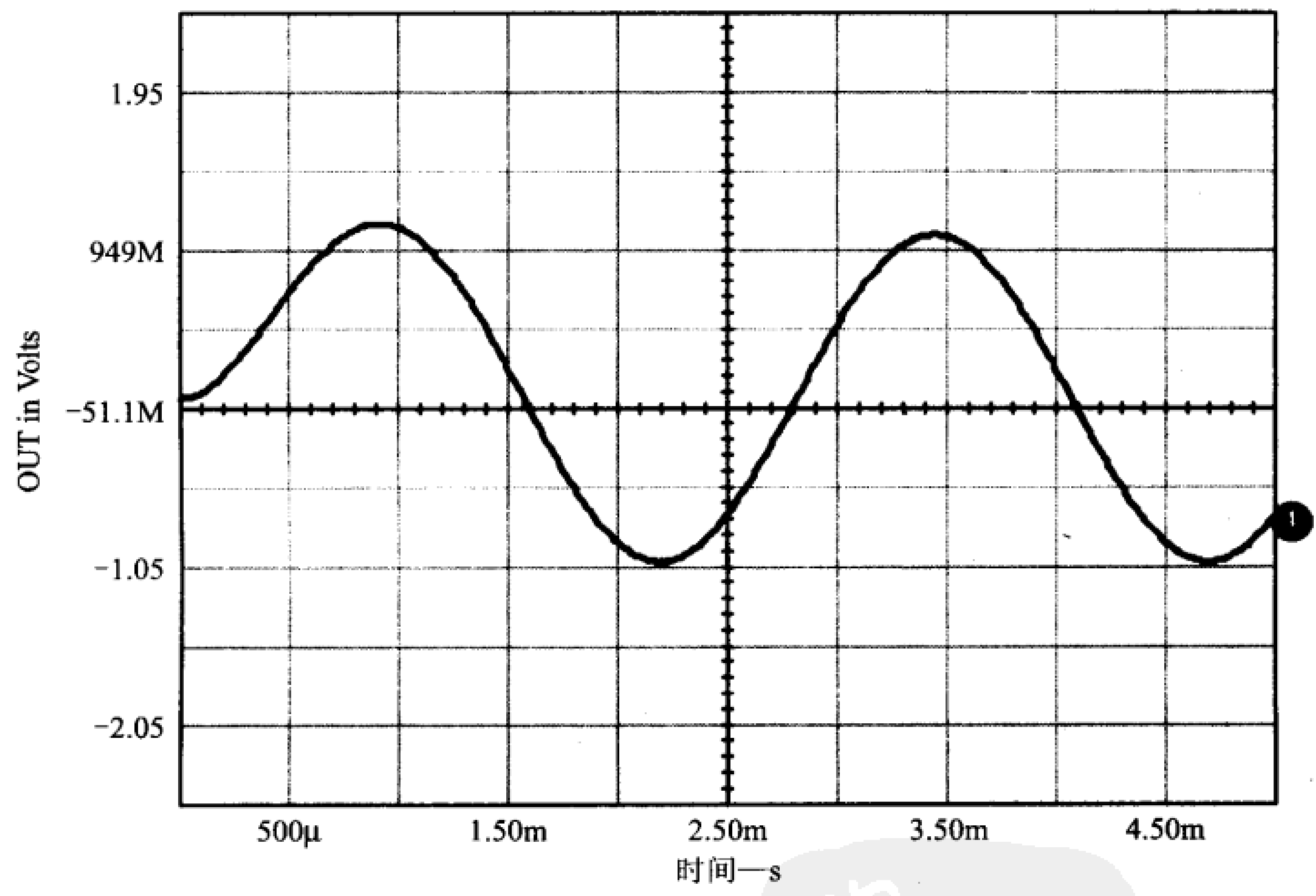


图 7-6　图 7-5 所示正弦 ROM 电路的傅里叶分析文本输出(顶部)及瞬态响应曲线(底部)

尽管这是一个相当简单的电路，但它确实说明了速度改进的巨大潜力。一般，数字电路越复杂，状态机模型提供的好处就越多。图 7-5 中的例子利用前面例子的输出数据，为一个拥有 256×1 位 ROM 的 8 位计数器创建了状态机模型。

由网表可以看到，该状态机模型采用 .MODEL STATEA20 语句进行描述。语句中有多个延迟和一个指向状态文件的指针(state_file = sin.txt)，该状态文件中含有状态定义表。状态文件模型参数实际上跟任何其他的 SPICE 模型参数相似，只是其中的参数值不是一个数字，而是一个文件名。状态机模型中的“A”元件描述数字元件或

157

“桥”，桥起着类似翻译设备的作用。以上这类“SPICE”扩展存在于部分 SPICE 仿真器中，它们源自一个共用域版本的 SPICE 3——XSPICE，XSPICE 中包含有一个数字逻辑仿真器扩展[36]，这些扩展在各种模拟元件（SPICE 元件）和纯数字元件（在 XSPICE 中的逻辑仿真器中使用的元件）之间起着信号转换的作用。

7.3 使用正弦参考信号驱动功率级

正弦参考信号不仅用于为 UPS 之类的应用产生参考信号，还能直接驱动功率级。图 7-7 的电路展示了利用位编码模式直接驱动推挽式变换器功率级的原理图。

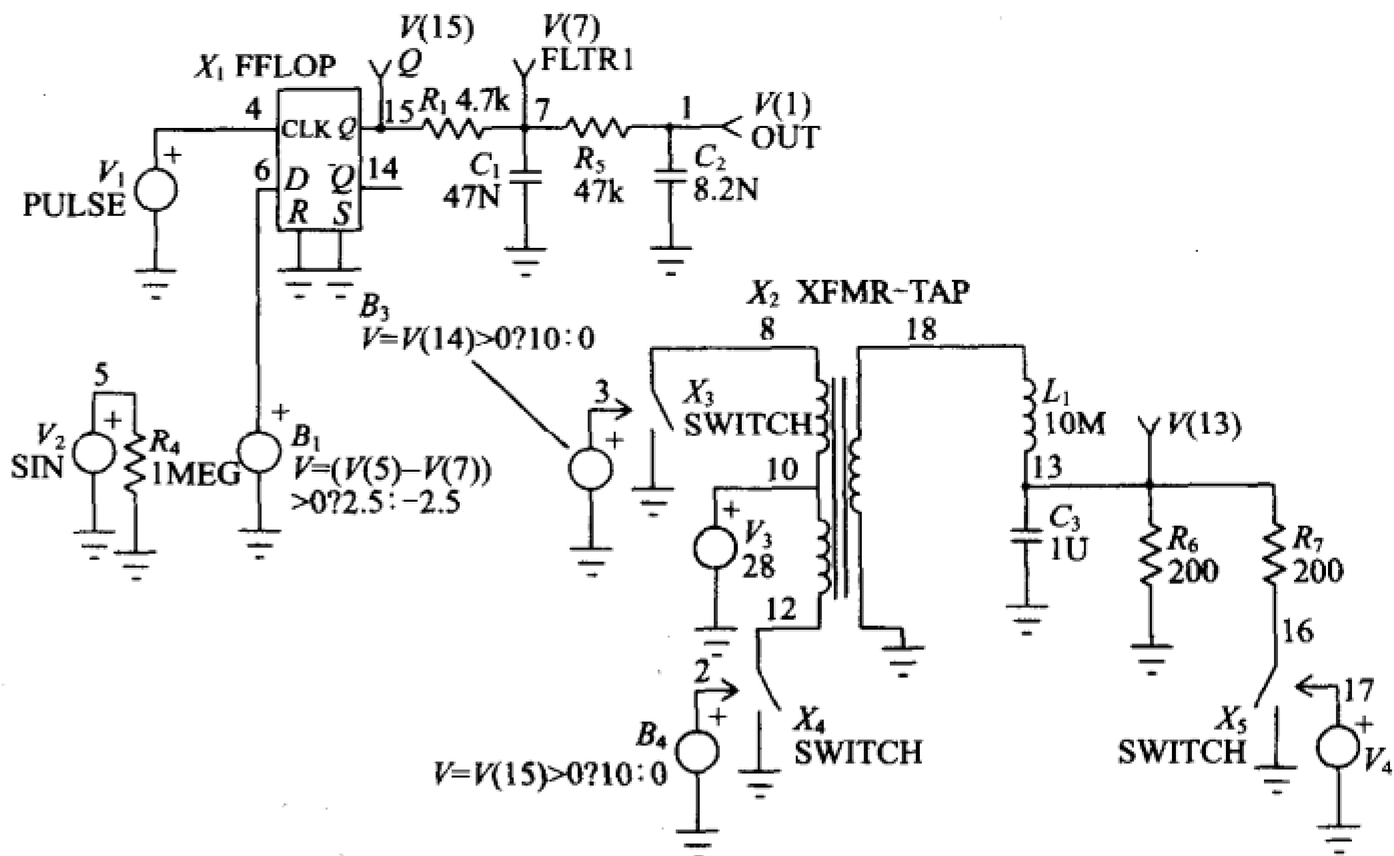


图 7-7　由基于正弦 ROM 的状态机进行驱动的推挽式变换器

注意在 3.15ms 处的畸变波形与“尖峰”（如图 7-8 所示），它是由阶跃负载产生的。用同样的电路进行第二次仿真，但输入电压由第一次仿真的 24V 改为 28V，两次仿真的输出电压如图 7-9 所示。这两次仿真揭露出了这个简单电路的两个主要缺点：第一个是输出阻抗相对较高，这是由输出滤波器引起的；第二个是无法调节输出电压，以应对输入电压变化的干扰。尽管如此，该电路仍然是有用的，但应该将其应用范围限制在输入电压稳定（或者输出电压调节不重要）且负载相对稳定的场合。这类应用的例子有镇流器、马达、灯泡等。

158

UPS:

```
. PROBE
. TRAN 9.766U 10M UIC
. FOUR 400Hz V(13)
 * V(1)=OUT
 * V(15)=Q
 * V(7)=FLTR1
. PRINT TRAN V(1) V(15) V(7) V(13)
V4 17 0 PWL 0 10 3.125M 10 3.15M 0
EB1 6 0 Value={ IF ((V(5)-V(7))> 0,2.5,-2.5 ) }
C2 1 0 8.2N IC=0
C3 13 0 1U
R1 15 7 4.7K
EB3 12 0 Value={ IF (V(14) > 0,10,0 ) }
EB4 2 0 Value={ IF (V(15) > 0,10,0 ) }
R4 5 0 1 MEG
R5 7 147K
R6 13 0 200
R7 13 16 200
L1 18 13 10M
X1 4 6 0 0 14 15 FFLOPZero
X2 18 0 8 11 10 XFMR-TAP Params: RATIO=. 1
 X3 8 0 12 SWITCH
V1 4 0 PULSE -2.5 2.5 10N 10N 10N 5U 9.766U
X4 10 0 2 SWITCH
V2 5 0 SIN 0 1.5 400
X5 16 0 17 SWITCH
V3 11 0 DC=28
C1 7 0 47N IC=0
. END
```

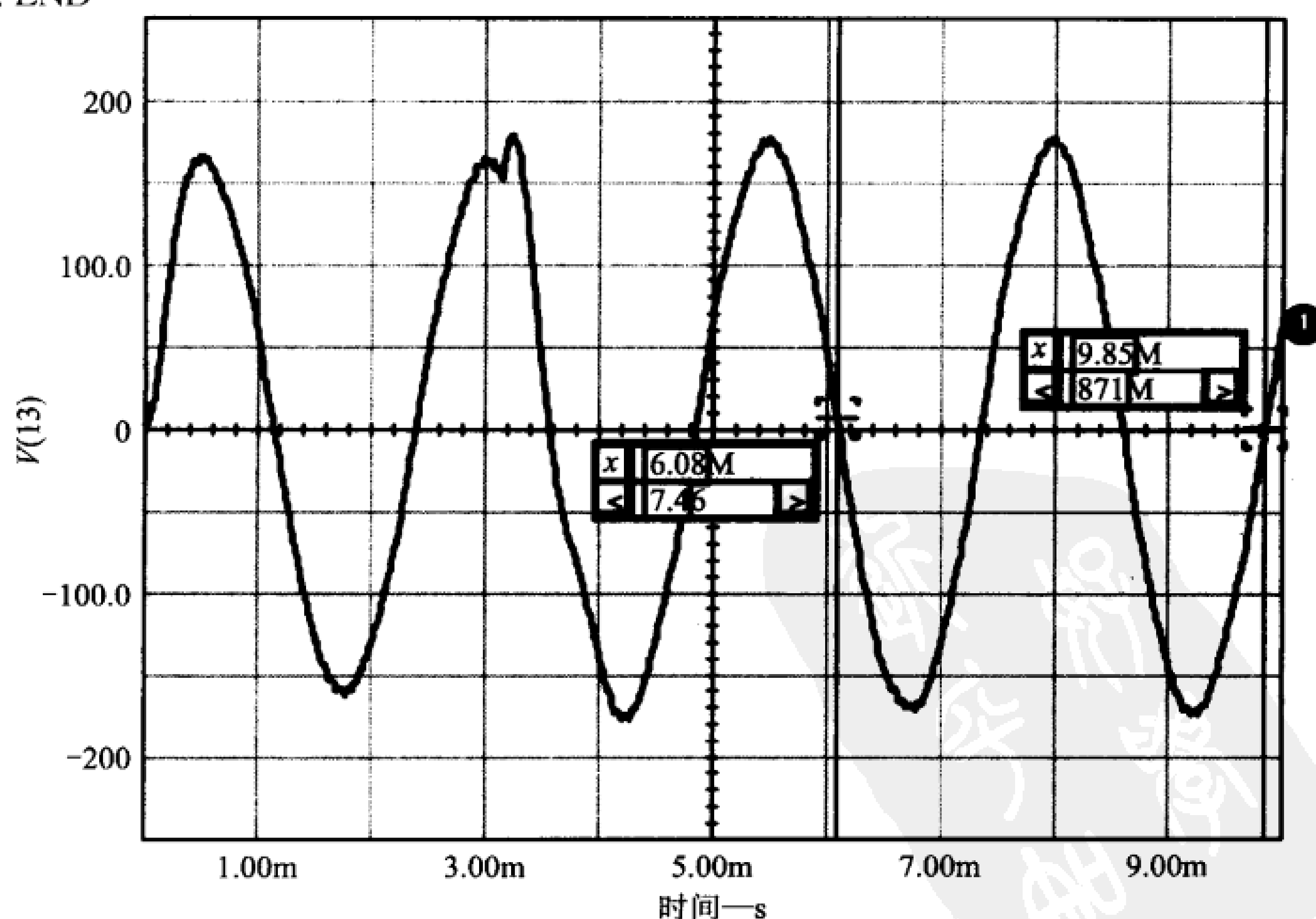


图 7-8　图 7-7 的推挽式变换器的输出

正弦波功率电路的改进

利用图 7-10 所示的电路，很容易克服图 7-7 所示简单电路的两个弱点。图 7-10 所示的电路采用了一个正弦参考电压 $V(5)$，并将其同实际输出电压 $V(19)$ 进行比较。这个方法所使用的算法，就是我们曾经用来建立参考电压以使输出电压稳定的算法。其结果是，无论是输入线路电压变化还是负载变化，输出电压调整率都得到了极大的改善。

159 ~ 160

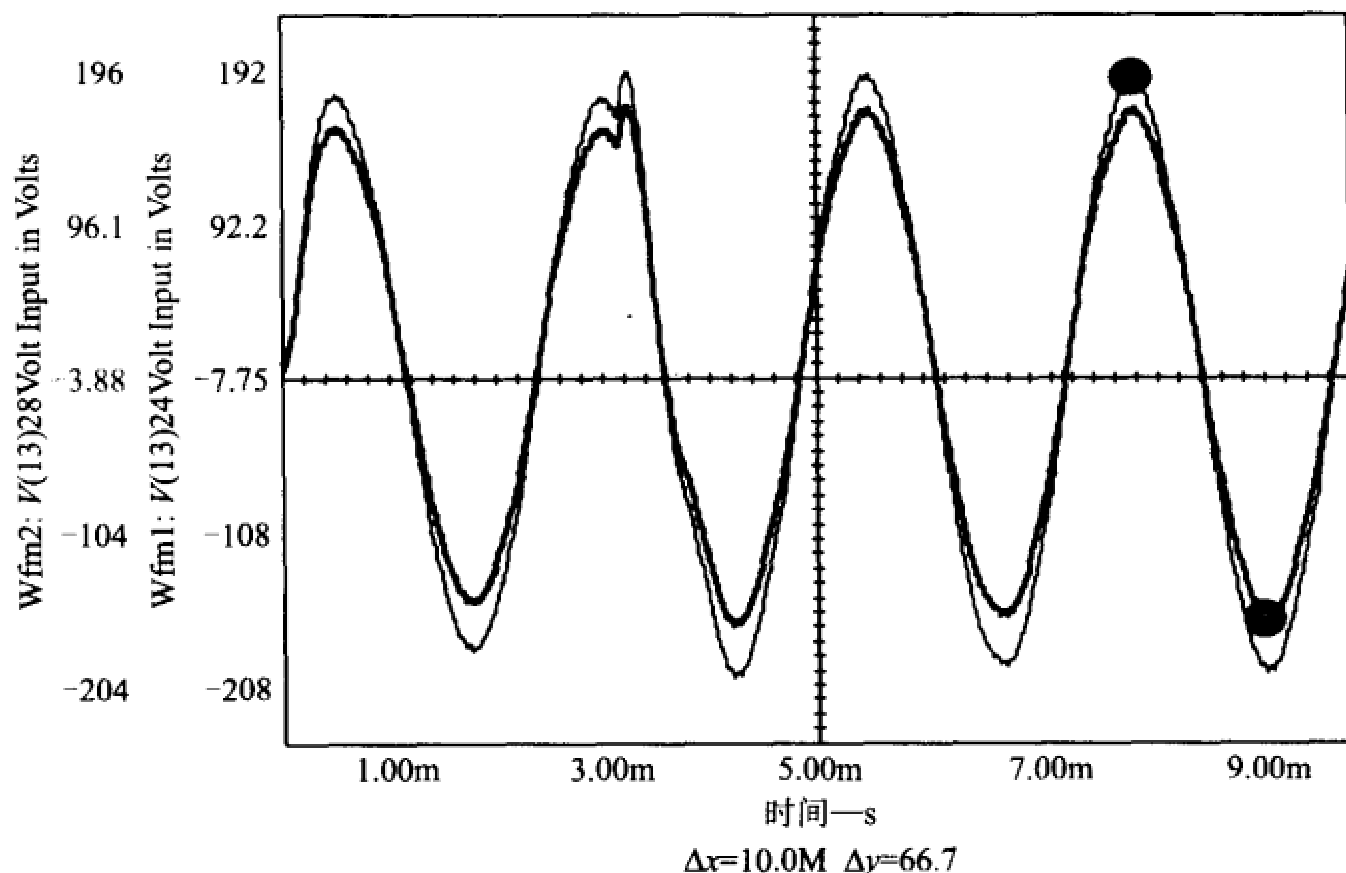


图 7-9 采用 24V 和 28V 输入时推挽式变换器的输出

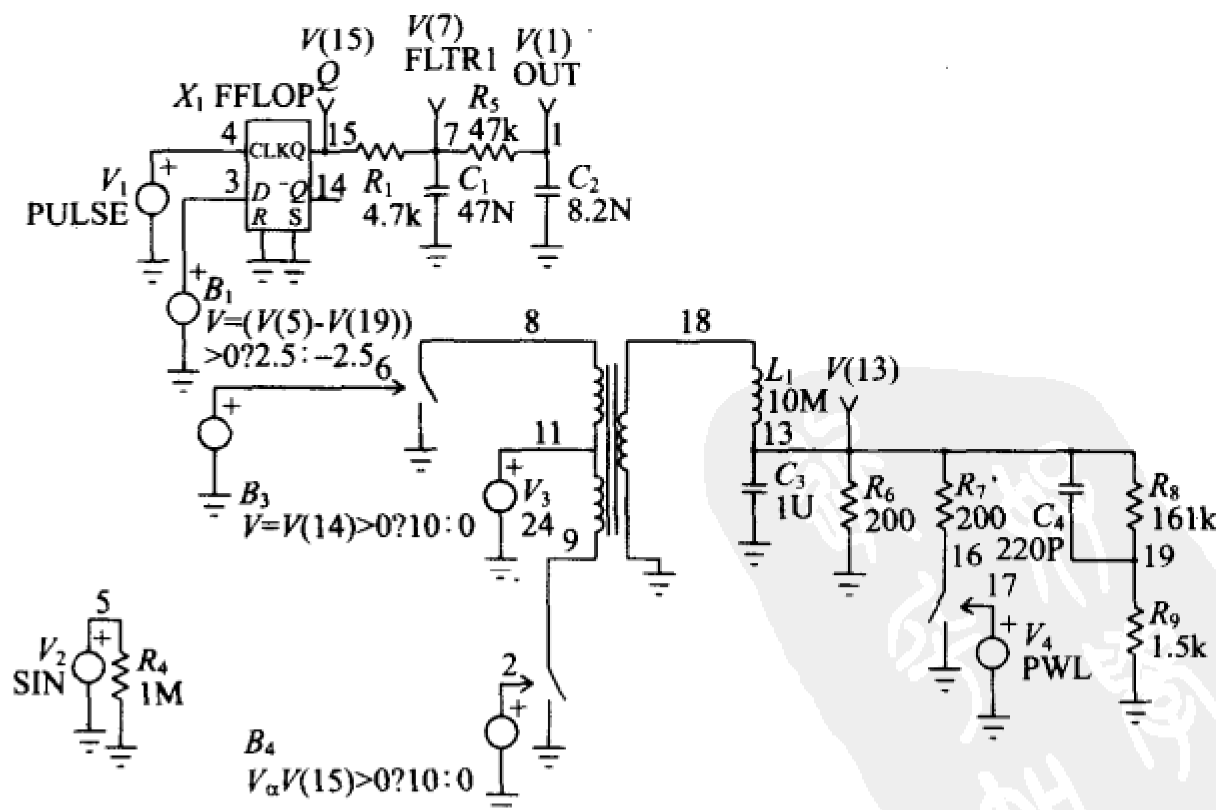


图 7-10 调整率得到改善的推挽式变换器的原理图及网表，其中 B_1 将正弦参考信号与输出电压进行比较

```
UPS2:采用正弦参考信号并将其与 VOUT 进行比较
.PROBE
.TRAIN 9.766U 10M UIC
.FOUR 400Hz V(13)
* V(1)=OUT
* V(15)=Q
* V(7)= FLTR1
.PRINT TRAN V(1) V(15) V(7) V(13)
R1 15 7 4.7K
C1 7 0 47N IC=0
V1 4 0 PULSE  2.5 2.5 10N 10N 10N 5U 9.766U
V2 5 0 S IN 0 1.5 400
R4 5 0 1MEG
R5 7147K
C2 1 0 8.2N IC=0
EB1 6 0 Value={ IF ((V(5)-V(19)) > 0,2.5,-2.5 ) }
X2 18 0 8 11 10 XFMR-TAP Params: RATIO=.1
X4 10 0 2 SWITCH
V3 11 0 24
L1 18 13 10M
C3 13 0 1U
R6 13 0 200
X3 8 0 12 SWITCH
EB3 12 0 Value={ IF (V(14) > 0,10,0 ) }
EB4 2 0 Value={ IF (V(15) > 0,10,0 ) }
R7 13 16 200
X5 16 0 17 SWITCH
V4 17 0 PWL 0 10 3.125M 10 3.15M 0
R8 13 19 161K
R9 19 0 1.5K
C4 13 19 220P
X1 4 6 0 0 14 15 FFLOPZero
.END
```

图 7-10　(续)

图 7-10 中,输出电压使用 $R8$、$R9$ 和 $C4$ 来进行检测。使用 $C4$ 的目的,是要抵消输出滤波器两个极点中的一个。这里的比较器 EB1 将正弦波参考信号与功率级的输出进行比较,而不是像图 7-7 中那样与触发器的输出($V(7)$)进行比较。仿真结果如图 7-11所示。

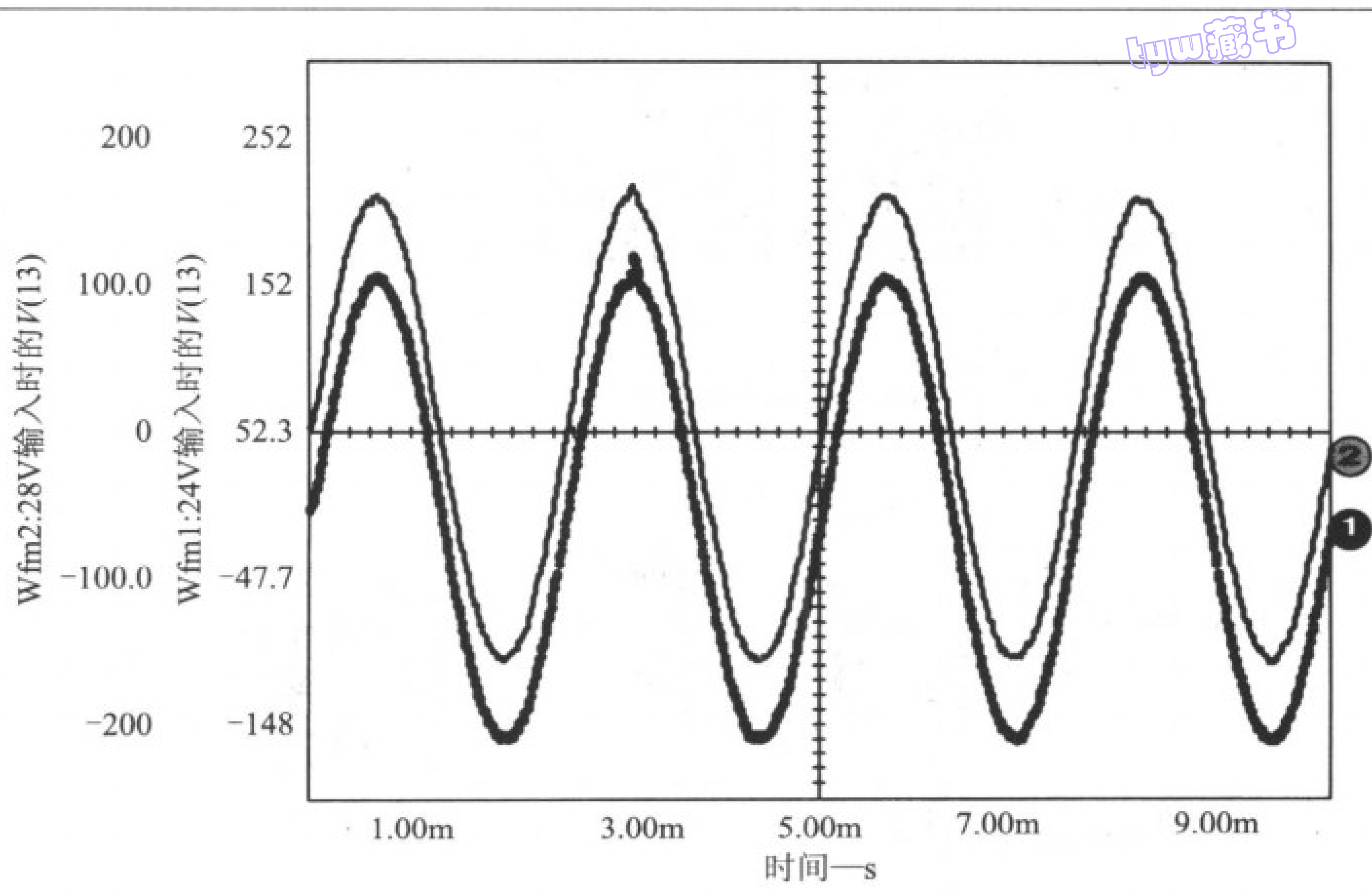


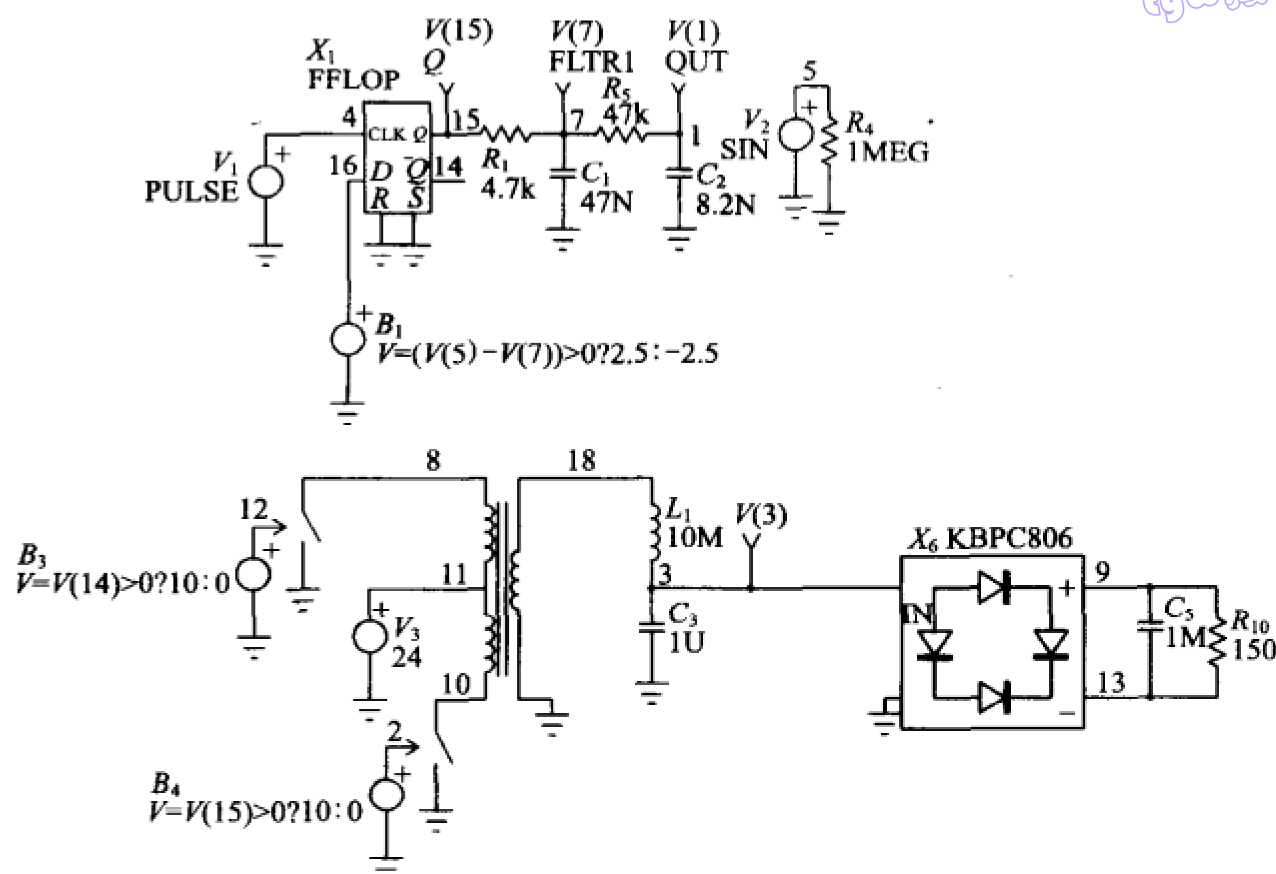
图 7-11 改进的推挽式变换器的输出

注意动态瞬态响应极大的改善，瞬态情况下的波形不再是高度畸变的了。还需注意，负载开关引起的尖峰变小很多，并且恢复得更快。结果也显示，电压调整率得到改善，能抵抗输入电压的变化。与前一个电路相同，新电路也针对 24V、28V 两种输入电压做了仿真。对于输出调整率和波形之一或者两者都很重要的应用，这个改进的电路很有用。

7.4 非线性负载的供电

DC-AC 变换器中一个最重要的问题是非线性负载，这种非线性负载通常是整流电路，它可以在大多数电源中见到，个人计算机中使用的电源就是最典型的例子。如果 DC-AC 变换器用做个人计算机的 UPS，那么电源的输入电路可能会包含一个简单的整流器和滤波器。图 7-12 所示的电路，用于展示原始电路（如图 7-7 所示）及改进电路（如图 7-10 所示）在给非线性负载供电时的行为。

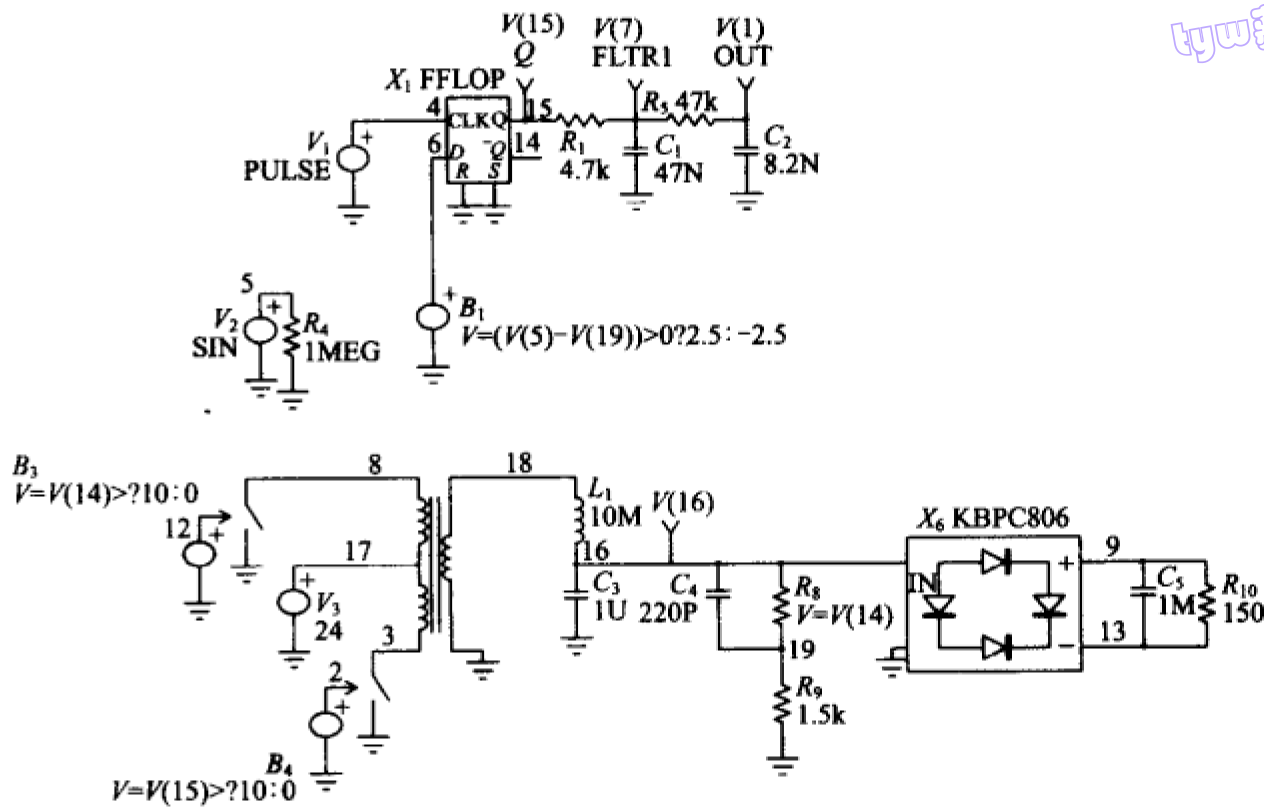
161~164




```
UPS3:非线性负载激励
. TRAN 9. 766U 10M UIC
. FOUR 400Hz V(13)
. PROBE
* V(1)=OUT
* V(15)=Q
* V(7)=FLTR 1
. PRINT TRAN V(1) V(15) V(7) V(3)
R1 15 7 4. 7K
C1 7 0 47N IC=0
V1 4 0 PULSE -2. 5 2. 5 10N 10N I0N 5U 9. 766U
V2 5 0 S IN 0 1. 5 400
R4 5 0 1MEG
R5 7 1 47K
C2 1 0 8. 2N IC=0
EB1 6 0 Value={ IF ((V(5)-V(7)) > 0,2. 5,-2. 5 ) }
X2 18 0 8 11 10 XFMR-TAP Params: RATIO=. 1
X4 10 0 2 SWITCH
V3 11 0 24
L1 18 3 10M
C3 3 0 1U
X3 8 0 12 SWITCH
EB3 12 0 Value={ IF (V(14)> 0, 10, 0)}
EB4 2 0 Value={ IF (V(15) > 0 10,0)}
X6 3 0 9 13 KBPC806
C5 9 13 1M IC=140
R10 9 13 150
X1 4 6 0 0 14 15 FFLOPZero
. END
```


(a) 推挽式变换器驱动非线性负载时的原理图及网表类似图 7-7 的原始配置

图 7-12




```
UPS4:非线性负激励
. TRAN 9. 766U 10M UIC
. FOUR 400Hz V(13)
. PROBE
* V(1)=OUT
* V(15)=Q
* V(7)=FLTR1
. PRINT TRAN V(1) V(15) V(7) V(3)
R1 15 7 4. 7K
C1 7 0 47N IC=0
V1 4 0 PULSE -2. 5 2. 5 10N 10N I0N 5U 9. 766U
V2 5 0 SIN 0 1. 5 400
R4 5 0 1MEG
R5 7 1 47K
C2 1 0 8. 2N IC=0
EB1 6 0 Value={ IF ((V(5)-V(19)) > 0,2. 5,-2. 5 ) }
X2 18 0 8 11 10 XFMR-TAP Params: RATIO=. 1
X4 10 0 2 SWITCH
V3 11 0 24
L1 18 3 10M
C3 3 0 1U
X3 8 0 12 SWITCH
EB3 12 0 Value={ IF (V(14)> 0, 10, )0}
EB4 2 0 Value={ IF (V(15) > 0, 10,0)}
R8 3 19 161K
R9 19 0 1. 5K
C4 3 19 220P
X6 3 0 9 13 KBPC806
C5 9 13 1M IC=140
R10 9 13 150
X1 4 6 0 0 14 15 FFLOPZero
. END
```

(b) 推挽式变换器驱动非线性负载时的原理图及网表类似图 7-10 的改进配置

图 7-12 （续）

图 7-13 中,顶部的轨迹显示的是我们作了改进的电路的结果;而底部的轨迹显示的则是原始电路的结果。两个仿真所得的输出波峰幅值相同,由于非线性负载的高电流需求,这个幅值降低到了 142V。两个电路的主要差别在于输出电压的波形,除波峰变平之外,改进电路在整个波形范围内维持了正弦波的形状;而原始电路产生的则是方波,因为除波峰区域外,其余的波形都处于无负载状态。最终结果的主要差别在于有效值不同,一个是 108V,另外一个是 127V,原始电路较大的电压有效值,很容易在负载时引起变压器饱和,此外,较大的电压有效值也容易使那些对负载有效值较敏感的部件承受应力。

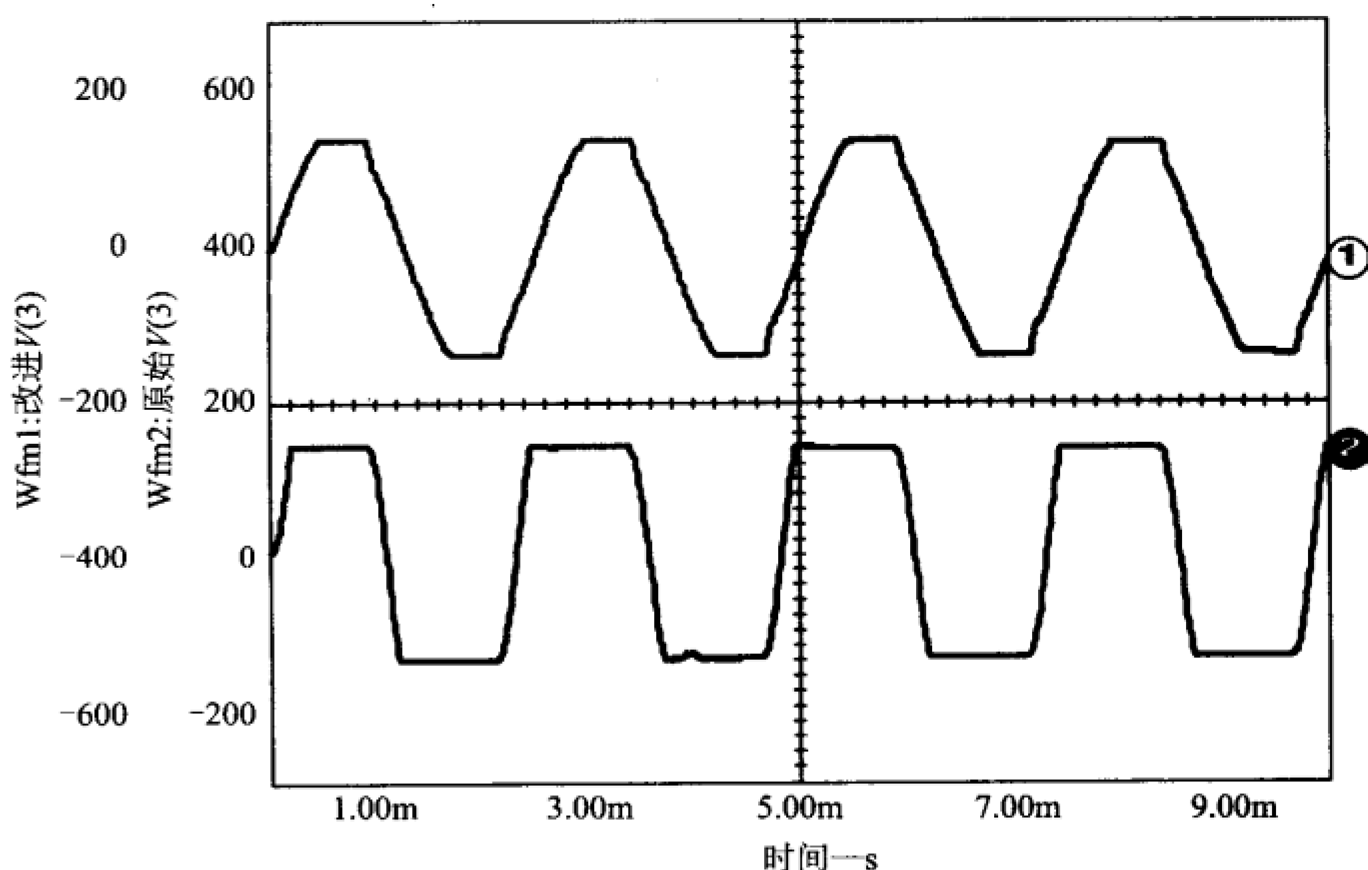
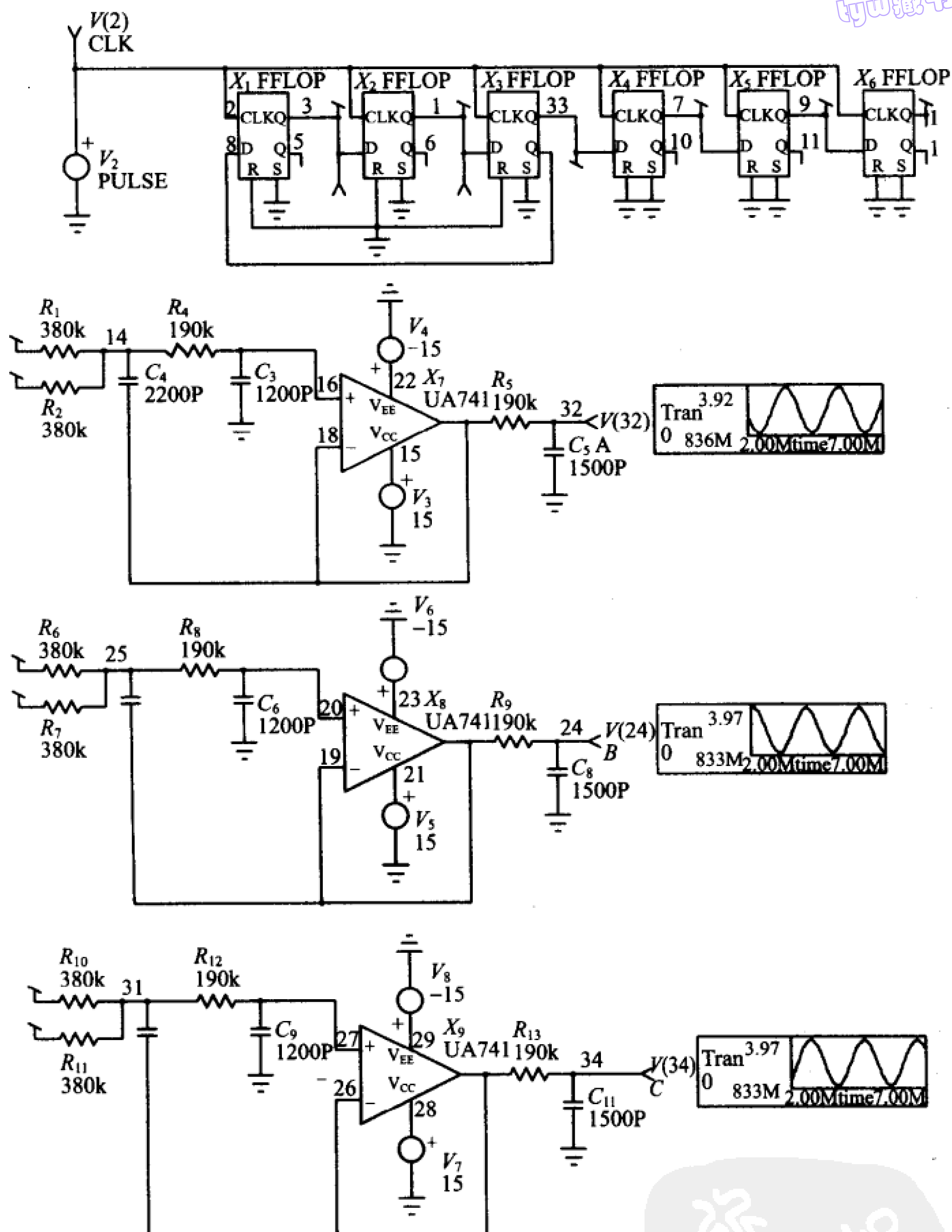


图 7-13 图 7-12b(波形 1)和图 7-12a(波形 2)中电路的仿真结果

7.5 三相正弦参考信号

167

图 7-14 展示了一个利用混合模式仿真技术实现三相正弦波参考信号的电路实例。它利用一个 6 级移位寄存器,来产生三个精确互差 120°的准方波信号,每个信号的导通角都是 120°。120°准方波波形具有不含 3 次谐波的优点,每个准方波信号由一个 2 阶有源低通滤波器进行滤波,准方波信号本身是通过对两个移相 60°的方波信号取平均得到的。




```
3PHASE:三相正弦波信号
.PROBE
.TRAN 1U 7M; UIC
.FOUR 500Hz V(32)
* V(3)=Q1
* V(1)=Q2
* V(2)=CLK
* V(32)=A
* V(24)=B
```

图 7-14　三相正弦波参考信号的原理图及网表

```
* V(30)=C
.PRINT TRAN V(3) V(1) V(2) V(32)
.PRINT TRAN V(24) V(30) V(33)
V4 22 0 DC=-15
X6 2 9 0 0 12 13 FFLOPFive
V5 21 0 DC=15
C3 16 0 1200P
X7 18 16 18 15 22 UA741
R1 3 14 380K
V6 23 0 DC=-15
X8 19 20 19 21 23 UA741
C4 14 18 2200P
R2 1 14 380K
V7 28 0 DC=15
X9 26 27 26 28 29 UA741
C5 32 0 1500P
V8 29 0 DC=-15
C6 20 0 1200P
R4 14 16 190K
C7 25 19 2200P
R5 18 32 190K
C8 24 0 1500P
R6 33 25 380K
C9 27 0 1200P
R7 7 25 380K
R8 25 20 190K
R9 19 24 190K
X1 2 8 0 0 5 3 FFLOPFive
R10 9 31 380K
X2 2 3 0 0 6 1 FFLOPFive
R11 13 31 380K
X3 2 1 0 0 8 33 FFLOPFive
C10 31 26 2200P
R12 31 27 190K
X4 2 33 0 0 10 7 FFLOPFive
V2 2 0 PULSE 0 5 100N 10N 10N 100U 333.33U
C11 30 0 1500P
R13 26 30 190K
V3 15 0 DC=15
X5 2 7 0 0 11 9 FFLOPFive
.END
```

169

图 7-14 （续）

图 7-15 所示为输出文件的傅里叶分析结果。注意，由于是准方波波形，因此第一个主要谐波是 5 次谐波。采用阶数更高的有源滤波器（可以降低现有滤波器的转角频率），或者用更加复杂的波形替代准方波来消除多个谐波，都可以进一步降低正弦波输出的畸变。

瞬态响应的傅里叶分量 $V(32)$

DC=2.475499E+00

谐波次数 NO	频率 (Hz)	傅里叶分量	归一化分量	相位(度)	归一化相位(度)
1	5.000E+02	1.430E+00	1.000E+00	2.003E+01	0.000E+00
2	1.000E+03	1.102E−03	7.704E−04	8.055E+01	4.049E+01
3	1.500E+03	3.476E−04	2.430E−04	1.483E+02	8.822E+01
4	2.000E+03	8.351E−04	5.839E−04	−9.185E+01	−1.720E+02
5	2.500E+03	4.363E−03	3.051E−03	−3.703E+00	−1.038E+02
6	3.000E+03	4.820E−04	3.370E−04	1.227E+02	2.568E+00
7	3.500E+03	4.187E−03	2.928E−03	−7.488E+01	−2.151E+02
8	4.000E+03	7.734E−04	5.408E−04	8.985E+01	−7.038E+01
9	4.500E+03	3.807E−04	2.662E−04	1.590E+02	−2.129E+01

总谐波畸变=4.398894E−01 百分值

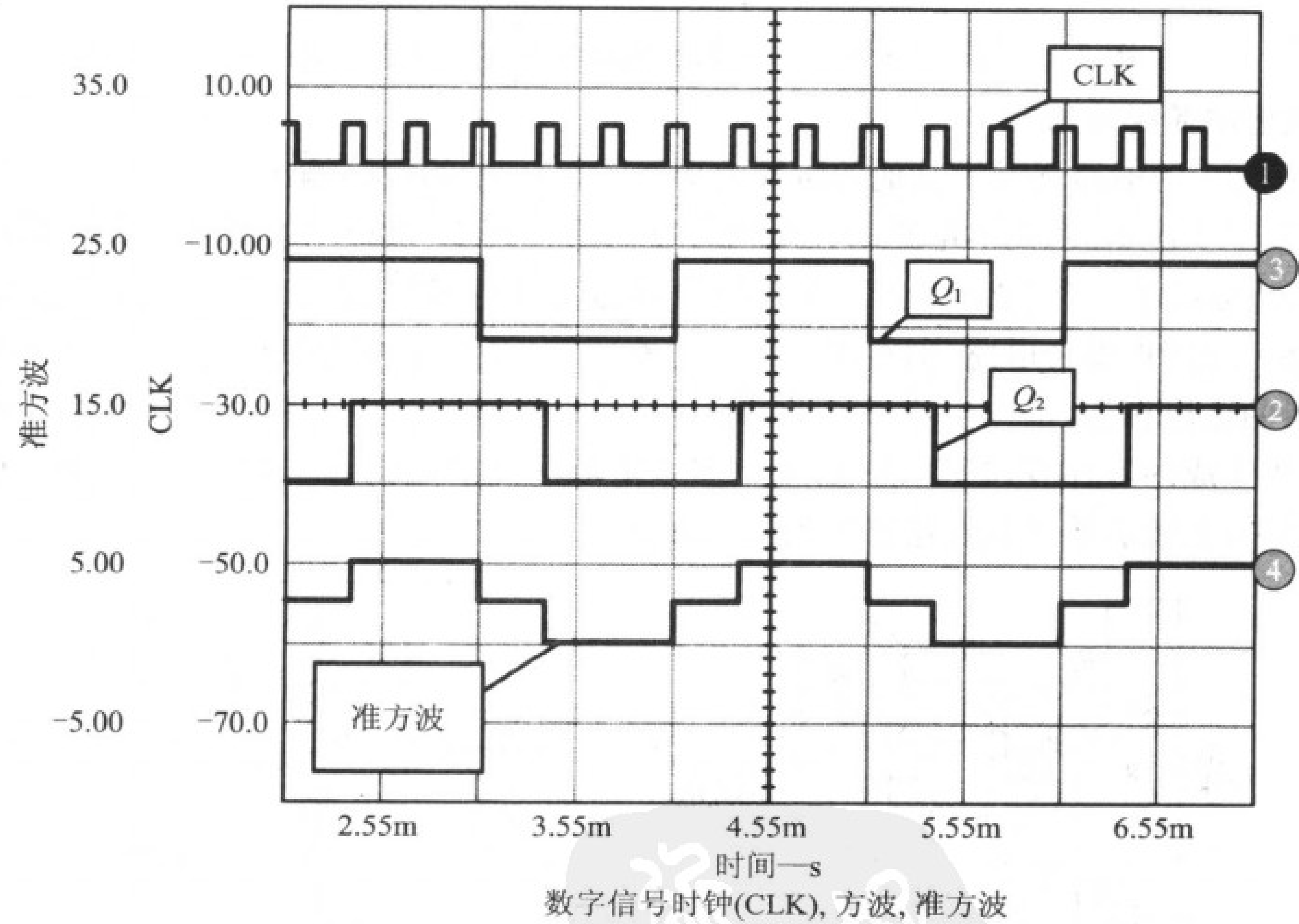


图 7-15 三相中某一相的傅里叶分析结果(顶部)及数字信号(底部)

设置滤波器时必须小心，因为元件参数容差很容易改变各相之间的相位角。Monte Carlo 仿真可用以分析元件参数容差对正弦波输出相位(和幅值)的影响。滤波所得的正弦波输出如图 7-16 所示。

170

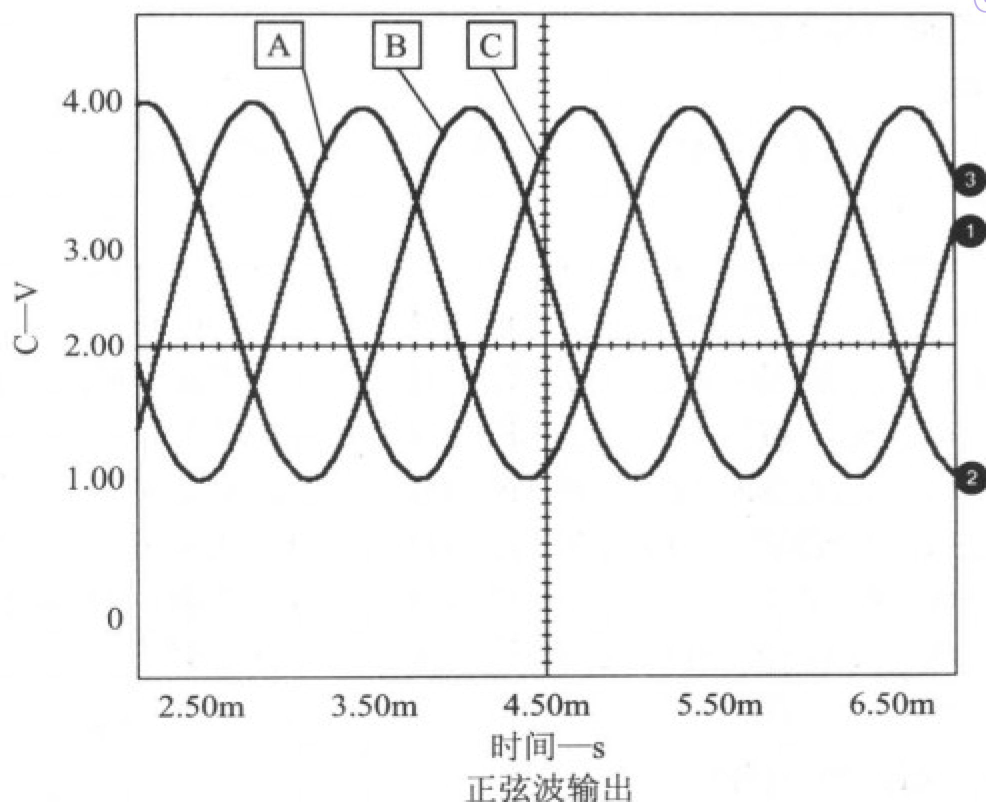


图 7-16　图 7-14 所示的三相正弦波参考信号电路的输出结果

改进的阶梯波形

图 7-17 的电路展示了其他的阶梯波形。图 7-14 中的电路输出 120°导通角的准方波，消除了 3 次谐波；而本电路的波形则可以消除直到 11 次的所有谐波。其中的电阻 R_1 到 R_5 形成了一个“廉价”的 D/A 转换器，而运放电路则被配置成一个带通滤波器。该电路可以用作参考电路，但在功率级中也有广泛应用，用在功率级时，通常是将几个变压器的输出相加，以产生阶梯波形，其中的每个变压器都由单独的移相功率变换器驱动，所生成的阶梯波如图 7-18 所示。图中上部的波形是仿真结果，底部的波形则是实测结果，滤波后的正弦波输出如图 7-19 所示。

171

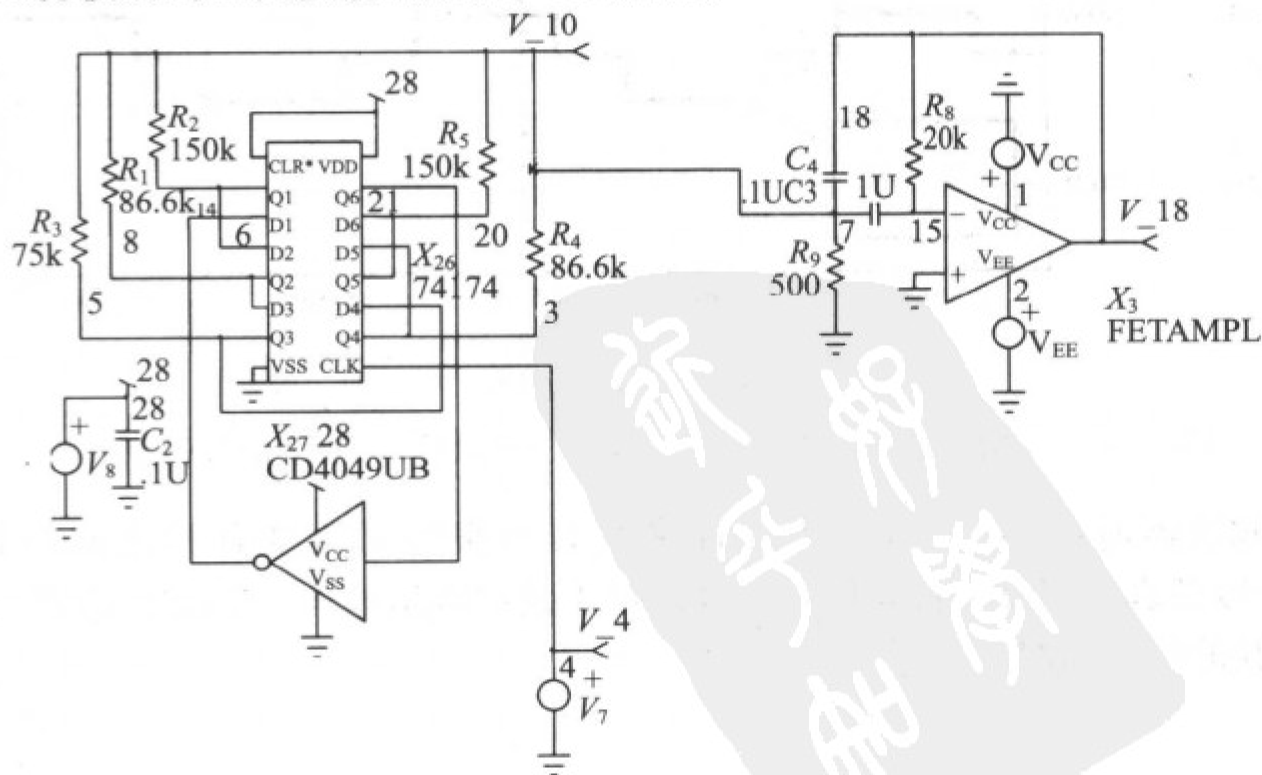


图 7-17　改进的阶梯波电路的原理图及网表

```
STAIR SINE.CIR
.TRAN 1u 10m 5m UIC
.FOUR 500 v(18)
.PROBE
C2 28 0.1U
VCC 1 0 DC=15
VEE 2 0 DC=-15
C3 15 7.1U
R1 7 8 86.6K
C4 7 18.1U
R2 7 14 150K
V7 4 0 PULSE 0 5 0.1U .1U 83.33U 166.66U
R3 7 5 75K
V8 28 0 PULSE 0 5
R4 7 3 86.6K
R5 7 20 150K
X26 28 14 6 14 8 8 5 0 4 3 5 20 3 20 21 28 74174
R8 15 18 20K
X27 21 6 28 0 CD4049UB
R9 7 0 500
X3 15 0 18 1 2 FETAMPL Params: GAIN= 1k FT= 1meg VOS= 1m
.END
```

172

图 7-17 (续)

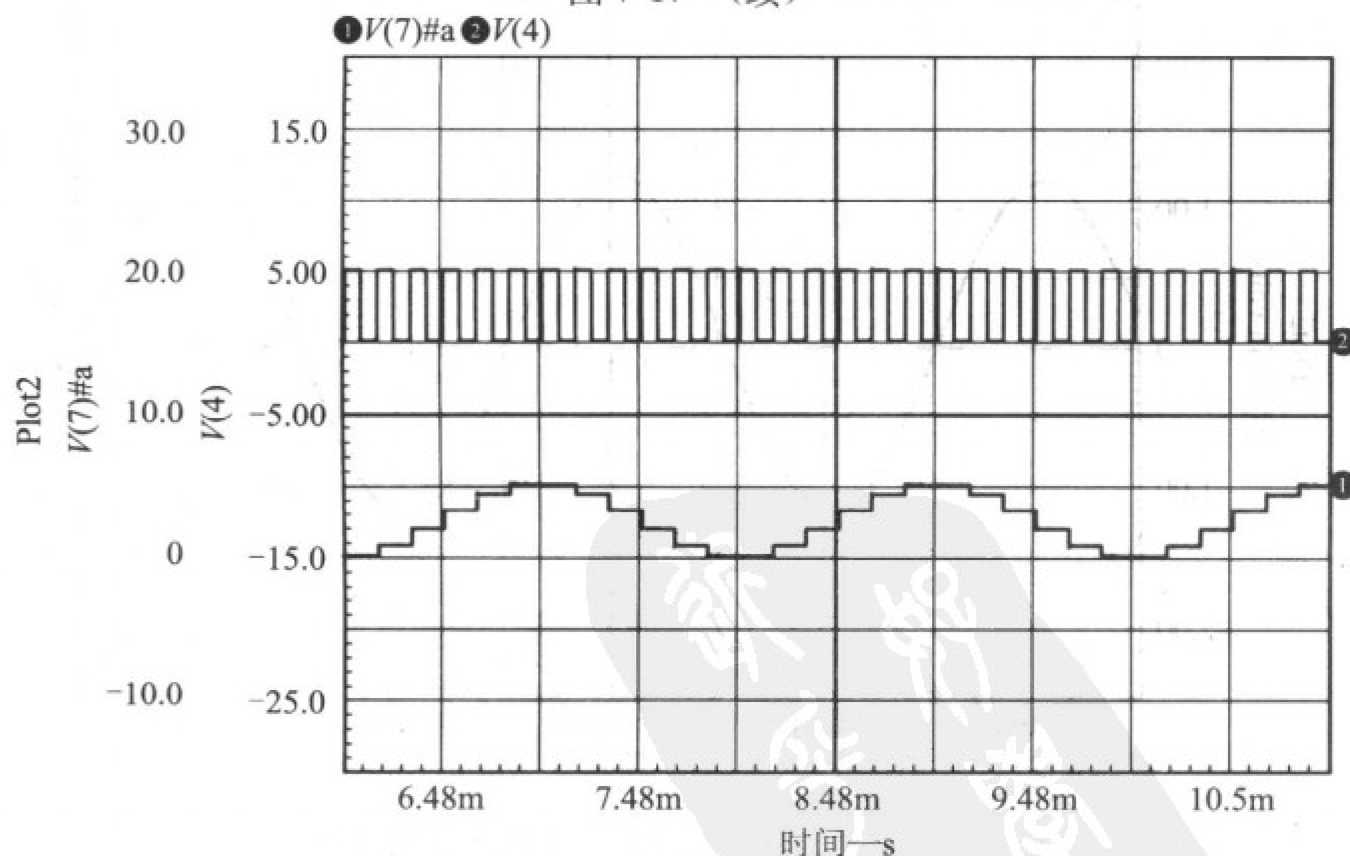
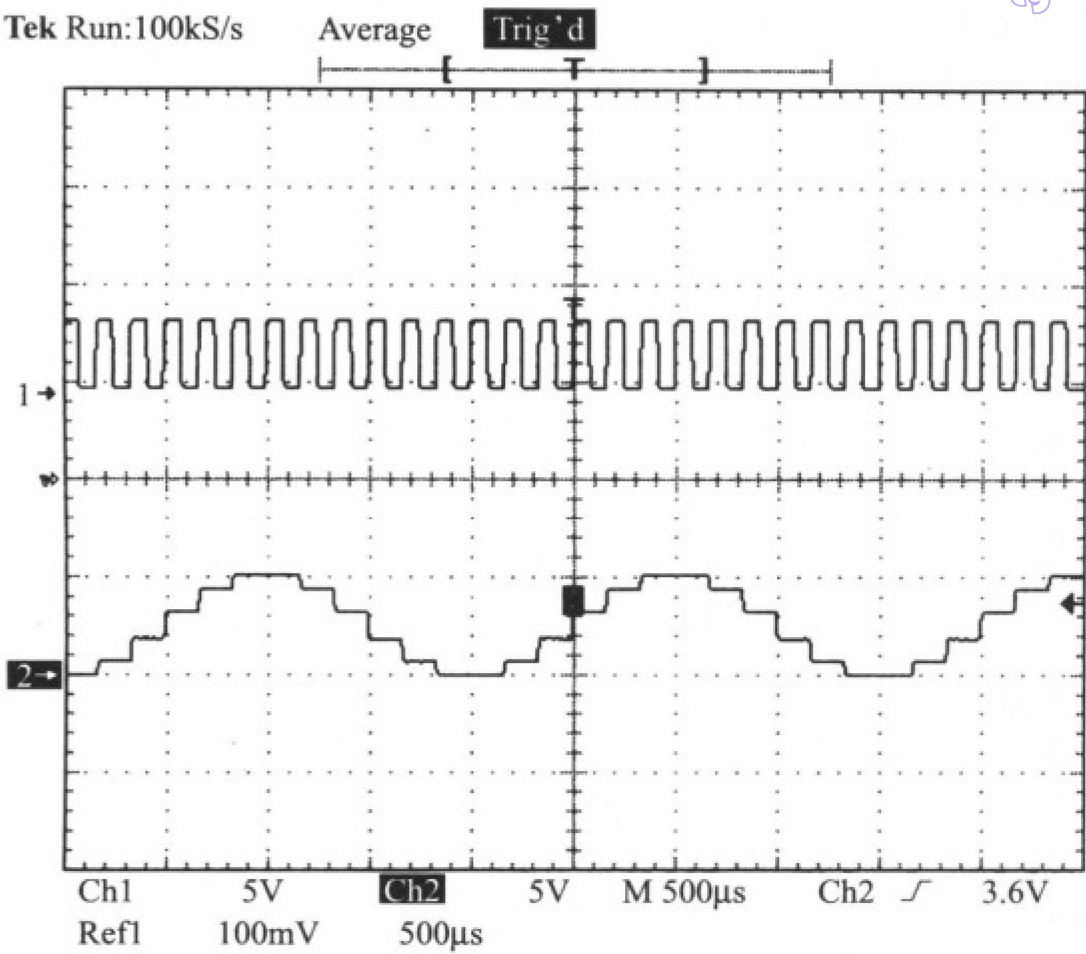


图 7-18 实测及仿真的未滤波输出(节点 7 断开滤波器连接)



173

图 7-18 （续）

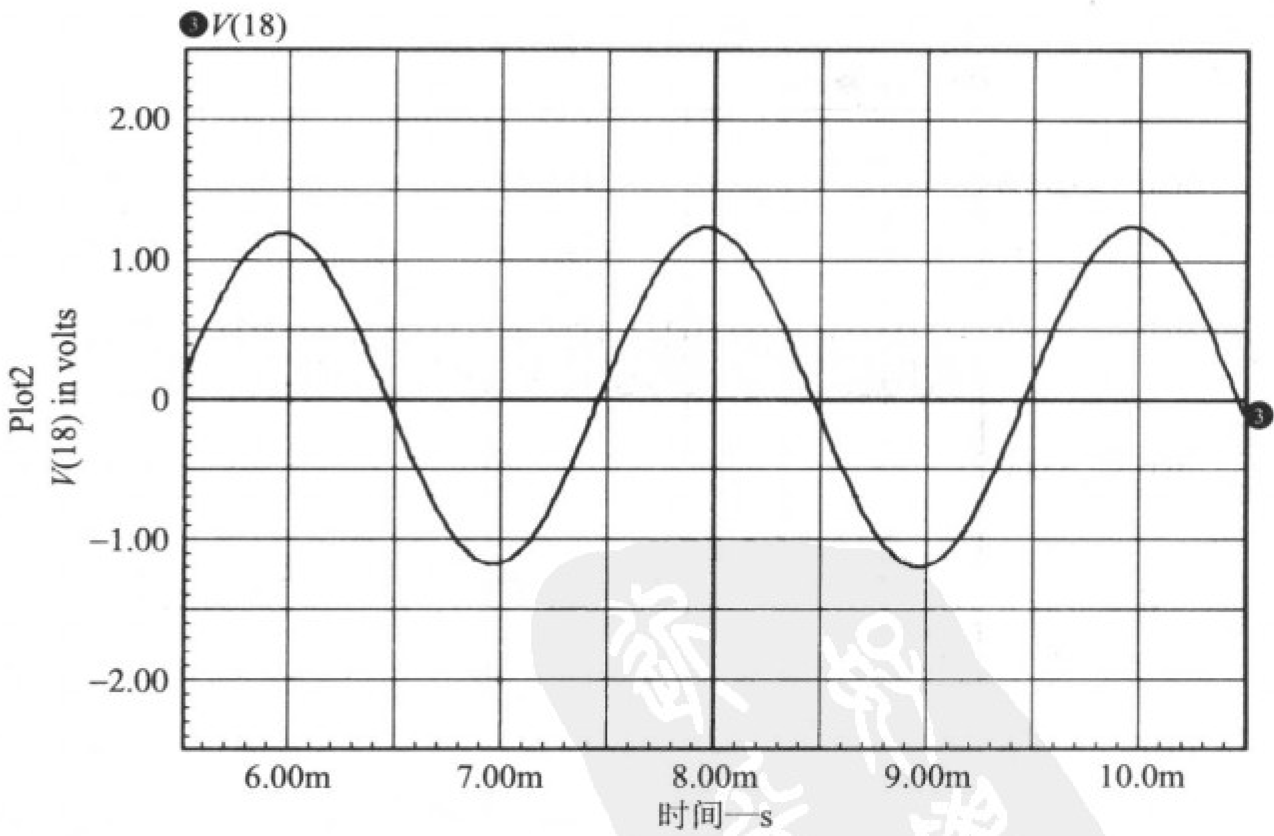
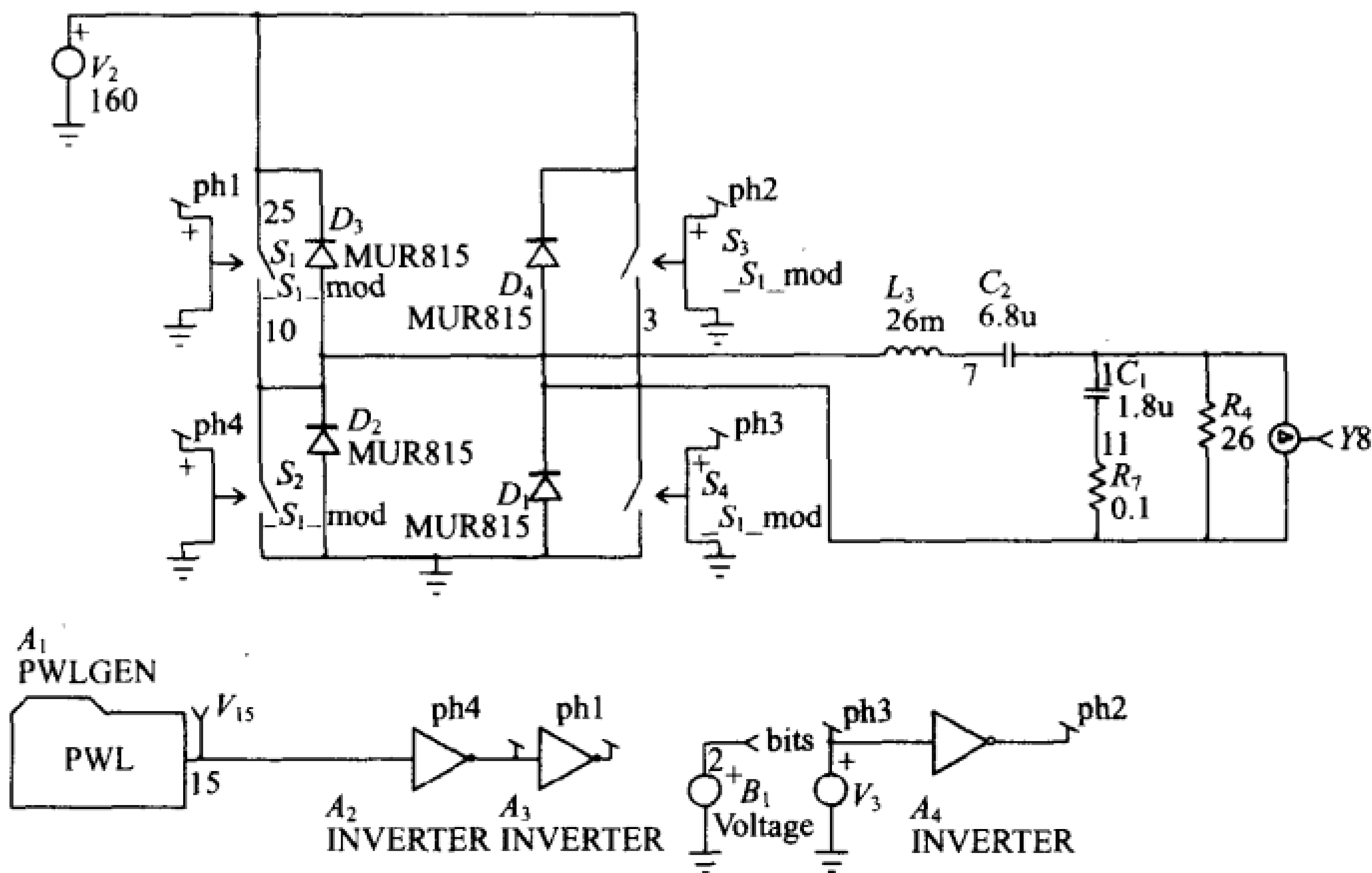


图 7-19 滤波后的输出(节点 7 接上滤波器)

7.6 谐波中和的全桥逆变器

有许多其他的电路配置和位模式，也可以极大地降低功率队列的谐波含量。图 7-20 所示的电路原理图展示的是一个全波全桥电路，它可以使 9 次以下谐波的含量最小化。在该电路中，利用了一个 XSPICE PWLGEN 模型来仿真 ROM 中的内容，PWLGEN 模型从构成一个连续 PWL 语句的文本文件中读取数据，该模型使得波形可以不断重复（如图 7-21 所示），虽然这在本例的情况下不算优点，不过 PWLGEN 模型有一个好处，就是它可以产生任意形状的波形，而图 7-5 所示的状态机模型则只限于产生 1 或 0 的数值。PSpice 支持“点”存储在文件中的循环 PWL 语句，例如在网表中看到的“V3 5 0 PWL REPEAT FOREVER FILE DATA1. TAB ENDREPEAT”。输出开关（通常是 MOSFET 或 IGBT）采用开关来模拟，以简化和加速仿真。对一个全桥逆变器样机进行测量，以便同仿真结果进行比较，还对样机进行了谱分析，结果如图 7-22 所示。 174




```
64 Sample Sine Inverter 2. cir— PSPICE Netlist
.TRAN .5u 30m 10m 1u
.OPTIONS ITL1=500 ITL4=500 GMIN=1N RELTOL=.01
.FOUR 400 v(1,3)
.PROBE
S1 25 10 ph1 0 _S1_mod
.MODEL _S1_mod VSWITCH VT=3 VH=.1 RON=.02 ROFF=1meg
S2 10 0 ph4 0 _S1_mod
S3 25 3 ph2 0 _S1_mod
S4 3 0 ph3 0 _S1_mod
X2 15 ph4 INVD
X3 ph4 ph1 INVD
X4 ph3 ph2 INVD
```

图 7-20 谐波中和的全桥逆变器电路原理图及网表（XSPICE 和 PSpice 版）

```
Rph1 ph1 0 1G
Rph4 ph4 0 1G
Rph2 ph2 0 1G
L3 10 7 26m
C1 1 11 1.8u
D 1 0 3 MUR815
R4 1 3 26
VPWL 15 0 PWL REPEAT FOREVER FILE 64s.txt ENDREPEAT
V2 25 0 DC=160
R7 11 3.1
D2 0 10 MUR815
D3 10 25 MUR815
D4 3 25 MUR815
EB1 BITS 0 Value=(V(10,3)
RBITS BITS 0 1G
V3 ph3 0 PULSE 0 5 0 .1u .1u 1.25m 2.5m
C2 7 1 6.8u
.END
64 Sample Sine Inverter 2.cir- XSPICE Netlist
.TRAN .5u 30m 10m 10u UIC
.FOUR 400 v(1,3)
.OPTIONS abstol=1E-8 itl4=1000 method=TRAP
.OPTIONS gmin=10n reltol=0.005
.PRINT TRAN V 15
.PRINT TRAN bits
.PRINT TRAN Y8
S1 25 10 ph1 0 _S1_mod
.MODEL _S1_mod SW VT=3 VH=.1 RON=.02 ROFF=1meg
S2 10 0 ph4 0 _S1_mod
S3 25 3 ph2 0 _S1_mod
S4 3 0 ph3 0 _S1_mod
A2 15 Din ph4_Dout INVERTERA2
A3 ph4_Din ph1_Dout INVERTERA3
A4 ph3_Din ph2_Dout INVERTERA4
L3 10 7 26m
C1 1 11 1.8u
D 1 0 3 MUR815
R4 1 3 26
A1 15 PWLGENA1
.MODEL PWLGENA1 vsrc_pwl( input_file=64s.txt repeat=TRUE)
V2 25 0 DC=160
R7 11 3.1
D2 0 10 MUR815
D3 10 25 MUR815
D4 3 25 MUR815
B1 2 0 V=v(10,3)
V3 ph3 0 PULSE 0 5 0 .1u .1u 1.25m 2.5m
C2 7 1 6.8u
.END
```

图 7-20 （续）

瞬态响应的傅里叶分量 V(1,3)

DC ＝－1.955657E-03

谐波次数	频率	傅里叶分量	归一化分量	相位(度)	归一化相位(度)
1	4.000E＋02	1.620E＋02	1.000E＋00	－6.901E＋00	0.000E＋00
2	8.000E＋02	9.838E－02	6.072E－04	－2.742E＋01	－1.362E＋01
3	1.200E＋03	2.878E－01	1.776E－03	1.033E＋02	1.240E＋02
4	1.600E＋03	7.250E－02	4.475E－04	－1.498E＋02	－1.222E＋02
5	2.000E＋03	1.002E－01	6.185E－04	6.752E＋01	1.020E＋02
6	2.400E＋03	4.970E－02	3.068E－04	1.647E＋02	2.061E＋02
7	2.800E＋03	6.924E－02	4.274E－04	8.369E＋01	1.320E＋02
8	3.200E＋03	2.986E－02	1.843E－04	1.192E＋02	1.744E＋02
9	3.600E＋03	1.042E－01	6.434E－04	－6.238E＋01	－2.784E－01

总谐波畸变＝2.197904E-01 百分值

图 7-21 图 7-20 中的全桥逆变器的傅里叶分析结果与波形图

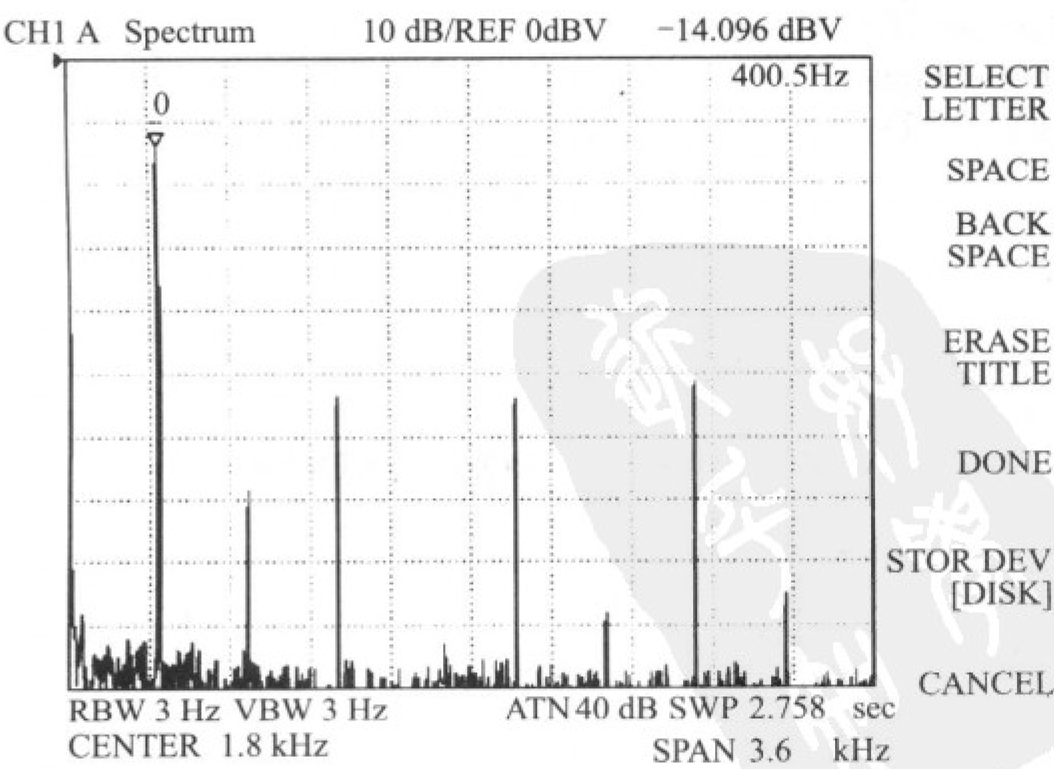
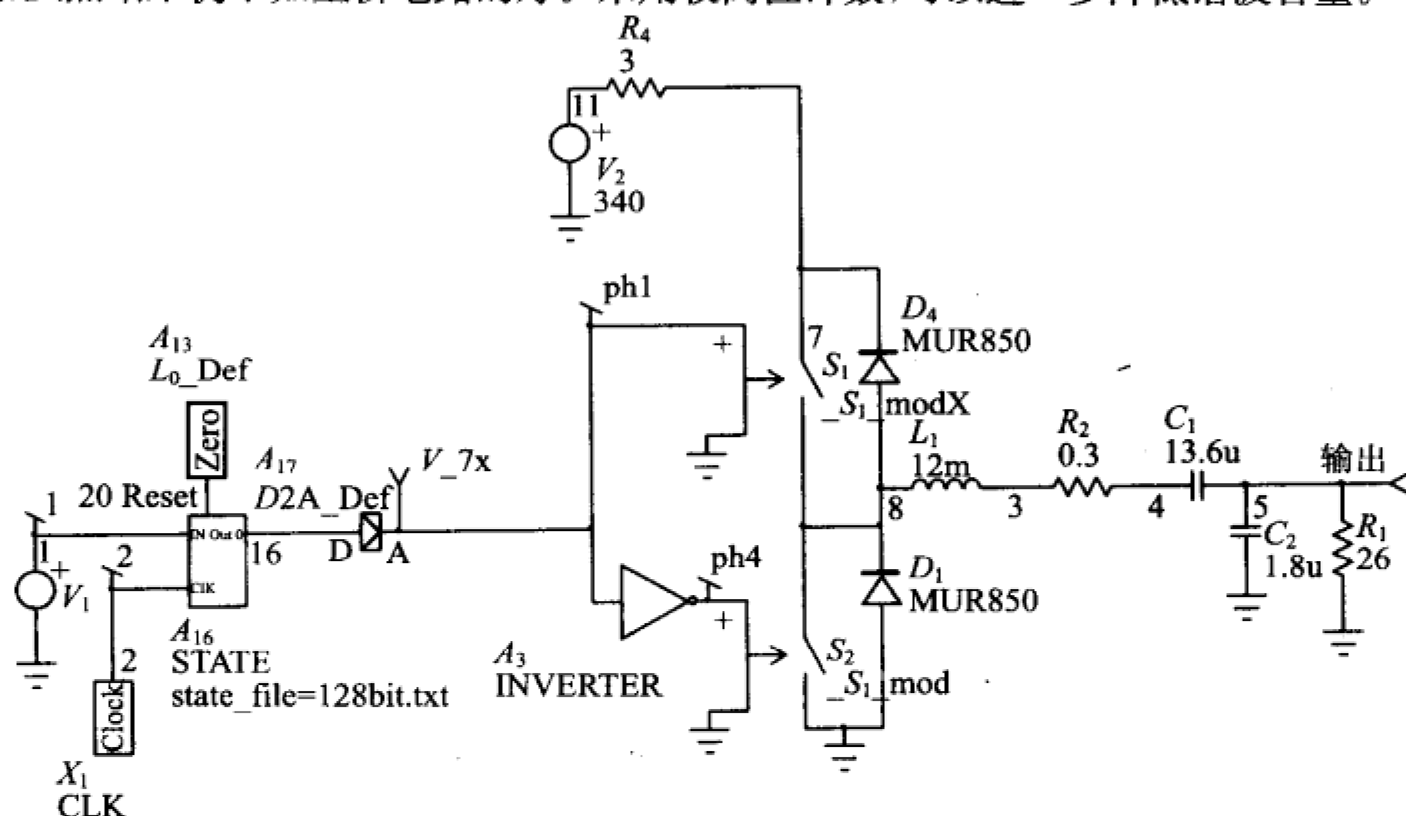


图 7-22 图 7-20 中的全桥逆变器的谱分析结果

7.7　谐波中和的半桥逆变器

同样,图7-23所示半桥配置的电路也可以消除许多谐波,采用128位的数字模式,3次、5次、7次谐波中的大部分都可以得到最小化(如图7-24所示),然而,9次谐波要比全桥配置的情况大得多,甚至比方波的还要大,幸运的是,9次谐波可以很容易由输出滤波器最小化,虽然结果仍不如全桥电路的好。采用较高位计数,可以进一步降低谐波含量。

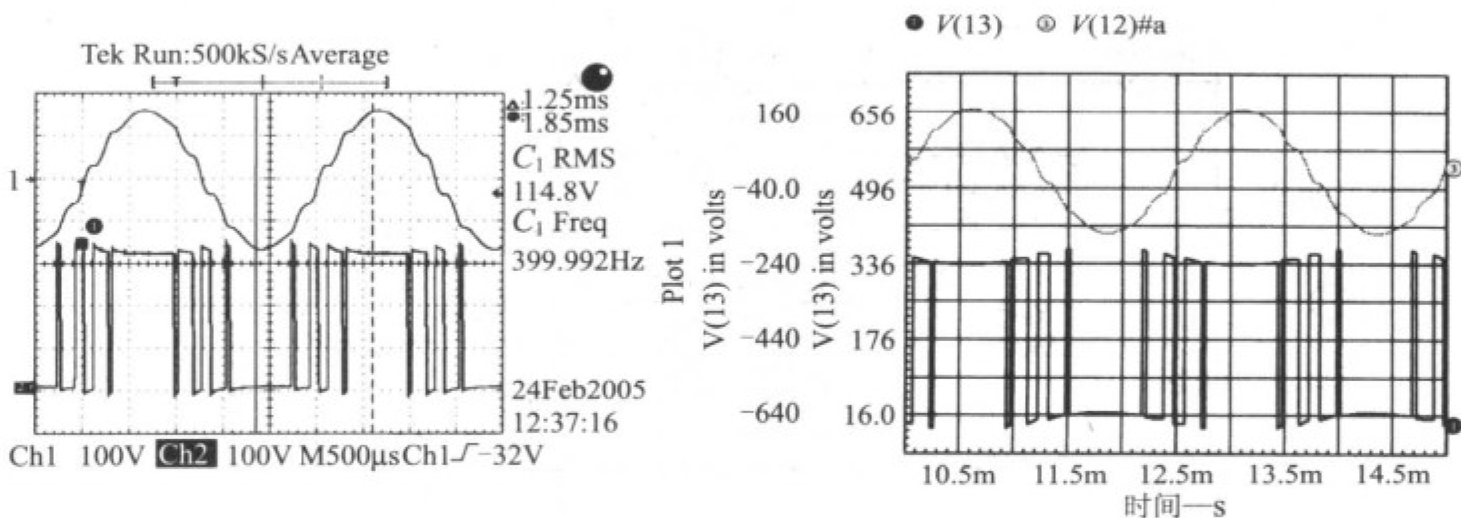



```
128位半桥
.TRAIN .5u 15m 10m 1u UIC
.FOUR 400 v(5) v(8)
.OPTIONS abstol= 1E-8 itl4= 1000 method=TRAP
.OPTIONS gmin=1E-9 icstep=40
.PRINT TRAN output
.PRINT TRAN V_7x
L1 8 4 25m
C1 4 5 6.8u
C2 5 0 1.8u
R1 5 0 2 6
X1 2 CLK Params: FREQ=51.2k DUTY=50
S1 7 8 ph 1 0 _S 1_mod
.MODEL _S 1_mod SW VT=3 VH=. 1 RON=.02 ROFF=1meg
V1 1 0 DC=0
S2 8 0 ph4 0 _S 1_mod
V2 11 0 DC=320
R4 1173
D2 0 8 MUR850
D3 8 7 MUR850
```

图7-23　谐波中和的半桥逆变器的电路原理图及网表

```
A3 phl_Din ph4_Dout INVERTERA1
A13 20 L0_DefA5
A17 [16] [ph1] D2A_DefA8
A16[1_Din] 2 20[16 ] STATEA20
.END
```

图 7-23 (续)



$V(5)$的傅里叶分析：

谐波次数：10，THD：0.929872 %，晶格尺寸：200，插补度：1

谐波	频率	量级	相位	归一化量级	归一化相位
0	0	0.000802049	0	0	0
1	400	69.0061	−6.8934	1	0
2	800	0.00413678	17.1877	5.99481e-005	24.0811
3	1200	0.152741	86.0766	0.00221344	92.97
4	1600	0.00195197	46.8701	2.8287e-005	53.7635
5	2000	0.0586701	76.1783	0.000850217	83.0717
6	2400	0.0015346	64.6708	2.22386e-005	71.5643
7	2800	0.0260316	−108.27	0.000377237	−101.38
8	3200	0.00110158	79.6249	1.59635e-005	86.5184
9	3600	0.61989	69.068	0.00898312	75.9614

图 7-24 图 7-23 中的半桥逆变器的傅里叶分析结果及波形图

半桥配置常用于三相无变压器的功率转换场合，全桥电路此时则无法使用。半桥配置通常也便宜得多，因为它仅使用一半数目的 MOSFET 和驱动。

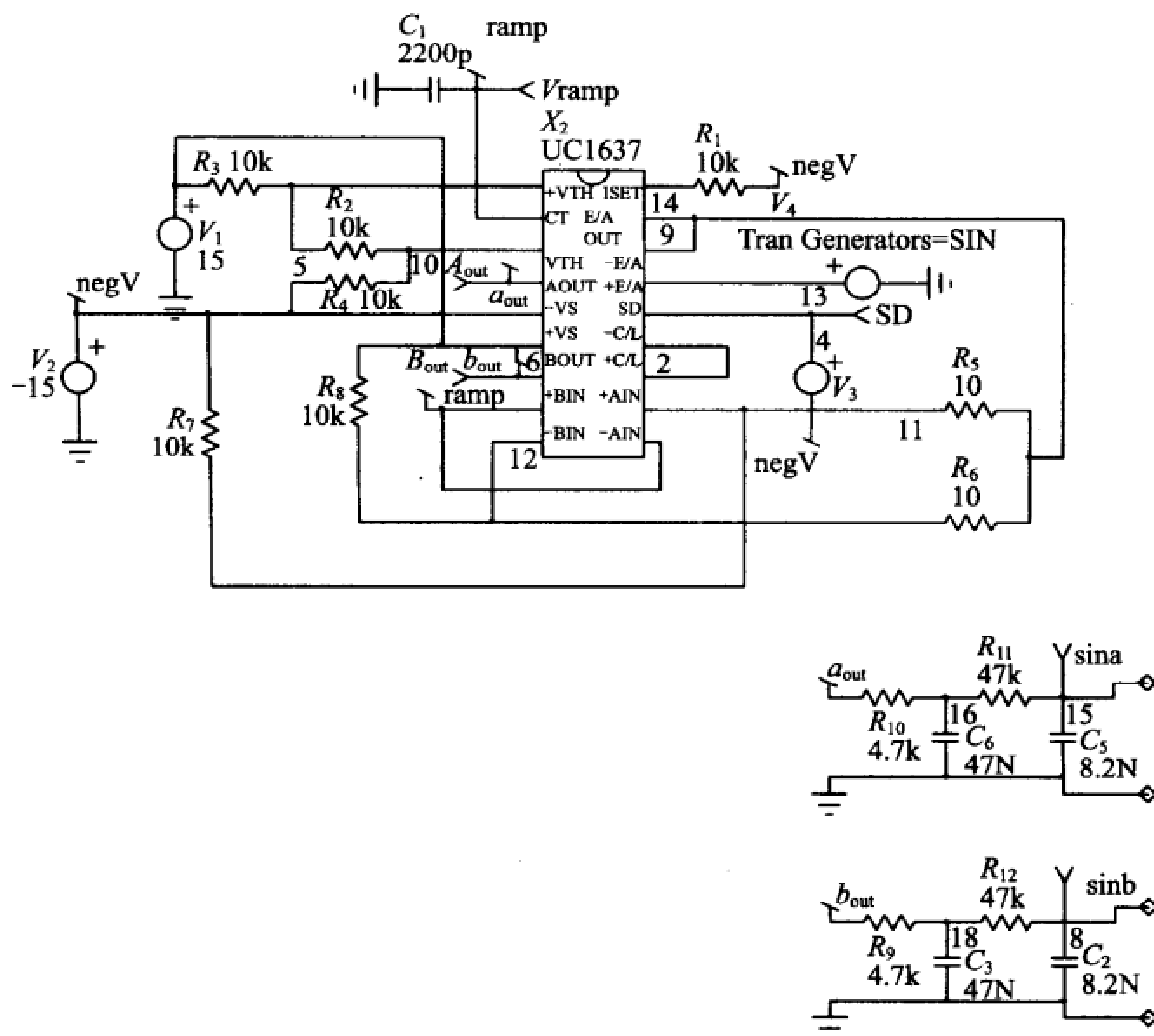
175
~
180

一般，通过控制半桥电路的 DC 输入电压来调节输出电压。

7.8 PWM 逆变器

PWM 逆变器将控制电压与一个在开关频率时的三角波进行比较，这个开关频率远高于基波输出频率。UC3637 之类的集成电路器件，可以为其提供所需的全部功能，包括防止上下桥臂开关重叠的变死区时间控制功能。PWM 控制器常用于马达控制，但也可以用于音响开关放大器、超声波以及 UPS 等应用。图 7-25 是一个简单的例子，

其仿真结果如图 7-26 所示，这个例子采用了极低的开关频率，其目的是为了让读者能够看清楚图形表示的开关输出结果。电路采用简单的两级 RC 滤波器对输出进行滤波，在特定应用中，输出可以采用 LC 滤波器，并采用 UC3637 来驱动功率级。




```
PWM Inverter. cir
. TRAN . 5u 15m 5m 1u UIC
. FOUR 400 v(15) v(16) v(15,bout)
. PROBE
* V(4) SD
* V(8) sinb
* V(15) sina
C2 8 0 8. 2N
R1 14 negV 10k
C1 0 ramp 2200p
V1 6 0 DC=15
V2 negV 0 DC=-15
R2 10 5 10k
R3 6 5 10k
R4 10 negV 10k
R5 11 9 10
R6 12 9 10
R7 11 negV 10k
```

图 7-25　PWM 逆变器的原理图及网表

```
R8 6 12 10k
V4 13 0 SIN 0 4.5 400
V3 4 negV PULSE 0 3m 150u
X2 5 ramp 10 aout negV 6 bout ramp 12 ramp 11 2 2 4 13 9 9 14 UC1637
R9 bout 18 4.7K
R12 18 8 47K
C3 18 0 47N
C5 15 0 8.2N
R10 aout 16 4.7K
R11 16 15 47K
C6 16 0 47N
.END
```

图 7-25 (续)

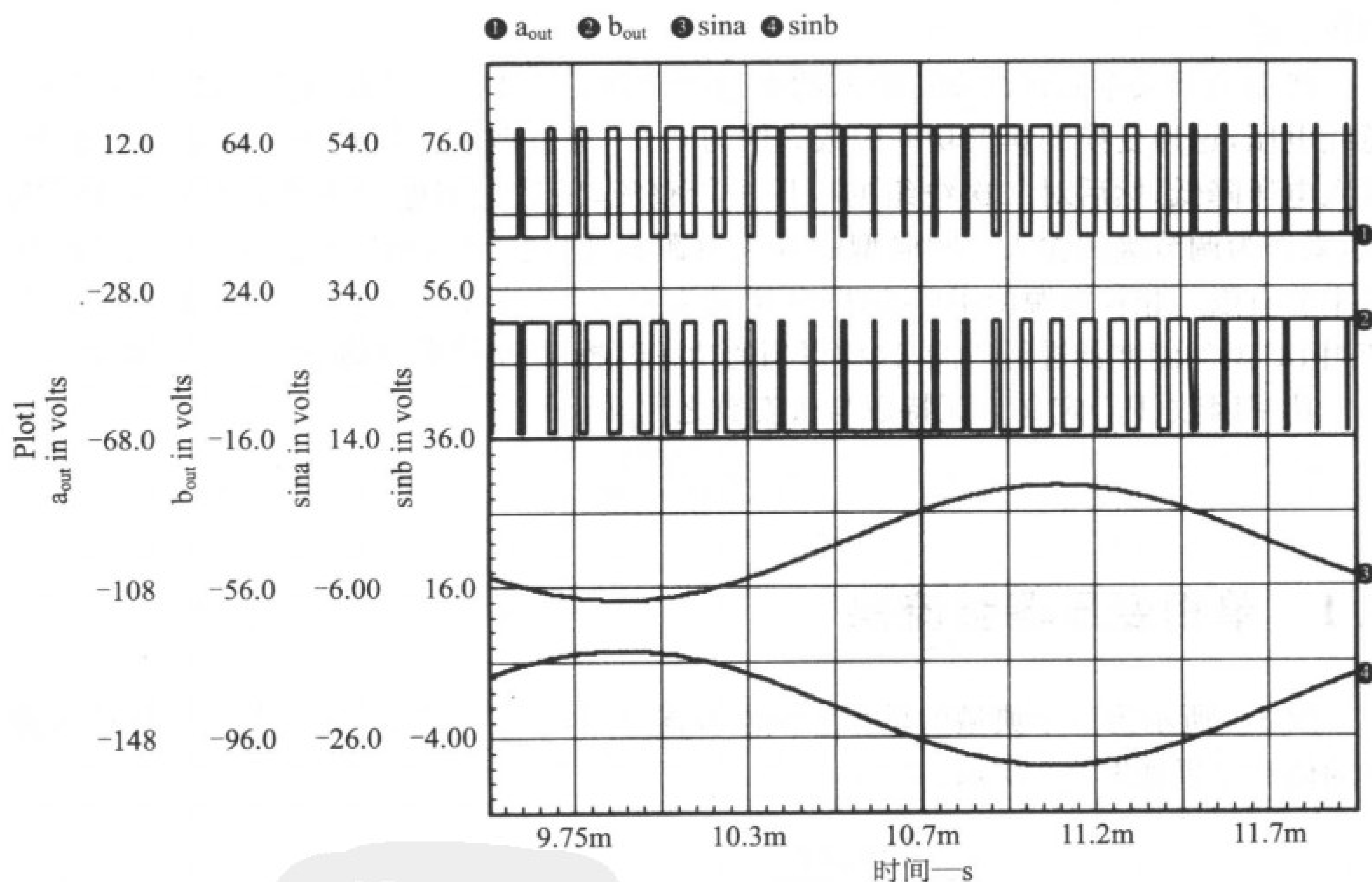


图 7-26 PWM 逆变器的仿真结果

PWM 放大器也可以作为复合器件出现，最近则常以单片 IC 器件的形式出现，在这些器件中，整个控制电路及输出级都包含在一个很小的封装中。这类器件的一个典型例子是 SA12 器件，它由 Apex 公司制造，Apex 公司也提供支持这类器件的 SPICE 模型。

第 8 章　功率因数校正

人们对功率因数校正(PFC)越来越感兴趣，事实上，欧盟已经制订了一个条例，即EN61000-3-2 电流谐波标准，该条例对出售到欧洲国家的许多产品的谐波含量及功率因数作出了限制。进行这种限制有几个重要原因：低功率因素导致效率低下，增加用电成本；更重要的是，许多设备深受谐波之害，电动机就是一个很好的例子，谐波会导致其过热；在三相电动机中，谐波会引起显著的中线电流，也将引起过热并最终导致电动机故障。

典型的开关电源往往先对输入功率进行整流，再用一个电容器滤波器以提供 DC 总线电压，这种变换的典型功率因数大约为 0.6。线性调压电源通常采用变压器将 AC 输入电压降低，然后对二次绕组的电压进行整流，最后利用电容器滤波器产生 DC 电压，来作为调节级的输入。同典型的开关电源相比，这个变压器对输入功率因数的改善十分有限。相控电源使用可控硅(SCR)或双向可控硅(triac)来控制输入角度，然后再使用 LC 型的滤波器进行滤波，这样得到的功率因数，甚至比典型的开关电源还要低。

功率因数(PF)定义为瓦特数与伏安数之比，即

$$PF = \frac{瓦特}{伏 \times 安}$$

8.1　单相变压器整流器

图 8-1 所示为一个典型的单相整流滤波器电路，其输入电流、输入电压以及输入功率的仿真结果如图 8-2 所示。

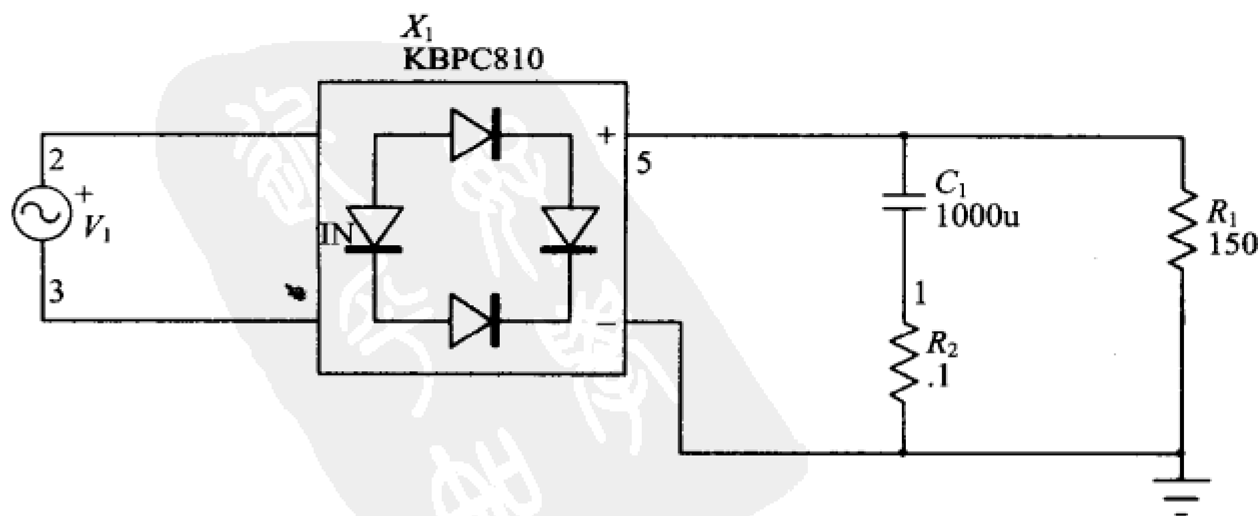


图 8-1　单相整流滤波器的原理图及网表

```
PFC1.Cir
.PROBE
.TRAN 10u 104m 54m .1m UIC
.FOUR 60 I(v 1 )
X1 2 1 4 0 KBPC810
V1 2 1 S IN 0 165 60
C1 4 3 1000uF IC = 100
R1 4 0 150
R2 3 0 0.1
.END
```

图 8-1 （续）

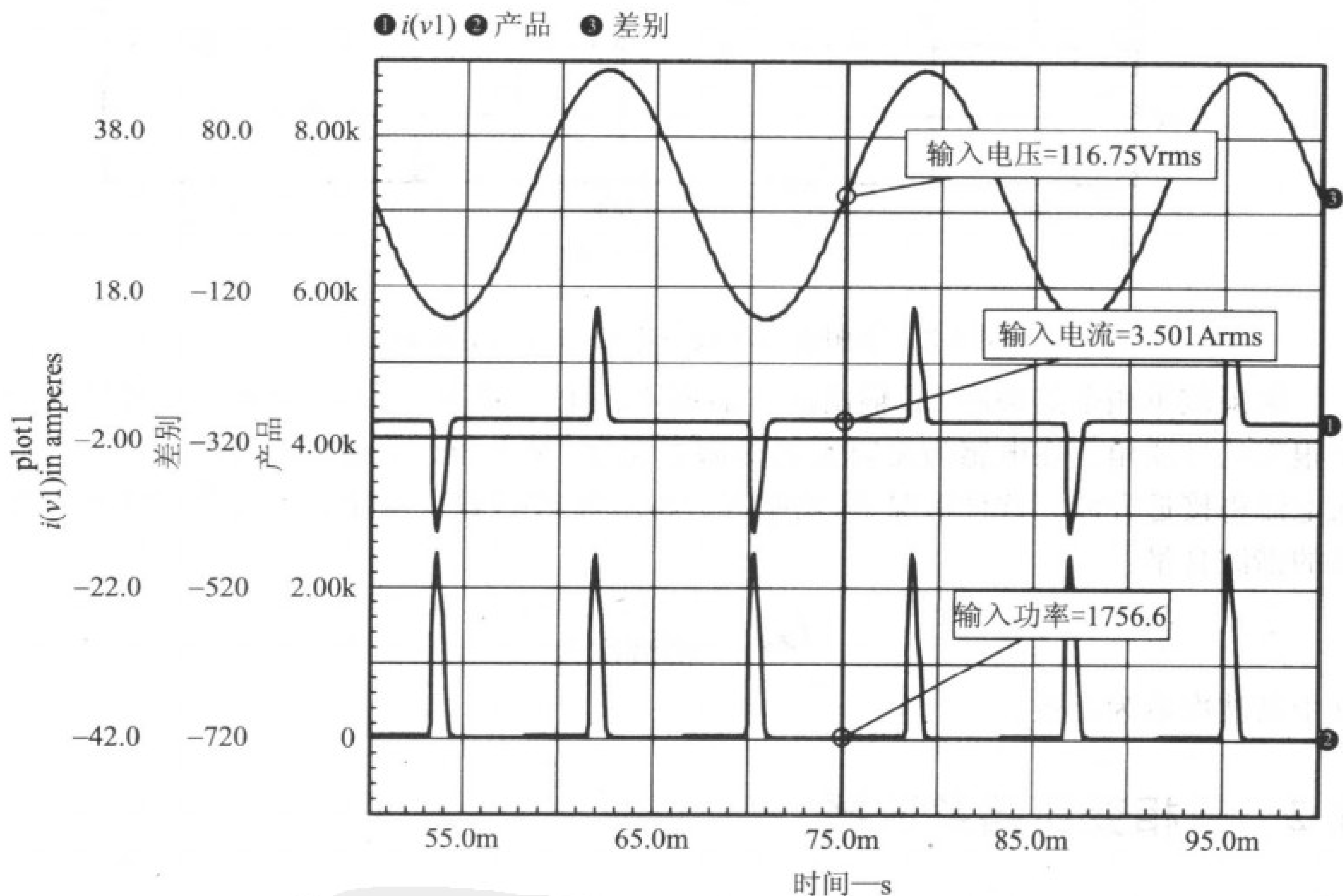


图 8-2 单相整流滤波器电路的相关波形

在本例中，功率因数计算为：

$$PF = \frac{175.45}{3.501 \times 116.75} = 0.429$$

功率因数极大地依赖于输入源阻抗及输出电容特性。较低的功率因数也会在输入电流中引起很大的谐波含量，其谐波频谱图如图 8-3 所示。

图 8-3　单相整流滤波器电路的输入电流频谱

184

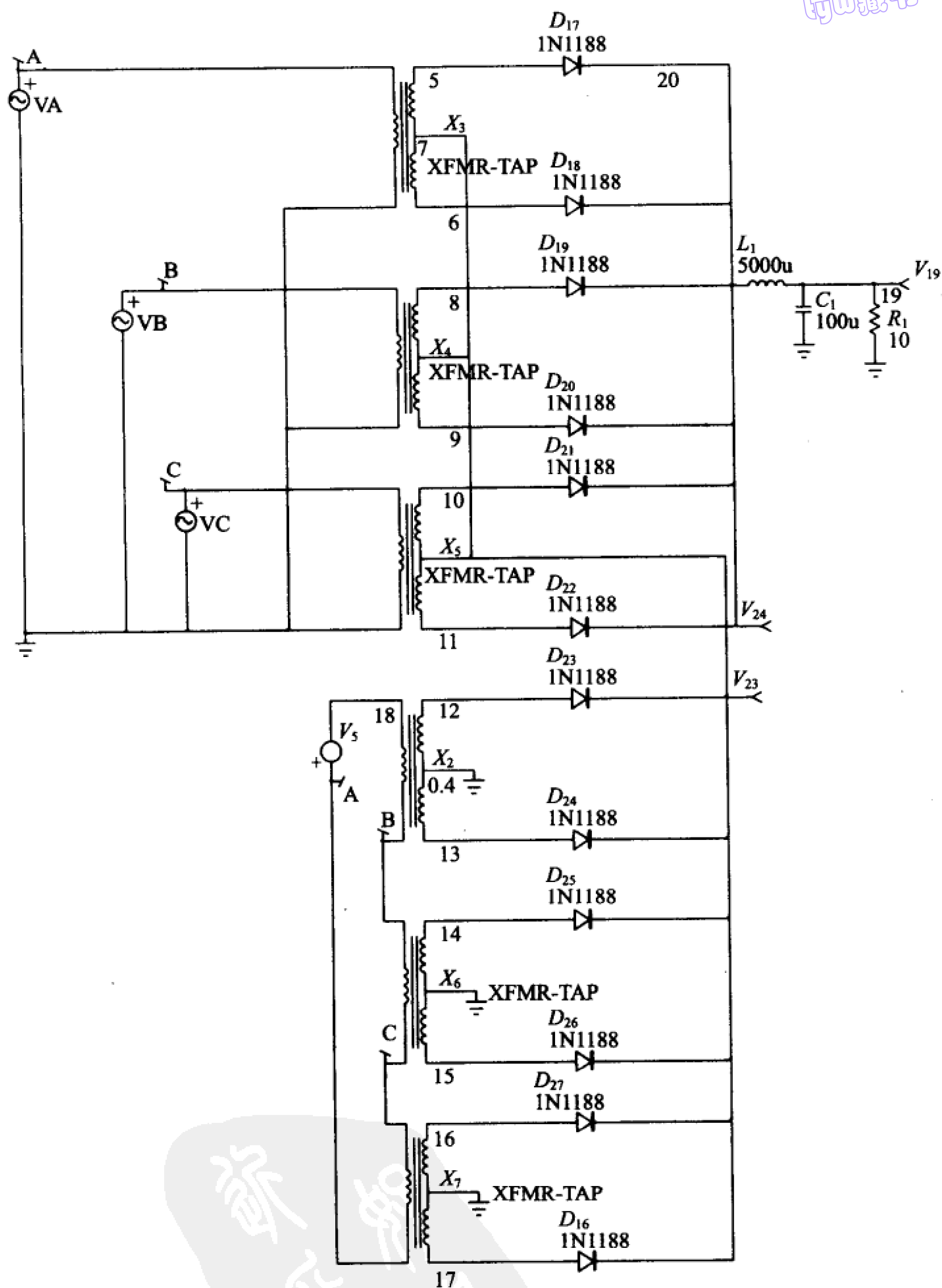
如果该单相电路采用 LC 输出滤波器而不是电容滤波器，那么输入电流将具有一个很大的导通角。在电感为无穷大的极限情况下，每个整流器的导通角将为 180°，输入电流将接近方波。这种情况下，功率因数将增加到 1，输入电流的谐波含量将等于方波的谐波含量：

$$I_{\text{谐波}} = \frac{I_{\text{基波}}}{\text{谐波次数}}$$

其中谐波次数为奇数。

8.2　三相变压器整流器

三相整流器有很多种配置。最简单的情况是一个全波整流器和单个三相桥式整流器相连接，所获得的纹波频率是输入 AC 频率的 6 倍，功率因数则一般约为 0.7。一个更好的配置是使用三角形和星形二次绕组连接，所得的纹波频率是 AC 频率的 12 倍，功率因数约为 0.8。更为完善的方案甚至采用更多的二次绕组，以产生更高的纹波频率和更好的功率因数。图 8-4 所示是三相三角形—星形配置的例子。




```
THREEPHASE. cir
. TRAN 10U 100M 20m 100u
. PROBE
. PRINT TRAN V(19)
. PRINT TRAN V(24)
```

图 8-4　三相三角形—星形配置整流滤波器电路及网表

```
PRINT TRAN V(23)
V1 1 A
X2 18 B 12 0 13 XFMR-TAP Params: RATIO=.577
X6 B C 14 0 15 XFMR-TAP Params: RATIO=.577
X7 C A 16 0 17 XFMR-TAP Params: RATIO=. 577
R1 19 0 10
X3 1 0 5 7 6 XFMR-TAP Params: RATIO=1
X4 B 0 8 7 9 XFMR-TAP Params: RATIO=1
X5 C 0 10 7 11 XFMR-TAP Params: RATIO=1
L20 19 5000u
V5 A 18
C1 19 0 100u
V2 A 0 S IN 0 163 60 0
V3 C 0 SIN 0 163 60 11.111m
V4 B 0 SIN 0 163 60 5.555m
D16 17 7 DN1188
D17 5 20 DN1188
D18 6 20 DN1188
D19 8 20 DN1188
D20 9 20 DN1188
D21 10 20 DN1188
D22 11 20 DN1188
D23 12 7 DN1188
D24 13 7 DN1188
D25 14 7 DN 1188
D26 15 7 DN 1188
D27 16 7 DN 1188
.END
```

图 8-4 (续)

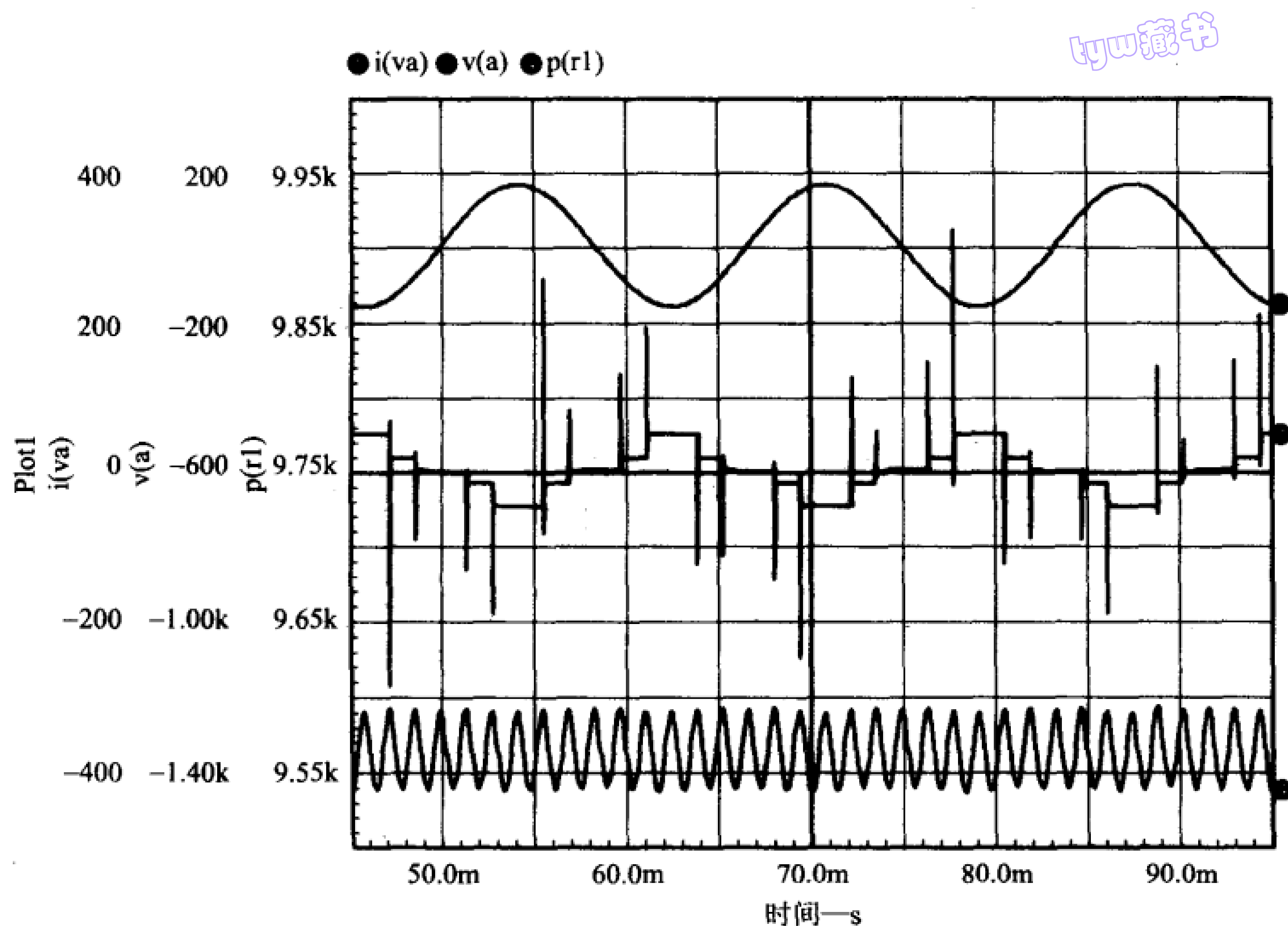
图 8-5 给出了三相三角形—星形配置整流器的输入电压、输入电流及输出电压的仿真结果，其中纹波频率是输入频率的12倍，功率因数约为0.82。同单相整流器电路相比，这个电路的谐波含量大为削弱，这可以从下面的傅里叶分析结果看出。

瞬态响应的傅里叶分量 I(VA)

DC 分量 = 6.282716E-02

谐波次数	频率(Hz)	傅里叶分量	归一化分量	相位(度)	归一化相位(度)
1	6.000E+01	3.974E+01	1.000E+00	−1.771E+02	0.000E+00
2	1.200E+02	5.768E−02	1.451E−03	−1.277E+02	2.266E+02
3	1.800E+02	1.352E+01	3.401E−01	8.444E+00	5.399E+02
4	2.400E+02	3.121E−02	7.854E−04	−7.946E+01	6.291E+02
5	3.000E+02	4.405E−01	1.108E−02	4.597E+00	8.903E+02
6	3.600E+02	1.389E−01	3.496E−03	2.320E+01	1.086E+03
7	4.200E+02	4.967E−01	1.250E−02	1.796E+02	1.420E+03
8	4.800E+02	1.634E−01	4.111E−03	−1.346E+02	1.283E+03
9	5.400E+02	4.799E+00	1.208E−01	2.251E+01	1.617E+03

总谐波畸变 = 3.613245E+01(百分值)



187~188

图 8-5 三相三角形—星形配置整流滤波器波形图

EN61000-3-2 标准规定了更高的功率因数和更小的谐波含量，通常采用有源功率因数校正来达到这些标准的要求。有源功率因数校正采用电子学的方法，迫使输入电流看似输入电压的反映（即迫使电流为电阻性的），这类校正方法一般都可以获得 0.98 以上的功率因数以及小于 3%的谐波畸变。

8.3 非连续导通反激式功率因数校正器

非连续导通的反激式变换器是最简单的拓扑，用于提供功率因数校正。在定频、定占空比情况下，非连续导通的反激式变换器的峰值输入电流为：

$$I_{pk}=\frac{V_{in}}{L_{pri}}t_{on}$$

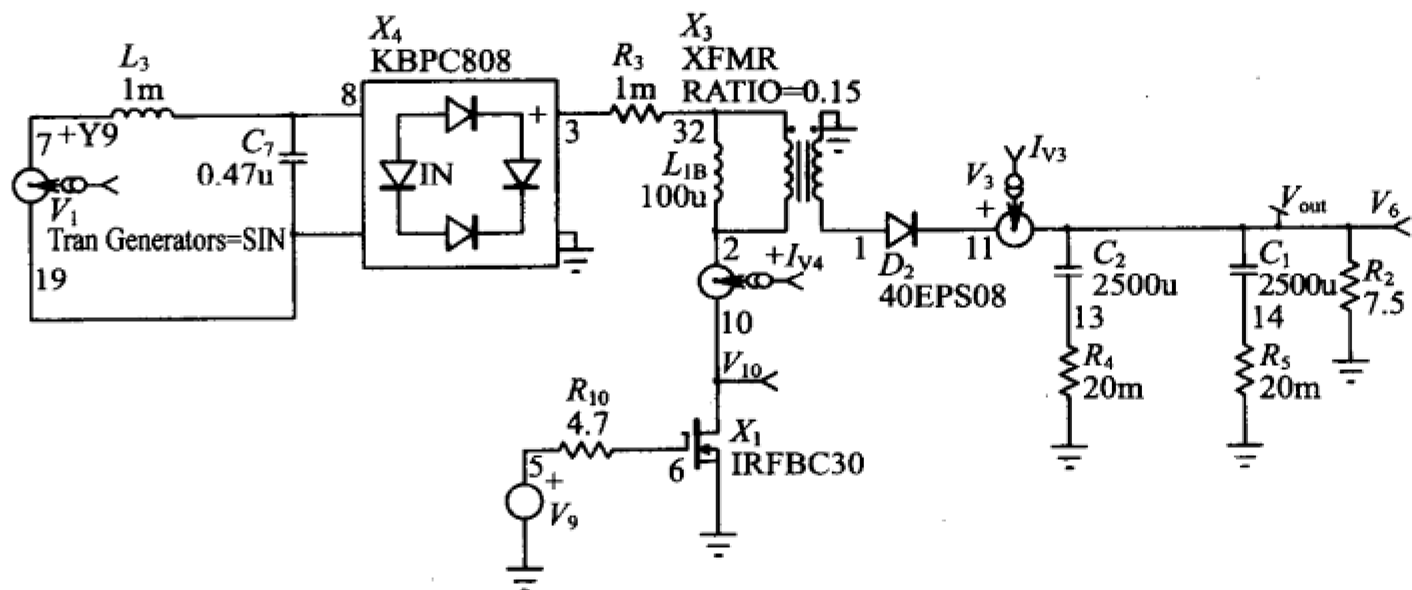
平均电流与峰值电流的关系为：

$$I_{avg}=\frac{I_{pk}}{2}\times 占空比$$

经过代换，有：

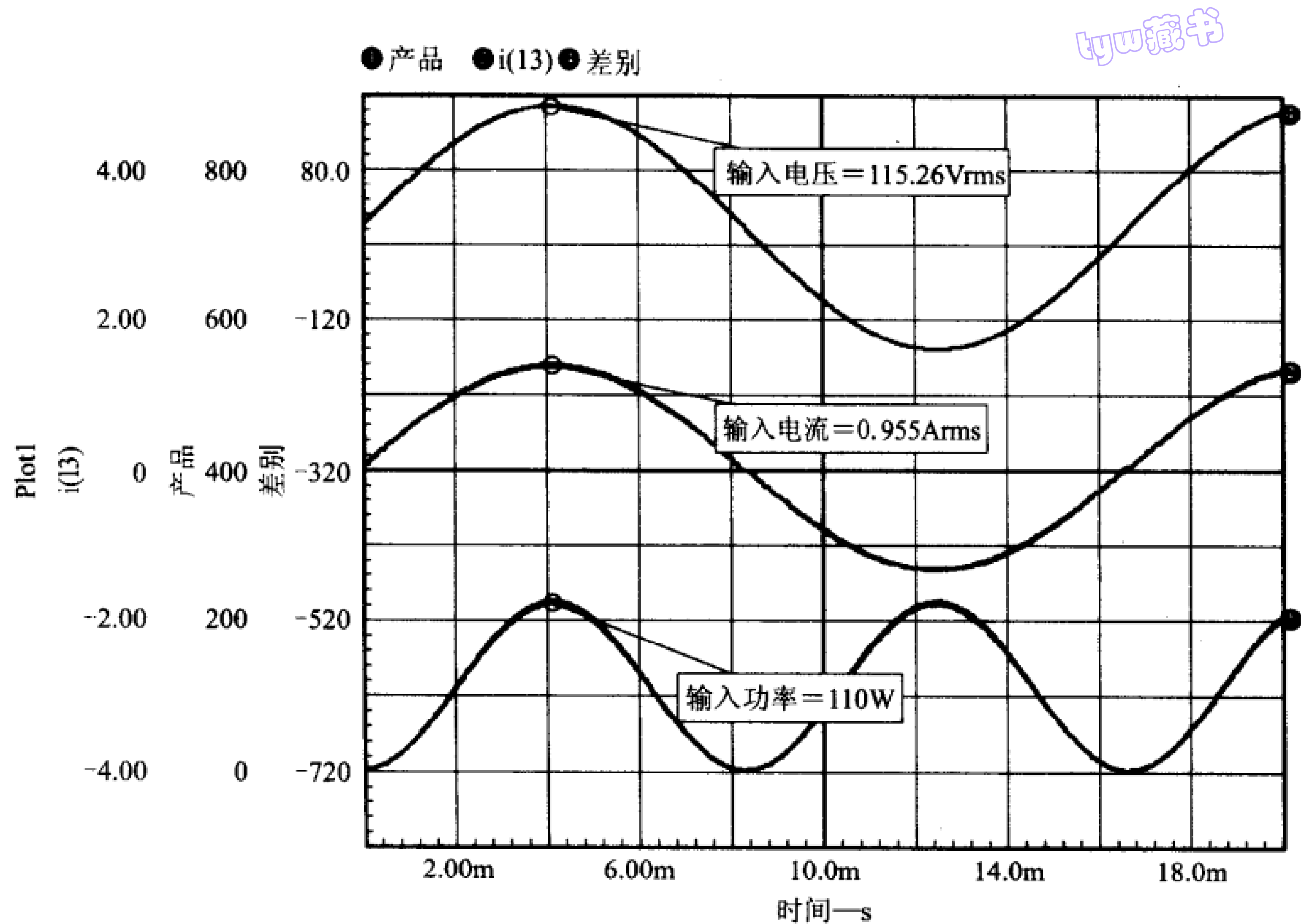
$$I_{avg} = \frac{1}{2}\frac{V_{in}}{L_{pri}}t_{on} \times 占空比$$

如果 $Lpri$、t_{on}及占空比都是固定的，那么平均输入电流将正比于输入电压，从而达到理想功率因数 1。图 8-6 所示为反激式功率因数校正器的一个实例，其仿真结果如图 8-7 所示。




```
Flyback PFC Transient. Cir
.PROBE
.TRAN 1U 20m 0 5u UIC
.FOUR 60 I(V1)
R2 vout 0 7.5
R3 3 32 1m
L lB 2 32 100u
V4 2 10
X1 10 6 0 IRFBC30
D2 1 11 40EPS08
V1 7 19 DC=163 SIN 0 163 60
C2 vout 13 2500u IC=28
C1 vout 14 2500u IC=28
V3 11 vout
R4 13 0 20m
R5 14 0 20m
X4 8 19 3 0 KBPC808
X3 32 2 0 1 XFMR Params: RATIO=.15
C7 8 19.47u
L3 7 8 1m
V9 5 0 PULSE 0 12 0.01u .01u 4u 10u
R10 5 6 4.7
.END
```


图 8-6　非连续导通反激式功率因数校正器的电路原理图及网表



瞬态响应的傅里叶分量 $I(V1)$

DC 分量=－3.182485E－04

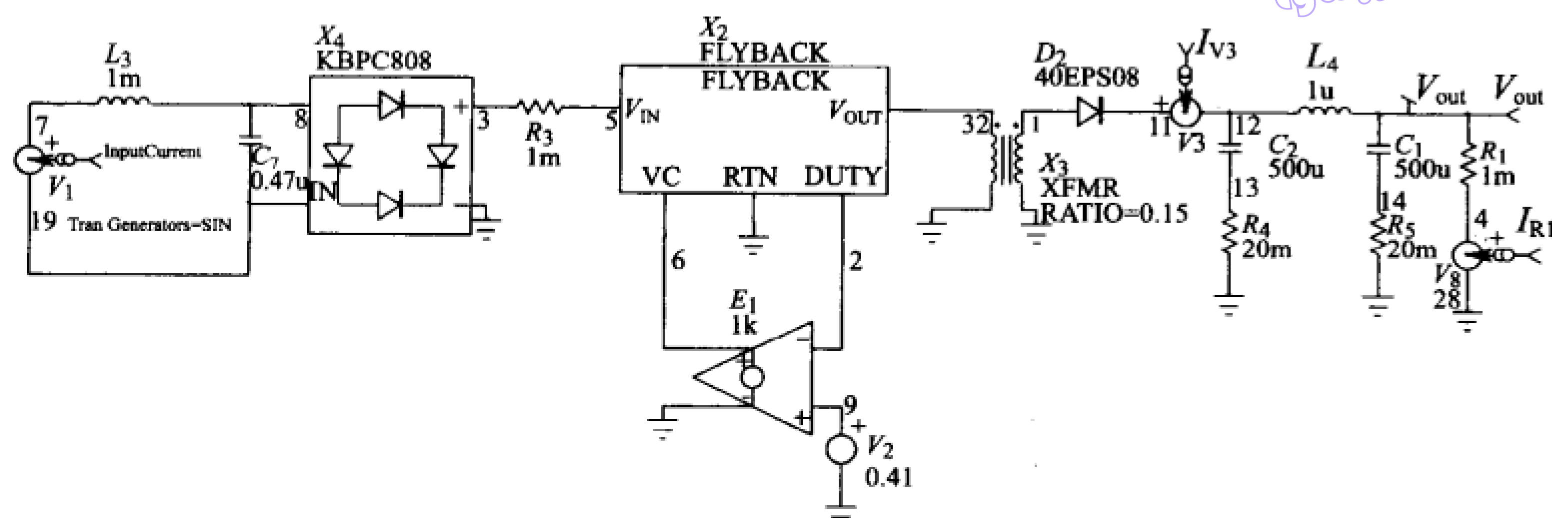
谐波次数	频率(Hz)	傅里叶分量	归一化分量	相位(度)	归一化相位(度)
1	6.000E+01	1.351E+00	1.000E+00	－1.070E+02	0.000E+00
2	1.200E+02	7.732E－05	5.725E－05	9.343E+01	3.074E+02
3	1.800E+02	6.267E－03	4.640E－03	－1.408E+02	1.801E+02
4	2.400E+02	4.218E－04	3.123E－04	－8.227E+00	4.197E+02
5	3.000E+02	5.012E－03	3.711E－03	－8.097E－01	5.341E+02
6	3.600E+02	1.544E－04	1.143E－04	－1.407E+02	5.012E+02
7	4.200E+02	2.933E－03	2.171E－03	1.147E+02	8.636E+02
8	4.800E+02	1.761E－04	1.304E－04	－5.726E+01	7.986E+02
9	5.400E+02	2.073E－03	1.535E－03	－9.416E+01	8.687E+02

总的谐波畸变=6.519727E－01(百分值)

图 8-7 非连续导通反激式功率因数校正器的仿真波形及傅里叶分析结果

190

结果显示功率因数为 1,总的谐波畸变为 0.652%。这是理想的情况,实际上,电感的非线性、占空比与频率的微小变化等都将在一定程度上增大畸变量。然而这个电路是极其重要的,尤其在较低功率等级时,该电路应用上的限制,通常与较低的电流峰值—平均值之比,以及功率变压器的使用等有关,这些都是在标准的反激式变换器中同样要遇到的问题。反激式功率因数校正器也可以使用图 8-8 所示的状态空间模型来进行仿真,采用状态空间模型有几个方面的好处,例如仿真速度较快,能够对环路增益响应进行测量等。




```
反激式功率因数校正器的状态空间.Cir
.TRAN 2u 20m 0 UIC
.PROBE
.OPTION ITL4=2500 GMIN= In ABSTOL=0.01u VNTOL= 10u RELTOL=0.01
.FOUR 60 I(V1)
X2 5 0 6 32 2 FLYBACK Params: L=100u NC=1 F=100k EFF=1 RB=1m
E16 0 9 2 1k
R3 3 5 1m
D2 1 11 40EPS08
V1 7 19 DC=163 SIN 0 163 60
C2 12 13 500u; IC=50
R1 vout 4 1m
L4 12 vout 1u
C1 vout 14 500u
V3 11 12
R4 13 0 20m
R5 14 0 20m
X4 8 19 3 0 KBPC808
V2 9 0 DC=.41
X3 32 0 1 0 XFMR Params: RATIO=.15
C7 8 19.47u
L3 7 8 1m
V8 4 0 DC=28
.END
```

图 8-8　反激式功率因数校正器状态空间模型的原理图及网表

8.4　临界导通功率因数校正器

Boost 变换器的一个主要限制在于其输出整流二极管，该二极管必须具有足够高的电压额定值来支持输出电压，并且必须能够对流过的输出电流进行迅速的开关，这将导致整流器及 MOSFET 开关很高的损耗。对该高压二极管进行改进的技术正在不断进步；此外，还存在另外一种使用越来越普遍的选择，这就是临界导通 Boost PFC 技术。临界导通 Boost 变换器工作在连续与不连续操作的交界处，这通过使用过零点检测器来实现，这种检测器可以确定电感电流降低到接近于零的点，在该点上，MOSFET

可以在输出整流器不存在恢复效应的情况下开通，从而显著降低 MOSFET 及二极管的损耗。临界导通 PFC 控制器现在可以从几个厂家获得，其中使用最普遍的两个分别是来自 ON 半导体公司的 MC33262，和来自 Infineon 公司的 TDA4863。

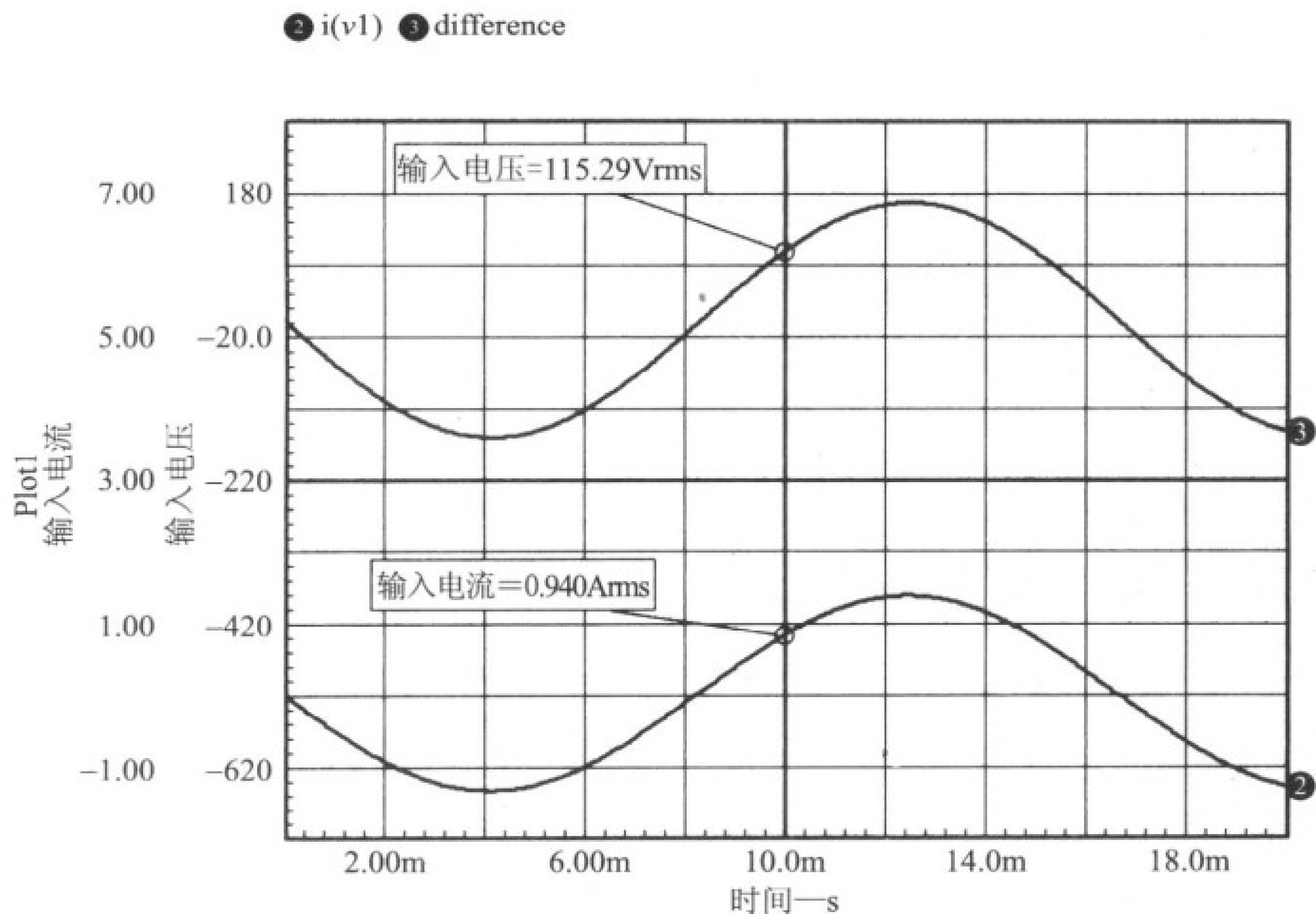


图 8-9 非连续导通的反激式功率因数校正器的仿真结果

图 8-10 所示为临界导通模式 Boost PFC 的一个简化 SPICE 模型。

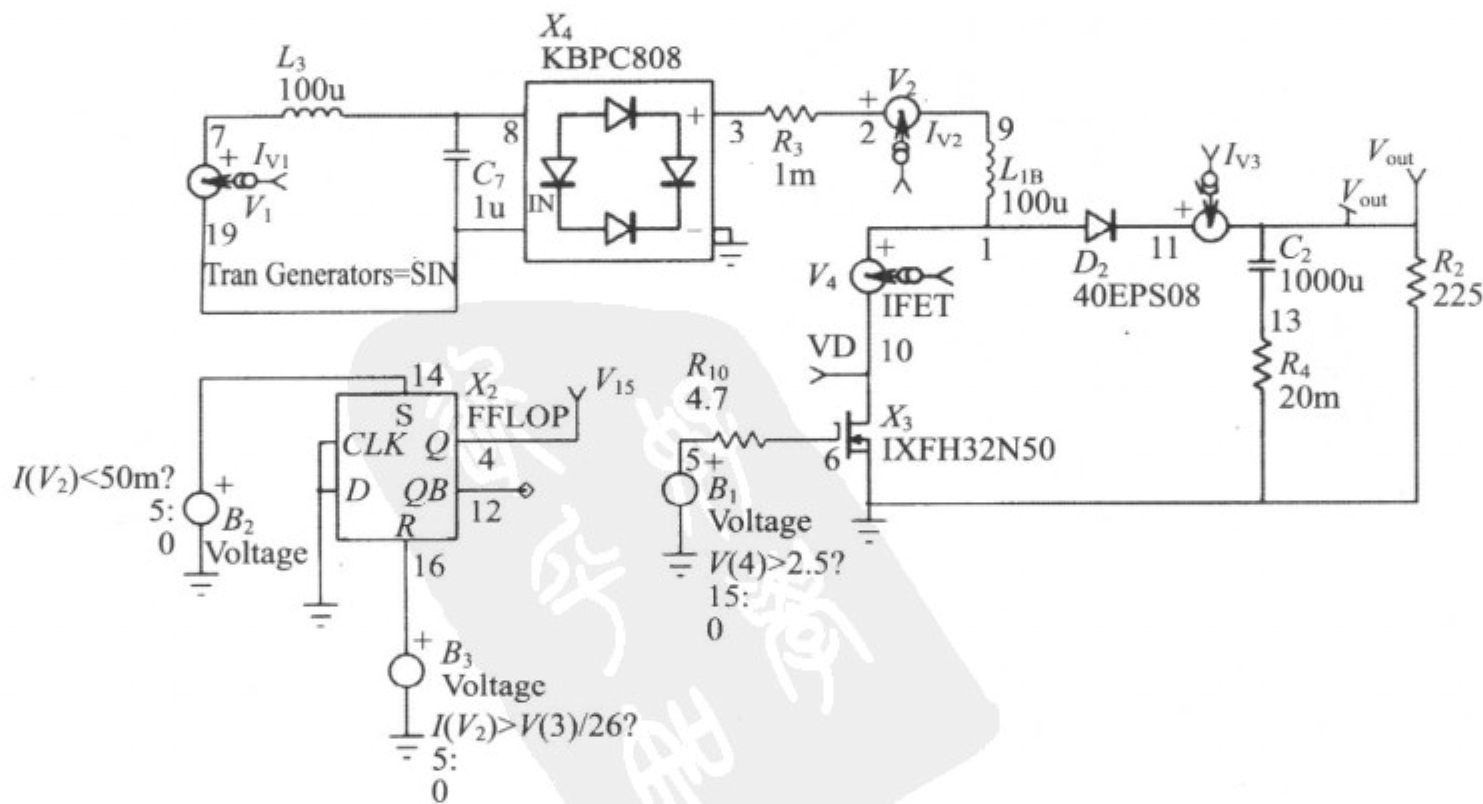


图 8-10 临界导通 Boost 功率因数校正器的原理图及网表

```
Critical PFC. cir
. TRAN 1U 3. 75m 1. 25m . 01u UIC
. PROBE
. FOUR 400I(V 1)
R2 vout 0 225
V2 2 9
R3 3 2 1m
L lB 1 9 100u
V4110
EB3 16 0 Value={ IF(I(V2) >V(3)/26,5,0) }
D2 1 11 40EPS08
V1 7 19 DC=163 SIN 0 163 400
C2 vout 13 1000u IC=250
R1 2 0 10k
V3 11 vout
R4 13 0 20m
X3 10 6 0 IXFH32N50
X4 8 19 3 0 KBPCS08
EB1 5 0 Value={ IF(V(4)>2. 5,15,0)
EB2 14 0 Value={ IF (I(V2)<50m, 5,0) }
RTl4 14 0 1G
X2 0 0 16 14 12 4 FFLOP
C7 8 19 1u
L3 7 8 100u
R10 5 6 4. 7
. END
```

图 8-10　(续)

191
~
197

这个仿真中，当电感电流下降到 50mA 时，锁存器被置位；而当电感电流达到正比于整流输入电压($V(3)/26$)的水平时，锁存器被复位。开关波形如图 8-11 所示，输入电压、电流以及功率的波形如图 8-12 所示。

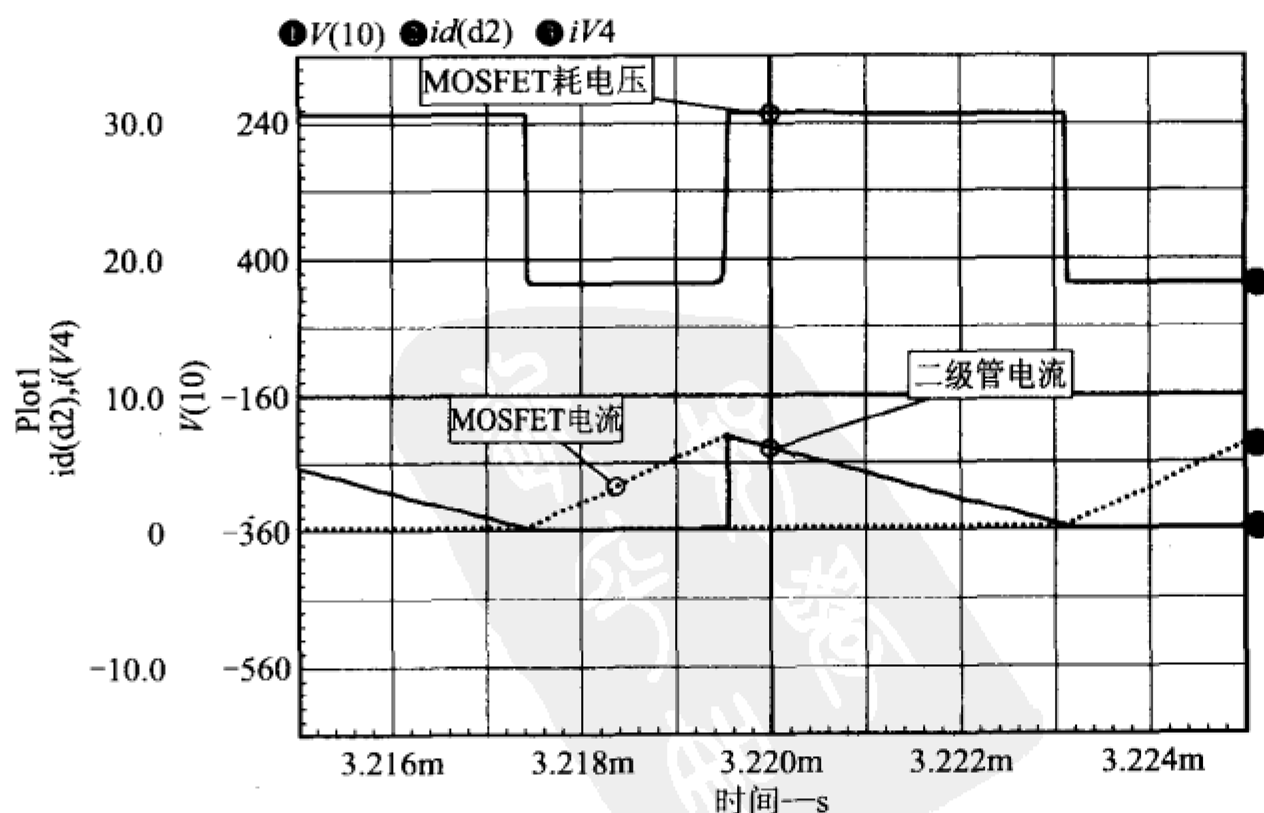


图 8-11　临界导通 Boost 功率因数校正器的仿真波形

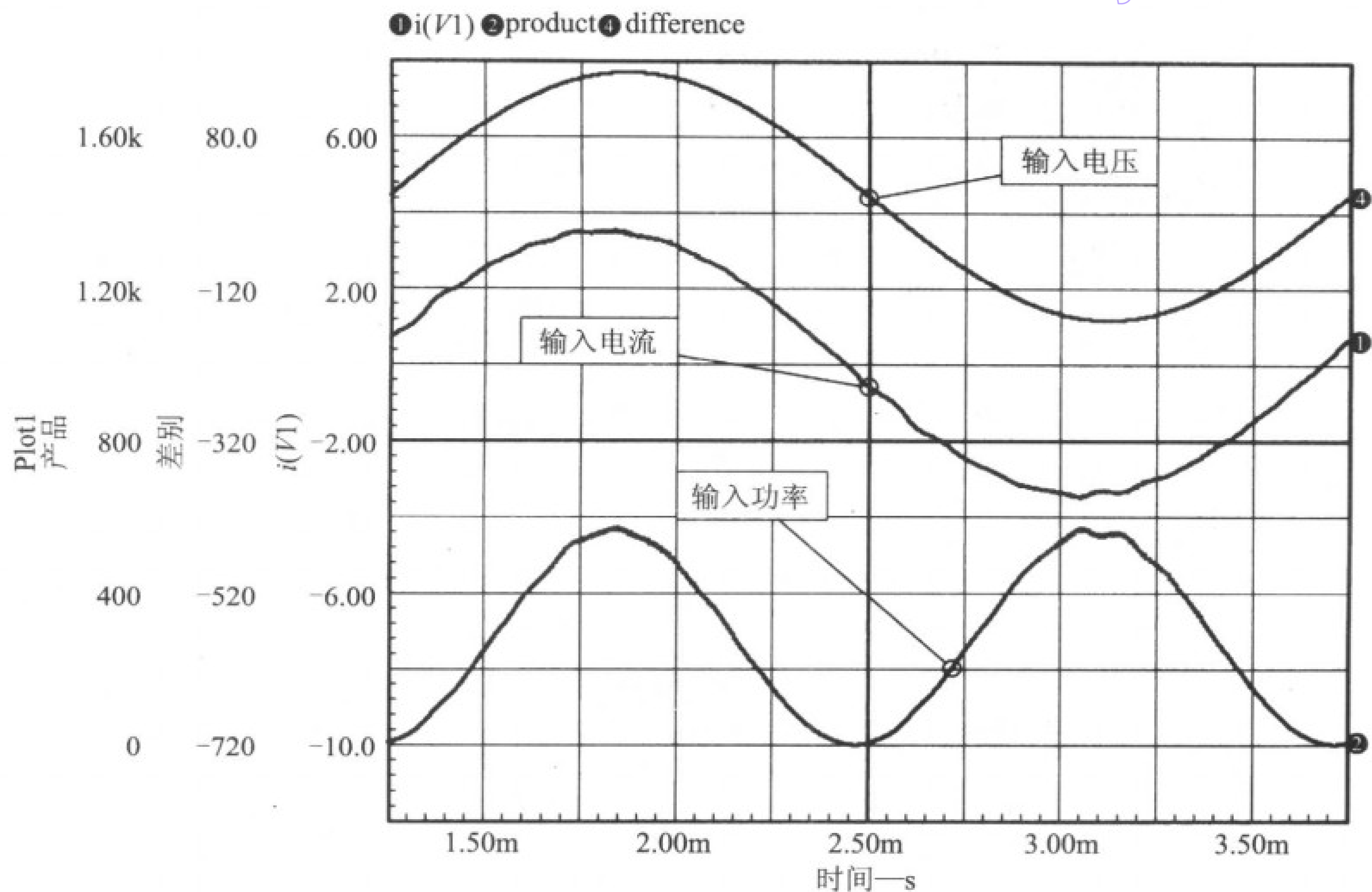


图 8-12 临界导通 Boost 功率因数校正器的输入电流

8.5 Boost 模式功率因数校正器

使用最广泛的一种 PFC 是 Boost 拓扑，而 Boost PFC 电路使用最广泛的控制器则是 UC3854 系列的高功率因数预调器，由 TI 公司制造。

虽然有很多人尝试对 UC3845 进行建模，但还未看到该器件任何非状态空间的瞬态 SPICE 模型能够正确工作且给出正确的结果。这主要是由该器件整体上的复杂性及运行的特点所致，它运行在十分高的开关频率下需要很长的仿真时间，在要求仿真多个周期的场合，将需要大量的瞬态仿真迭代次数和计算。

图 8-13 所示的仿真，采用的模型是状态空间平均模型，这个模型包含在为 PSpice 提供的功率 IC 模型库中，可以从 AEi Systems 公司获得（www. aeng. com）。虽然该模型是采用状态空间技术创建的，但可以利用它进行多种类型的瞬态分析。图 8-14 所示为仿真的稳态输入电压、电流、功率以及总谐波畸变。

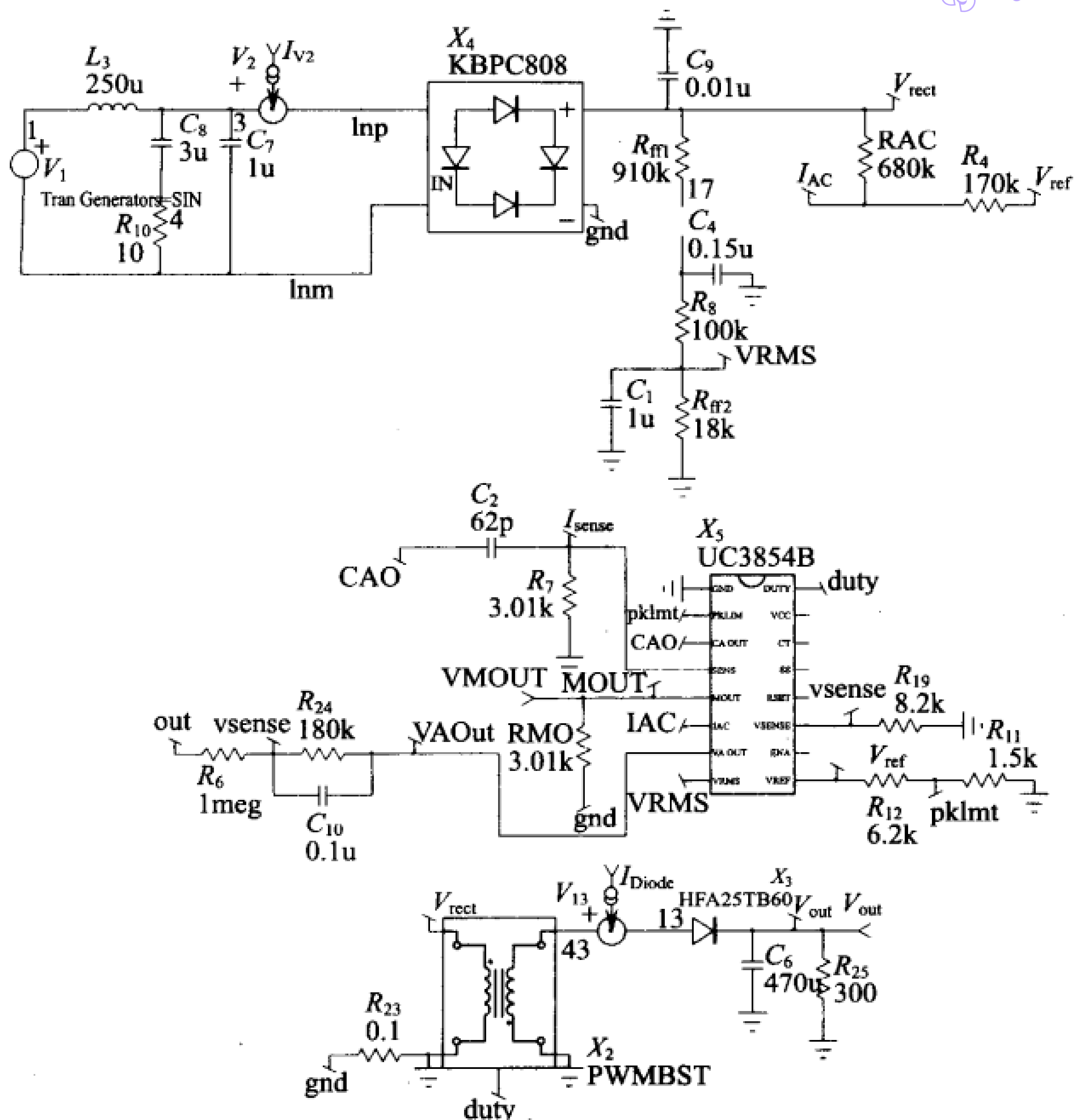


图 8-13　应用 UC3854 的状态空间模型对 Boost 功率因数校正器进行瞬态(稳态)仿真

瞬态响应的傅里叶分量 $I(V1)$DC 分量＝ 9.193709E-06

谐波次数	频率(Hz)	傅里叶分量	归一化分量	相位(度)	归一化相位(度)
1	4.000E+02	3.421E+00	1.000E+00	6.626E+00	0.000E+00
2	8.000E+02	1.849E−04	5.405E−05	1.742E+02	1.609E+02
3	1.200E+03	3.140E−02	9.178E−03	1.769E+02	1.570E+02
4	1.600E+03	2.670E−04	7.804E−05	−9.829E+01	−1.248E+02
5	2.000E+03	4.432E−03	1.296E−03	−1.743E+02	−2.075E+02
6	2.400E+03	6.726E−05	1.966E−05	6.698E+01	2.722E+01
7	2.800E+03	4.988E−03	1.458E−03	1.774E+02	1.310E+02
8	3.200E+03	9.157E−05	2.677E−05	−1.508E+02	−2.038E+02
9	3.600E+03	3.411E−03	9.971E−04	1.764E+02	1.168E+02

总的谐波畸变＝9.436542E-01(百分值)

```
UC3854 State Space PFC. cir
. TRAN 1u 250m 230m 10u UIC
. PROBE
. FOUR 60 I(V2)
V1 1 Into DC=90 SIN 0 150 60 0 0 0
X4 Inp Inm Vrect gnd KBPC808
C7 3 Inm 1u
L3 1 3 250u
C8 3 4 3u
R10 4 Inm 10
Rff1 Vrect 17 910k
Rff2 VRMS 0 18k
RAC Vrect IAC 680k
R4 IAC vref 170k
R6 out vsense 1meg
R11 0 pklmt 1. 5k
X3 13 out HFA25TB60
V2 3 Inp
C1 VRMS 0 1u IC=1
X5 0 pklmt CAO Isense MOUT IAC VAOut VRMS vref vsense duty
+ UC3854Bs
R24 vsense VAOut 180k
RMO MOUT gnd 3. 01K
C10 vsense VAOut . 1u IC=0
C2 CAO Isense 62p IC=0
R7 0 Isense 3. 01K R8 17 VRMS 100k
C4 17 0. 15u IC=7
R12 pklmt vref 6. 2k
R19 vsense 0 8. 2k
C9 Vrect 0. 01u
R23 0 gnd . 1
X2 Vrect 0 43 0 duty PWMBST
C6 out 0 470u IC=375
R25 out 0 300
V13 43 13
. END
```

图 8-14 Boost功率因数校正器的网表及仿真结果

瞬态响应的傅里叶分量 $I(V2)$DC 分量＝1.039190E－04

谐波次数	频率(Hz)	傅里叶分量	归一化分量	相位(度)	归一化相位(度)
1	6.000E＋01	6.002E＋00	1.000E＋00	－1.343E－01	0.000E＋00
2	1.200E＋02	2.381E－04	3.967E－05	－5.550E＋01	－5.523E＋01
3	1.800E＋02	1.400E－01	2.332E－02	－1.757E＋02	－1.753E＋02
4	2.400E＋02	1.094E－04	1.822E－05	－7.497E＋01	－7.443E＋01
5	3.000E＋02	3.560E－02	5.930E－03	－1.776E＋02	－1.770E＋02
6	3.600E＋02	8.766E－05	1.460E－05	－8.850E＋01	－8.770E＋01
7	4.200E＋02	2.760E－02	4.599E－03	－1.772E＋02	－1.762E＋02
8	4.800E＋02	7.394E－05	1.232E－05	－1.015E＋02	－1.004E＋02
9	5.400E＋02	2.400E－02	3.998E－03	－1.775E＋02	－1.762E＋02

总的谐波畸变＝2.482531E＋00(百分值)

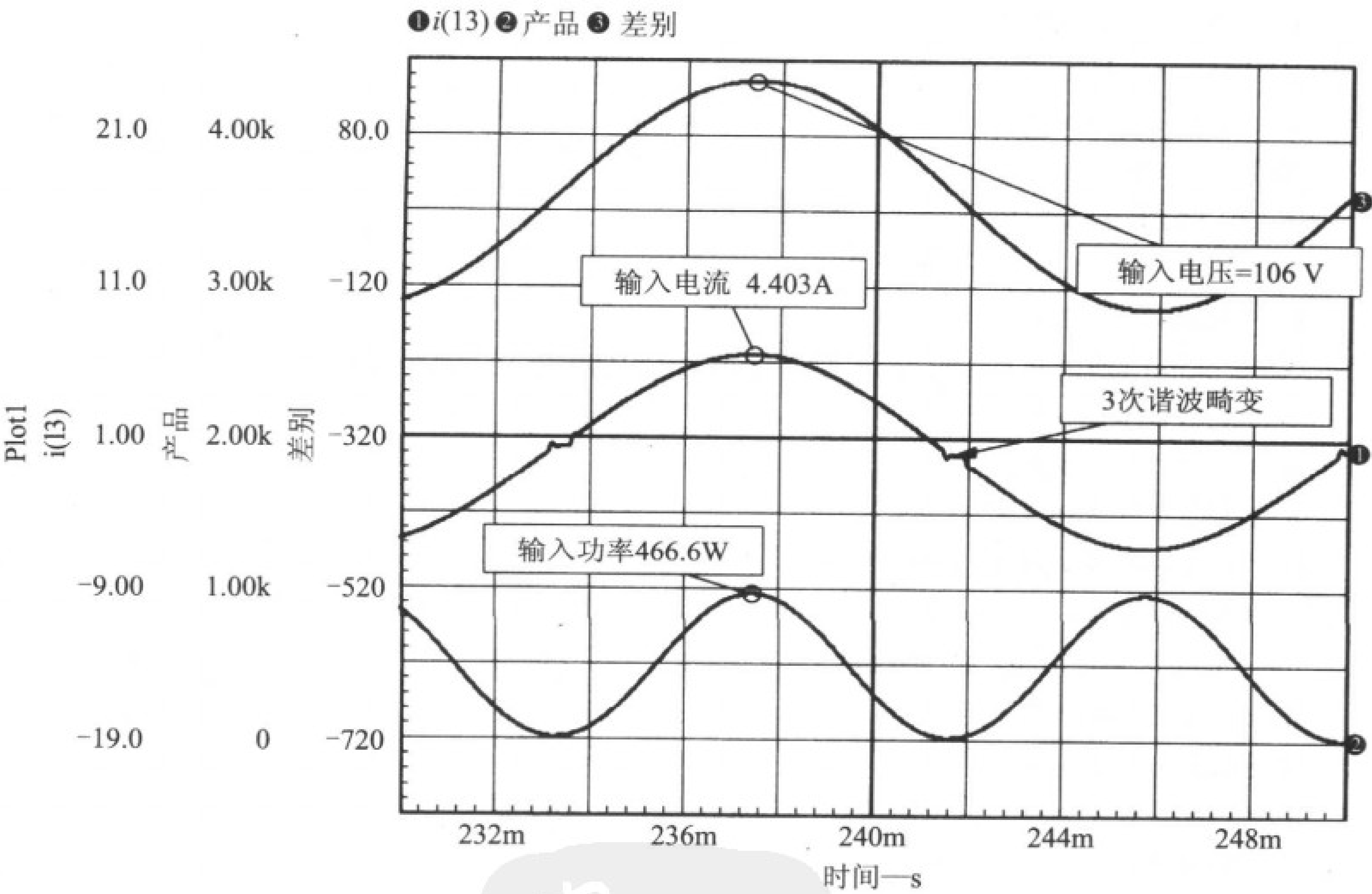


图 8-14 （续）

第 9 章　仿真性能的改进

SPICE 是进化中的程序，软件开发商们在不断加入新特色与扩充以增强程序功能并简化界面，他们还在努力加快仿真的速度；更强的处理器和内存构架极大地提高了仿真速度。尽管取得了这些成就，我们却似乎陷入了一个无尽的循环，硬件和软件的改进，使得我们可以进行更为完善的建模，这反过来又降低了仿真速度，并要求增大的处理功率。幸运的是，终端用户从这个循环中获益匪浅。仅仅几年以前，对开关电源进行长时间的瞬态逐周期仿真如果不是不切实际的话，起码也是很困难的，而今天，大多数这类的仿真，包括启动、线路和负载瞬态测试等，都可以在数分钟内仿真完毕。

本章提供的信息，意在帮助你提高 SPICE 仿真的速度和效率，下面是一些基本提示：

- ❑ 在设计的进展过程中建立模型。从简单模型开始，防止模型出现不必要的复杂性。
- ❑ 将模型的复杂性限制在需要测量的那些参数上。例如，如果仅仅是进行 DC 测量，那么就不必计算电荷存储之类的参数。
- ❑ 尽量理解所使用模型的特色及局限。
- ❑ 有效使用瞬态语句参数及仿真器选项。RELTOL 选项及 TMAX、TSTEP 参数对仿真速度具有极大的影响(参见第 10 章)。
- ❑ 尽最大可能使用子电路。例如，如果常用到电容串接电阻，就应该建立一个子电路，以隐藏其复杂性并提供快速的原理图入口。
- ❑ 为了仿真扩展的数字(同步)电路，请使用状态机模型(如果能够得到其模板的话)。
- ❑ 适当地使用 UIC 和初始条件，以便能够从需要的运行点附近开始仿真，降低仿真时间。

9.1　建立电路模型

SPICE 最有效的使用阶段，发生在项目的开发期内。早期设计阶段，SPICE 的典型应用可能是估算高层系统的技术要求，或极底层电路的概念设计，如关键模块的基本运行特性等。这个阶段，会使用极其简单的电路表示和粗糙的参数容差，以加速仿真并提供所需的结果。

9.2　简化模型

降低模型的复杂度是显著提高速度的最简单方法之一。作为一般原则，你仅需对设计所必需的电路元件和功能进行建模，例如，如果你想估算功率变换器的纹波及开关电流，就不应将控制电路包括在建模之中，控制电路不会增强仿真效果，但其增加的复杂性却将降低仿真的速度，这是没有必要的。MOSFET 和晶体管通常都可以用开关或行为模型之类的简化表示来替换，这类一阶模型对纹波电压的仿真精度影响极微，但却会带来仿真速度的显著提高。

下面的例子采用了一个 SEPIC 变换器的功率级，来说明采用不同的 .OPTIONS 参数所能获得的提高程度。用不同的选项和 MOSFET 表示方法，进行了 8 次仿真。一个仿真采用 MOSFET 子电路模型，另一个仿真则采用简单的开关（电压控制电阻器）子电路，每个仿真的运行时间都是 2ms（T_{stop}）。我们对仿真时间、峰—峰值纹波电压、峰值开关（或 MOSFET）电流及开关（或 MOSFET）有效值电流进行了记录。

200

```
SEPIC1.cir
.PROBE
.TRAN .2u 2m 1900u .1u UIC
.OPTIONS RELTOL=.001
C2 4 5 47U IC=24
C3 7 8 22U IC=24
R1 4 0 10
R2 5 0.01
R3 8 2 2.2
R4 3 0.1
L1 1 7 100U IC=2
L2 0 2 100U IC=3
X1 6 0 10 SWITCH
V1 1 3 DC=24
V2 7 6
D1 2 4 DN5811
V3 10 0 PULSE 0 15.1U .1U .1U 5U 10U
C1 7 2 5U IC=24
.END
```

图 9-1 所示的电路，采用开关子电路表示 MOSFET；图 9-2 所示是同一个电路，但它使用了型号为 MN6763 的功率 MOSFET 模型。

201

所有的仿真都先在 SPICE 3 环境下在一个具有 16MB 内存、运行 Windows3.11 系统、频率为 75MHz 的奔腾计算机上进行，然后再在 PSpice 环境下在一个具有 2GB 内存、运行 Windows XP 系统、频率为 3GHz 的奔腾 4 计算机上进行。显然，在本书第一版和目前的新版之间相隔的 8 年里，仿真速度加快（仿真时间缩短）了 40 余倍。

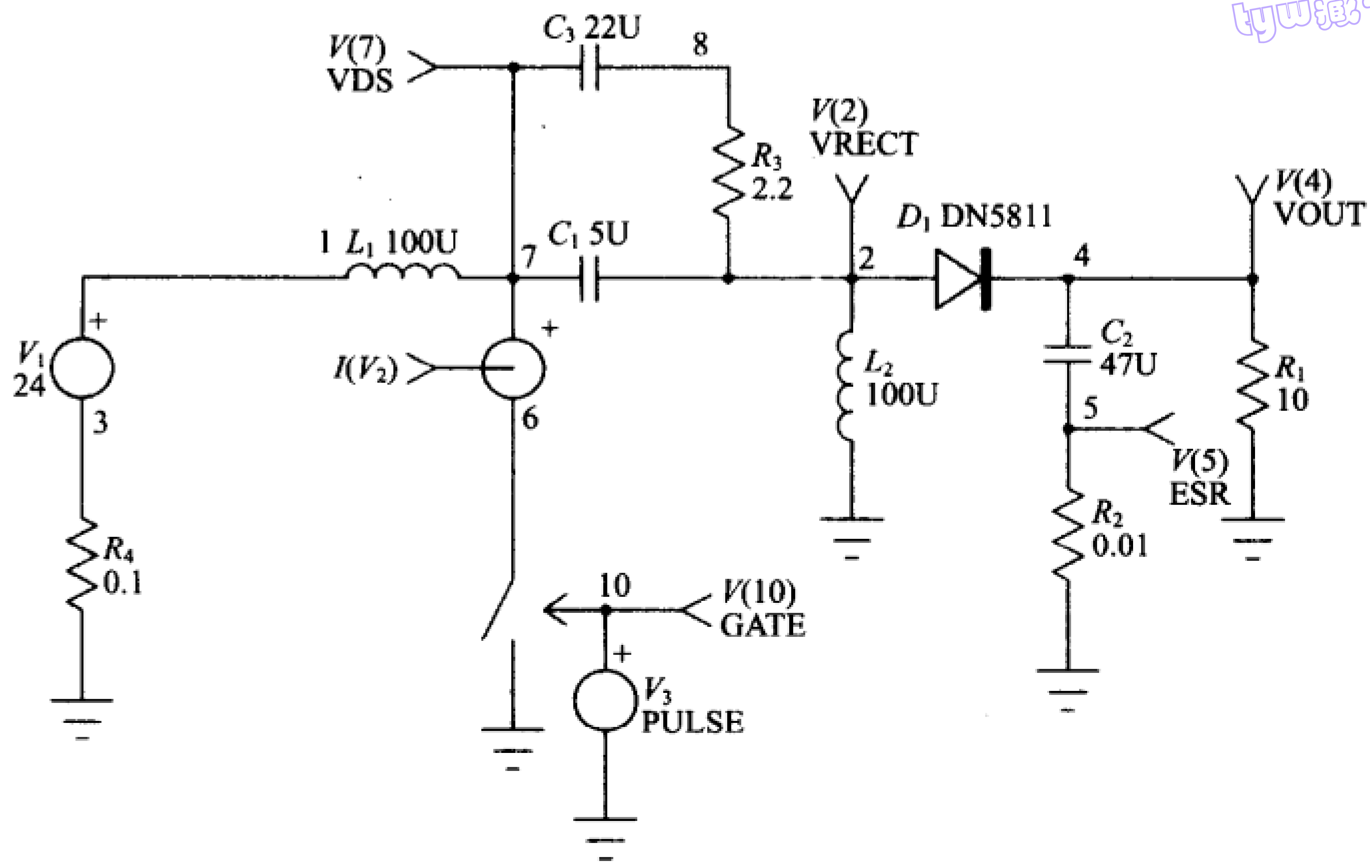


图 9-1　SEPIC 电路功率级的原理图，其中 MOSFET 用开关(电压控制电阻器)子电路表示

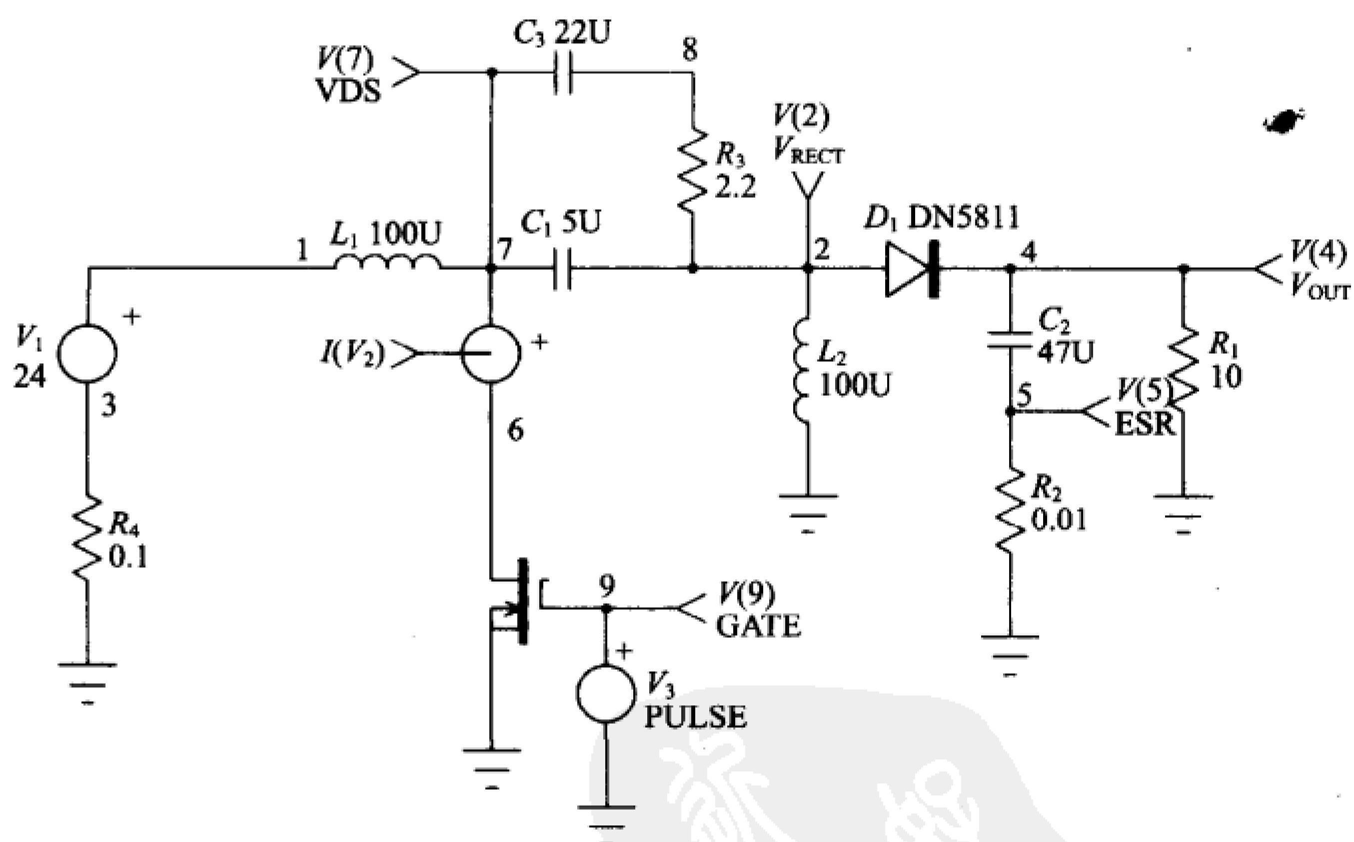


图 9-2　SEPIC 电路功率级的原理图。其中 MOSFET 用功率 MOSFET 子电路表示，本书的附带资源中有该子电路

结果列出如下：

开关模型类别	开关子电路			
RELTOL	0.001	0.01	0.01	0.01
TSTEP(μs)	0.1	0.1	0.1	0.2
TMAX(μs)	0.2	0.2	无	无
仿真时间(s)(PSpice)	0.94	0.7	0.38	0.34
仿真时间(s)	35.40	34.70	14.38	13.68
纹波(mV_{pp})	388.59	452.71	453.16	417.12
开关电流峰值(A)	6.22	6.22	6.23	6.23
开关电流有效值(A)	3.65	3.65	3.60	3.71

开关模型类别	MN6763 型 MOSFET 的模型			
RELTOL	0.001	0.01	0.01	0.01
TSTEP(μs)	0.1	0.1	0.1	0.2
TMAX(μs)	0.2	0.2	无	无
仿真时间(s)(PSpice)	4.27	2.17	1.64	1.59
仿真时间(s)	191.50	54.70	34.88	33.95
纹波(mV_{pp})	319.94	307.2	321.16	321.16
开关电流峰值(A)	6.07	6.34	6.36	6.36
开关电流峰值(A)	3.57	3.50	3.59	3.55

以上两个系列的仿真列表中，每个表第一列仿真的纹波电压、开关电流的典型波形分别如图 9-3、图 9-4 所示。

使用开关子电路模型的情况下，纹波电压中的误差来自波形上峰与下峰上的“振铃”，这似乎与波形的失真有关。在波形本该平滑的地方，如果出现了夹状的尖峰或锯齿，就是无法掩饰的失真迹象。以下是解决失真问题的一些方法：

□ 缩紧最大时间步长控制(减小 TMAX)；

□ 如果波形观察器显示的是插值数据(输出文件的数据点)，请使用更多的数据点(降低 TSTEP)；如果观察器显示的是来自仿真器的非插值内部数据点，则降低 TMAX；

202

□ 请观察非插值的仿真数据，不要观察经过插值的 PRINT 数据，PRINT 数据是对实际计算的时间点数值进行插值得来的。

另一个可能的原因是虚假振荡，这在采用梯形积分时可能出现。解决这种虚假振铃问题的方法，是采用 Gear 积分法而不是梯形积分法，后者是 SPICE3 的默认选项。一般，采用 Gear 方法并稍微减小 RELTOL 的值，可以获得类似梯形法的仿真速度。尽管 Gear 积分法在某种程度上有些慢，但其被丢弃的时间点数较少，因此其所需要的总时间点数将减少。

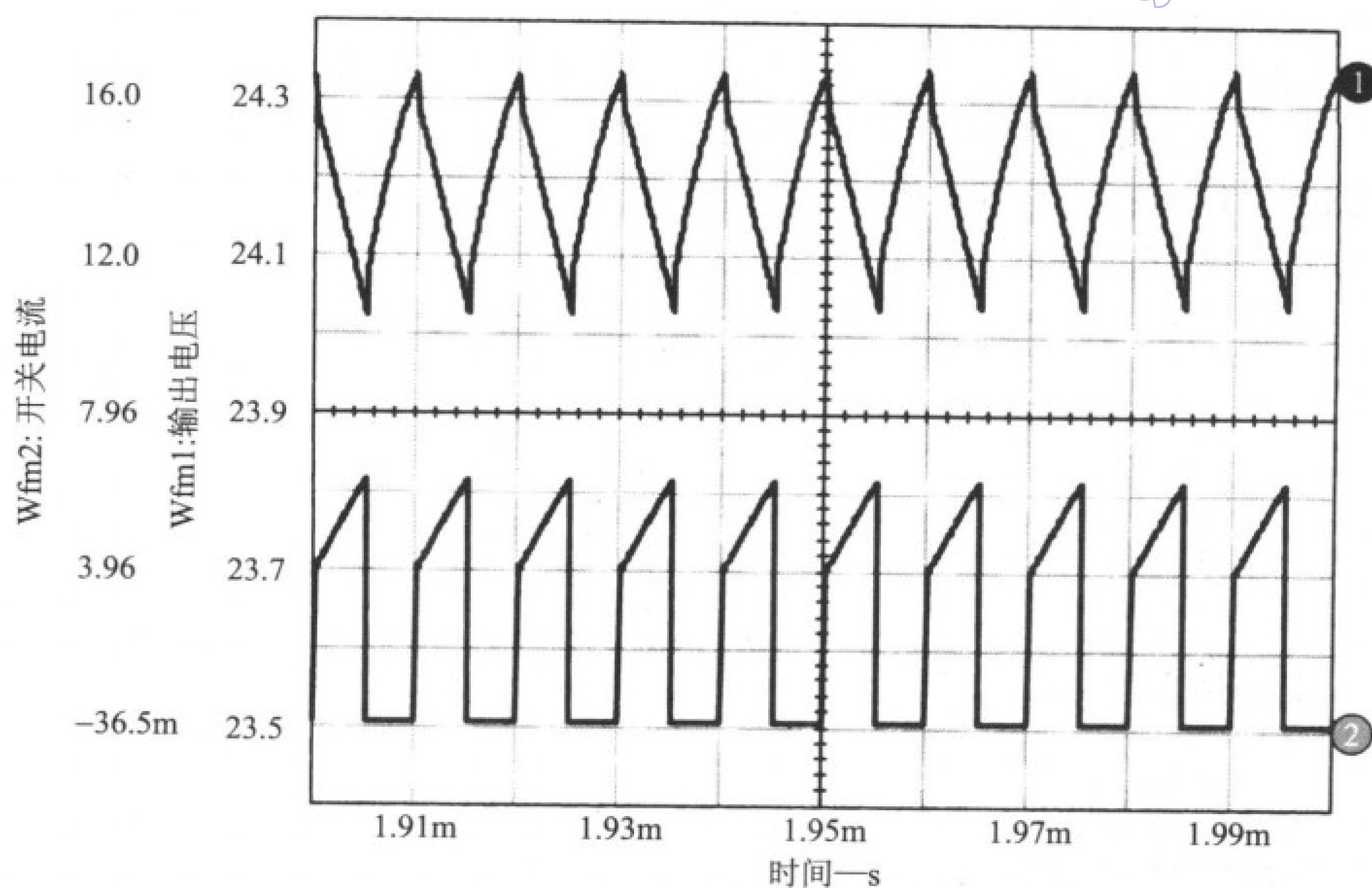


图 9-3 采用开关子电路时的纹波电压

203

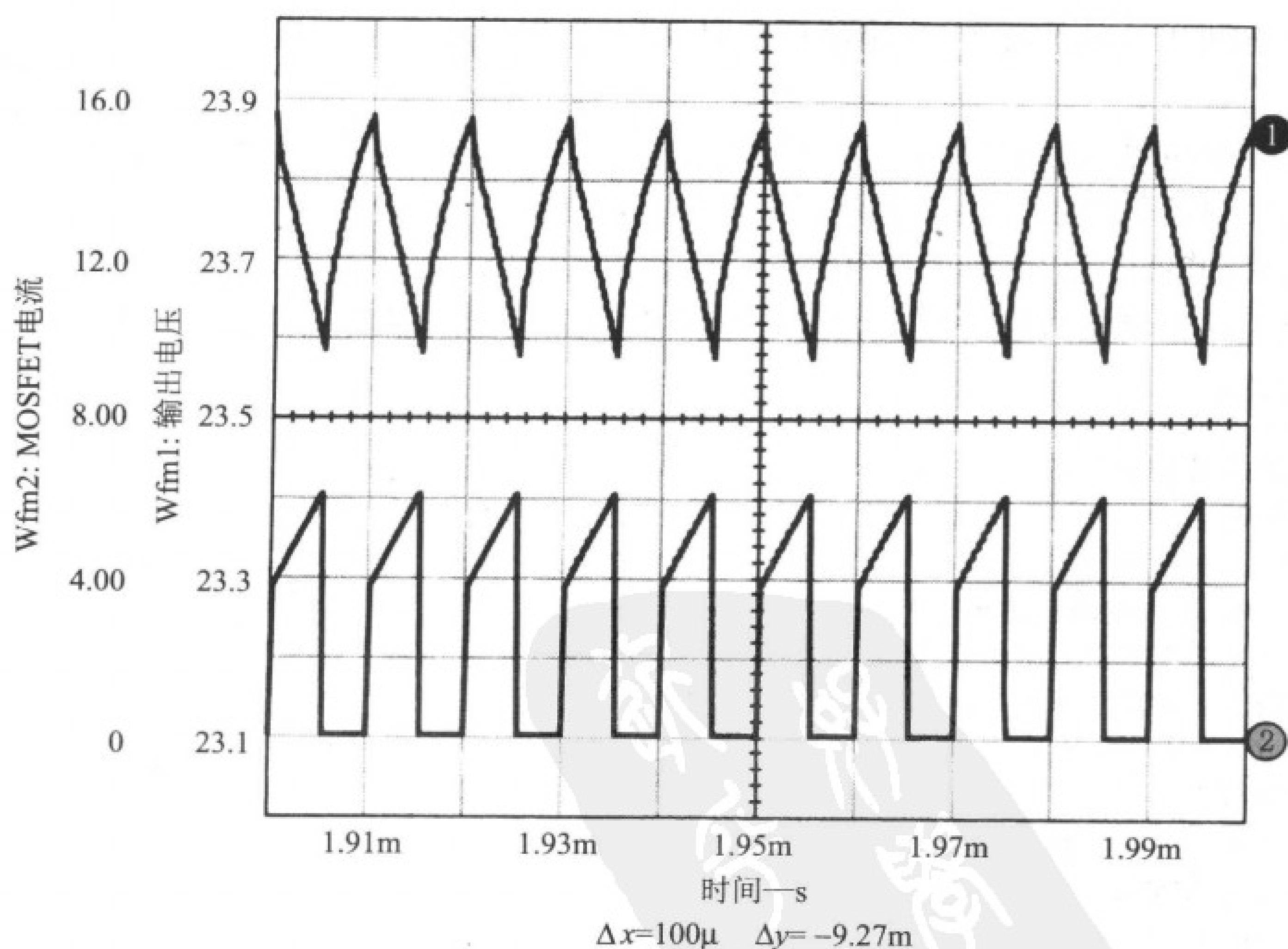


图 9-4 使用 MN6763 的 MOSFET 子电路时的纹波电压

PSpice 中采用的积分方法是一种修正的梯形 Gear 方法，它结合了梯形积分和 Gear 积分两种方法。这一方法总是有效的，它产生的响应介于由 SPICE3 为纯梯形法或纯 Gear 法提供的结果之间。

我们选用 Gear 方法，并采用最宽松的参数值(前面两个表中的最后一列参数)，对 [204] 前面的两个电路重新进行了仿真，仿真结果如下：

开关模型类别	开关子电路	MN6763 的 MOSFET 模型
RELTOL	0.01	0.01
TSTEP(μs)	0.2	0.2
TMAX(μs)	无	无
积分方法	Gear 法	Gear 法
仿真时间(s)	16.97	230.30
积分方法	修正的梯形 Gear 法	修正的梯形 Gear 法
仿真时间(s)(PSpice)	0.3*	1.59
波纹($mV_{p\text{-}p}$)	299.10	296.90
开关电流峰值(A)	6.22	6.08
开关电流有效值(A)	3.68	3.60

* 仿真速度受限于磁盘 I/O，而不是处理器的速度。较长时间的一个仿真表明，同采用 MN6763 的 MOSFET 模型的版本相比，开关子电路版本的速度提升大约在 3.5：1 的范围。

在 SPICE 3 的情况下，所用的仿真时间稍长，但结果却精确得多，尤其对纹波电压而言。

从结果可见，应用开关子电路模型的仿真速度同采用 MOSFET 模型的仿真速度之间存在显著的差别。参数容差、仿真器选项以及 Gear 积分方法等的影响是显而易见的。最快的仿真比最慢的仿真快 13 倍。

基于这些测量数据以及其他许多仿真，提供以下推荐值作为功率开关电路瞬态仿真的起点：

推荐的瞬态仿真参数
粗糙分析
RELTOL=0.01
方法=Gear 法或修正的梯形 Gear 法
ABSTOL/VNTOL=比电路的最大电流、电压幅值小 8 个数量级
TSTEP=1/(25×开关频率)
TMAX=1/(10×开关频率)
精细分析
RELTOL=0.001(默认值)
ABSTOL/VNTOL=默认值
TSTEP=1/(100×开关频率)
[205] TMAX=1/(25×开关频率)

采用推荐的参数对每个电路进行仿真，仿真结果如下：

开关模型类别	开关子电路	MN6763 的 MOSFET 模型
仿真时间(s)	14.10	171.50
波纹(mV_{pp})	299.28	296.82
开关电流峰值(A)	6.22	6.08
开关电流有效值(A)	3.71	3.60

9.3 输出级的复杂度

加入控制电路之后，就可以得到了完整的 SEPIC 变换器模型，分析的目的，是当电路经受从 2.4A 到 1.4A，以及从 1.4A 到 2.4A 的负载跳变时，确定电路输出的瞬态响应。由于我们并不特别关注 MOSFET 的动态行为，因此使用开关子电路模型来加快仿真速度，图 9-5 所示是模型的原理图。

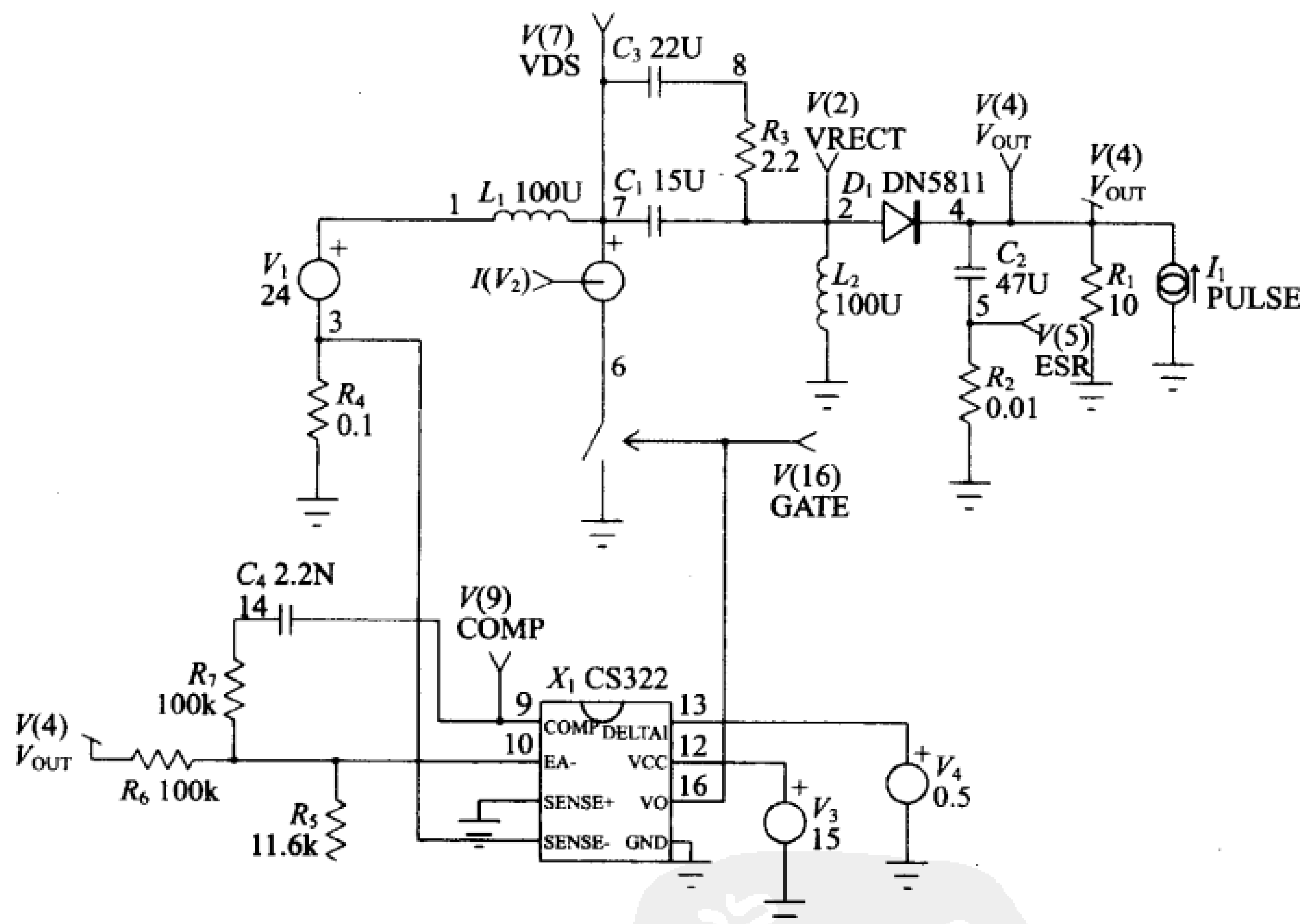


图 9-5 SEPIC 变换器的电路及网表

206

```
SEPIC:SEPIC变换器
.PROBE
.TRAN .2U 2M 1M .5U UIC
*V(4)=VOUT
*V(2)=VRECT
*V(7)=VDS
*V(5)=ESR
*V(11)=GATE
*V(9)=COMP
.PRINT TRAN V(4) V(2) V(7) I(V2)
.PRINT TRAN V(5) V(11) V(9)
L2 0 2 100U IC=2.5
C1 7 2 5U IC=24 V1 1 3 24
D1 2 4 DN5811
C2 4 5 47U IC=24
R1 4 0 10
V2 7 6
R2 5 0.01
C3 7 8 22U IC=24
R3 8 2 2.2
X1 9 10 0 3 0 11 12 13 CS322
V3 12 0 15
R4 3 0.1
V4 13 0.5
R5 10 0 11.6K
R6 4 10 100K
R7 10 14 100K
C4 14 9 2.2N
I1 0 4 PULSE 0 1 1010U 1U 1U 400U
X2 6 0 11 SWITCH
L1 1 7 100U IC=2.5
.END
```

图 9-5 （续）

对于两个版本的CS322控制器模型，一个使用详细的输出驱动器结构（全驱动器版本），另一个则使用简化的行为输出驱动器模型（行为版本），它们的瞬态阶跃负载响应结果如图9-6所示。CS322的全驱动器版本中，输出级由晶体管和二极管构成；而行为版本则主要采用简单的电压控制电压源作为输出信号的驱动器。结果总结如下：

Library(函数库)	完全模型	行为模型
仿真时间(s)	798.00	168.45
总迭代次数	174694.00	40804.00
时间点数	36133.00	12157.00
内存用量(MB)	10.52	6.77

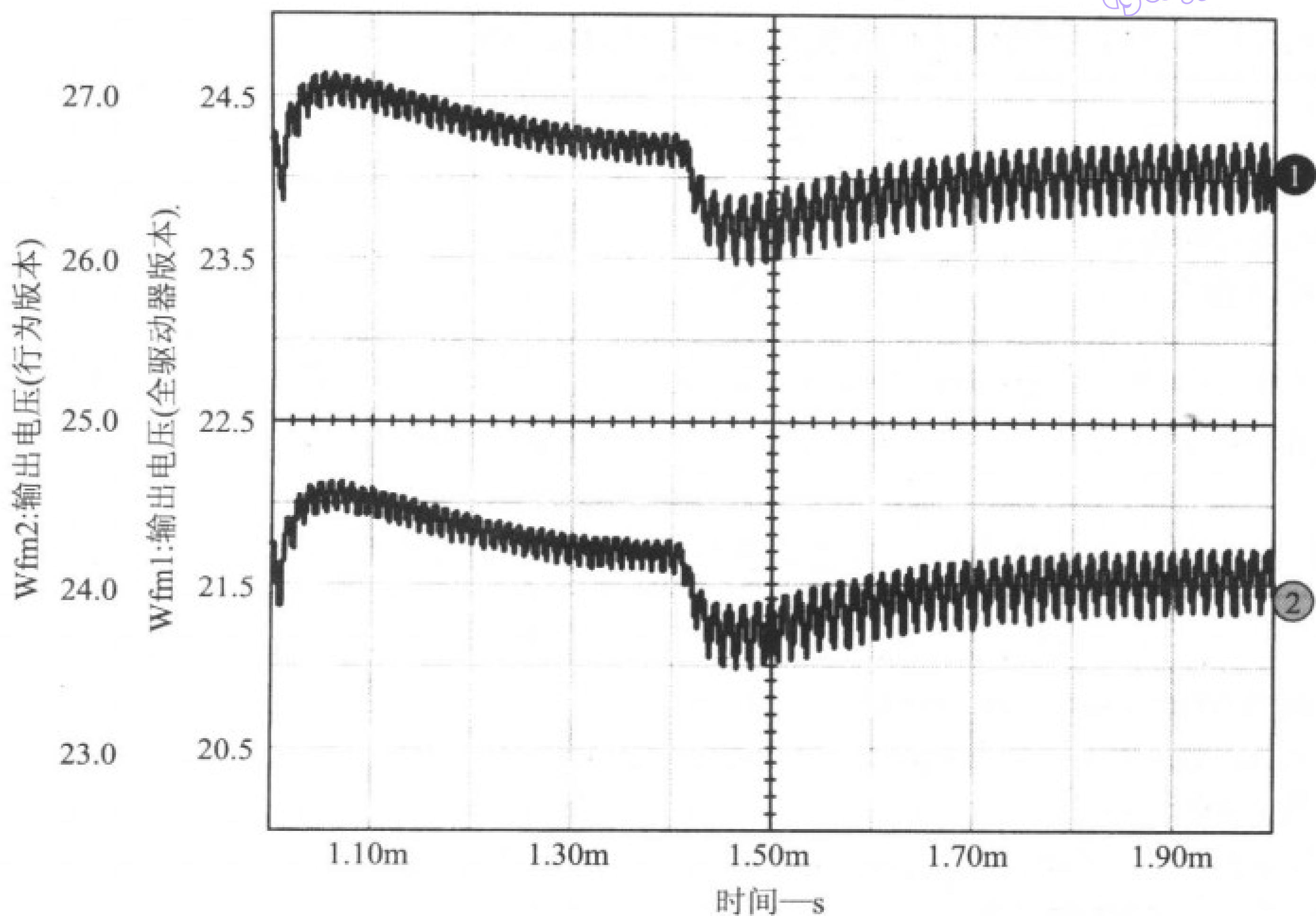


图 9-6 SEPIC 变换器的瞬态响应

从上表所列数据可见，驱动器复杂度的降低，获得了相当可观的仿真速度提升。因此，只有在对输出驱动及开关 MOSFET 的特性感兴趣的时候，才推荐使用精确的输出驱动器模型。在所有其他情况下，降低了复杂度的版本将获得显著的加速效果，而产生的精度损失却极小。

9.4 .OPTIONS

为了确定容限对仿真速度与瞬态仿真精度的影响，做了一个实验，结果既有趣又令人惊奇，由此产生了一个可以显著改进仿真速度却不会损失精度的方法。

实验中选择了几十个电路，对它们做了首次仿真，记录仿真时间和输出结果。

然后改变各种容限、保存数据的数量，以及图形的分辨率，重新进行仿真。

我们发现以下因素对仿真速度和精度的影响最大，按敏感性递减的顺序排列。需要注意的是，该表的排列基于大量的参数，因此它们对你自己的仿真的影响程度可能会有改变。

208

- ☐ 内部容限默认值
- ☐ 外部容限值
- ☐ 实时波形显示
- ☐ 保存数据的数量

下表列出了4个电路的首次仿真及最终仿真时间：

电路	UPS	SEPIC	FWD*	CS322
首次仿真时间(s)	217.50	188.60	406.10	214.53
最终仿真时间(s)	119.00	100.52	304.60	127.00
速度改进(%)	45.29	46.70	24.99	40.80

* 注意，FWD电路没有像其他电路那样显示出大的改进，这是因为，OPTIONS中的许多参数调整已经在其他电路中使用了，在FWD电路的两次仿真中调整的参数较少。

下表列出了在仿真中每个参数调整所带来的平均速度改进：

改变的参数	速度改进(%)
将TRTOL改为100(同TMAX一起使用)	25
将ABSTOL改为0.01μs，同时VNTOL改为10μs	10
不实时显示波形	5
除必要的之外，移除所有矢量的PRINT语句，并增加TSTEP值	5

最终的仿真结果几乎同首次仿真的结果相同，没有牺牲精度。

9.5　状态机模型

状态机模型是SPICE 3中新增的一个模型集，它使大块数字电路的建模变得容易、仿真变得快速。XSPICE的状态机模型采用基于C的AHDL语言编写[5,36]，集成了佐治亚工学院的公共域XSPICE扩展的SPICE仿真器可以访问这些状态机元件。209 每个状态机的行为用一个独立的ASCII文本文件进行定义，电路中可以使用的状态机数目没有限制。

本书第7章给出的正弦波ROM的例子展示了采用状态机带来的速度改进效果(同采用分立的门电路的仿真相比，速度改进了将近5倍)。

想了解更多关于状态机信息的读者，请参考推荐书目[5]。

9.6　硬件考虑

从内存与计算量的角度看，SPICE是人们能够运行的最占用计算机资源的程序之一。通常，当设计处于分析阶段时，需要进行的SPICE仿真次数简直可以用成百上千来形容，因此，任何仿真速度方面的改进，无论是来自瞬态设置、.OPTIONS设置还是计算机的性能方面，都将被乘以许多倍。如果时间就是金钱，SPICE的用户就值得去购买当时市面上最快的PC机。

较长的仿真时间、紧缩的仿真容限、更多的保存数据或者更小的时间步长都将显著增加内存的需求，因此，使用数千兆字节(GB)的 RAM 并非不合情理。

如果仿真需要的 RAM 超出了计算机的内存容量，它将自动使用硬盘上的交换空间，尽管这可以让仿真得以完成，但读写硬盘比读写 RAM 要慢很多(存在数量级的差别)。如果在仿真过程中发现硬盘处于活动状态，那就表明系统需要添加额外的 RAM 了。

210



第10章 求解的收敛性及其他仿真问题

10.1 快速解决仿真收敛性问题

如果遇到了收敛性问题，请将所用的.OPTIONS设置改为以下值：

- ABSTOL = 0.01μ(默认值 = 1p)
- VNTOL = 10μ(默认值 = 1μ)
- GMIN = 0.1n(默认值 = 1p)
- RELTOL = 0.05(默认值 = 0.001)
- ITL4 = 500(默认值 = 10)

这些设置可以解决大多数的仿真收敛性问题，除非电路描述存在错误。

10.2 反复仿真或开关仿真

开关仿真是指拥有相当大数量重复周期的仿真，如在开关电源(SMPS)仿真中看到的重复周期。开关电源(SMPS)仿真中会发生大量的丢弃时间点，存在丢弃时间点的原因在于，PSpice使用动态的变步长，并使用恒定的容限值(RELTOL，ABSTOL，VNTOL)来控制步长。每个周期内发生的事件，如功率半导体的开关，都能引起时间步长的减小，这是由于PSpice试图维持一个特定的精度，调整时间步长就是为了完成这个任务。事件处理完毕之后，时间步长又被加长，直到下一个周期，那时步长又将被减小。这个时间步长的循环，会引起大量不必要的计算，为了校正这个问题，可以退回到SPICE 2的方法，迫使仿真器采用固定的时间步长。

为了迫使时间步长为固定值，请将TRTOL值设置为25，即采用语句.OPTIONS TRTOL = 25，该参数的默认值是7。参数TRTOL控制着SPICE在时间上往前跳跃的远近，25的数值将引起PSpice试图跳跃到很远的前方。然后，要在.TRAN语句中，将TMAX(最大的容许时间步长)设置为1/10－1/100倍开关周期的数值，这个参数具有反作用，它使时间步长受到限制。两个参数一起，将有效地把仿真时间步长锁定在1/10－1/100倍开关周期的范围内，这实质上可以消除所有丢弃时间点。这些设置可使速度提升100%以上。

注意：为了核实接受的以及丢弃的时间点数，可以启用 .OPTIONS ACCT 参数，并查阅输出文件尾部的汇总数据。

如果这个方法还不能使仿真收敛，请进入下一节，将介绍更多的细节。

10.3 仿真收敛性

非线性问题(如 SPICE 的 DC 与瞬态分析)的答案，是通过迭代求解的方法获得的。例如，PSpice 先对电路的节点电压作出初始预测，然后使用电路的电导来计算网孔的电流，所得的电流再用以重新计算节点电压，这样循环又重新开始。这个过程将一直持续下去，直到所有的节点电压值落在给定的容限(误差范围)之内为止。这些容限可以利用各种 .OPTIONS 参数，如 RELTOL、VNTOL 以及 ABSTOL 等来进行改变。

如果在经过一定数目的迭代之后，节点电压没有落在给定的容限内，则 DC 分析将发出一个错误信息，如"No convergence in DC analysis"(DC 分析不收敛)，"Singular matrix"(矩阵奇异)，"GMIN stepping failed"(GMIN 步进失败)或"Source stepping failed"(源步进失败)等，然后 PSpice 将停止运行(因为 AC 分析和瞬态分析都需要一个初始的稳定工作点才能运行)。在瞬态分析中，这个迭代过程在每个时间步长中都将重复进行。如果节点电压无法稳定下来，则时间步长将被缩短，PSpice 将试图再次确定节点电压，如果时间步长的缩短已经超出了总分析时间的某个给定比例，则瞬态分析将给出出错信息"Time step too small"(时间步长太小)，分析将被终止。

收敛问题以各种形式、规模以及假象出现，但它们通常都同以下因素之一有关： 212

- ☐ 电路拓扑
- ☐ 器件建模
- ☐ 仿真器设置

DC 分析收敛失败的原因，可能是初始电压估算错误、模型断开不连续、不稳定/双稳态运行，或电路的阻抗不切实际等；瞬态分析收敛失败的原因，通常是模型不连续，电路、源或寄生参数建模不切实际等。总之，如果阻抗或阻抗的变化没有保持在合理的程度上，就将会遇到问题，如果电路的阻抗太高或者太低，就将导致收敛问题。

各种解决收敛问题的方法都可以归结为两类。有些仅仅是缝补的权宜之计，它们试图通过调整仿真器的选项来消除问题的症状；而其他的措施则确实影响到了收敛问题的真正根源。

以下技术可以用来解决大部分收敛问题。遇到收敛问题时，应当从"措施 0"开始，依次采纳各条建议，直到达成收敛为止，对建议进行排序，是要让建议可以逐个被采纳到仿真之中，并保证那些最先被采纳的建议，对收敛具有最大的好处。注意，包含在仿真选项的那些建议，可以简单地屏蔽下层电路的不稳定性。毫无疑问，你将会发现，一旦电路得到了正确建模，许多"选项"之类的补救措施就不再需要了。

10.4　总体讨论

许多功率电路的收敛性问题，可以应用.OPTIONS GMIN参数得到解决。GMIN是所有半导体结上的最小电导，这个电导用来保证矩阵具有良好的条件数，其默认值为1E-12姆欧（或西门子）。将GMIN的值设定在1n到10n之间，通常可以解决收敛问题；而将GMIN设置为大于10n的数值，则可能会引起收敛问题。

GMIN步进是PSpice和SPICE 3中一个极大提高DC分析收敛性的算法。这个算法先采用固定的最小结电导，以保证稀疏矩阵具有良好的条件数，同时在每个节点上采用一个单独的可变电导来接地，以帮助DC分析收敛（可变电导将使求解加速收敛），然后降低可变电导的数值，重新求解，最终得到的解答是在很小的电导下求得的，最后，将可变电导完全移走，以获得最终的解答。这一技术已被证明效果很好，当出现收敛问题时，PSpice自动选择该技术。这个新算法也会自动采纳增大.OPTIONS GMIN数值的措施，来解决DC分析和工作点分析中的收敛问题。

213

对于整个的AC仿真或瞬态仿真，仍可以设置另外一个.OPTIONS GMIN值来使GMIN值得到增大（放松）。

采用加大的容限时，PSpice并非总能收敛，此时最常见的问题是.OPTIONS参数使用不当，例如，将容限选项RELTOL设置为一个大于0.01的数值将引起收敛问题。

将ABSTOL设置为1μ将对电流大于几安培的电路有帮助；同样，不要过分使用这个设置，将ABSTOL设置为大于1μ的数值，其所引起的收敛性问题可能会超过其所能解决的问题。

进行了几次仿真之后，就会发现对电路来讲效果最好的选项。一般，随着电路拓扑的改进，所需要的选项也将增多，毫无疑问，你将会发现在对电路的表示（原理图）进行了调试之后，如果元件建模正确，大多数的选项是可以移除的。

若其他方法都无法成功，也几乎总可以得到一个电路，只要从零电压/零电流状态开始，就总能对其进行瞬态仿真。如果明白了这样一个事实，即仿真总是从假定所有电压和电流为零开始的，那么以上的说法就不无道理了。仿真器几乎总能够在零条件下跟踪节点，运行这种仿真往往有助于发现收敛失败的原因。

上述建议仅仅当电路构建正确的时候才成立，大部分时候，细微的错误往往成为收敛问题的原因。错误信息能够帮助你跟踪问题；而浏览网表的每一行、找寻异常点则是一个更好的技术，这可能会单调乏味，但却是清除错误的行之有效的方法。

10.5　DC收敛性的解决措施

0.　检查电路拓扑以及连接

常见错误与问题：

214

- ☐ 确保所有的电路连接是合法的，此外，要核对元件的极性。
- ☐ 检查语法错误，确保使用了正确的 SPICE 单位（例如，用 MEG 代替 M(mega)，以表示 1E6）。
- ☐ 确保在每一个节点到地之间有一条 DC 通路。
- ☐ 确保电压/电流源使用了切合实际的参数值，尤其是上升与下降时间。
- ☐ 确保受控源的增益正确，E 和 G 元件的表达式合理。如果在表达式中使用了除法，请核实不会发生被零除的情况，或者在分母中加入一个小偏移，以防止出现被零除的情况。

1. 在.OPTIONS 语句中，将 ITL1 增加到 400

【例】 .OPTIONS ITL1 = 400

这将增加 PSpice 在放弃（给出不收敛信息）之前进行 DC 迭代的次数。对于所有的电路（最复杂的电路除外），进一步增大 ITL1 将不会对收敛有特别的帮助。

2. 加入 .NODESETs 语句

【例】 .NODESET $V(6)$ = 0

在输出文件中检视节点电压/支路电流。即使电路不收敛，PSpice 也会产生一个输出文件。给具有不切实际数值的顶层电路节点（而不是子电路节点）添加 .NODESET 值，不必为每个节点进行节点值设置。如果对恰当的 DC 电压是多少没有好的估计，可以将 .NODESET 的值设置为 0。需要提醒的是，不精确的 .NODESET 值可能产生不需要的结果。

3. 添加电阻器，使用 OFF 关键字

【例】 *D*1 1 2 DMOD OFF
RD1 1 2 100MEG

为了仿真泄漏电阻，在二极管两端跨接电阻器。在 MOSFET 的漏—源连接之间跨接电阻器，以仿真实际的沟道阻抗，可使阻抗合理，既不是太高，也不会太小。给晶体管添加欧姆电阻（RC，RB，RE），利用 .OPTIONS 语句，将 GMIN 降低一个数量级。

其次，也可以给可能引起收敛问题的半导体器件（特别是二极管）添加 OFF 关键字。OFF 关键字告诉 PSpice 在求解运行点时先将相应器件关断，然后再开通相应器件，并将前面求得的工作点用作起始条件，以计算最终的工作点。

4. 采用 PULSE 语句来开通 DC 电源

【例】 VCC 1 0 15 DC
改为 VCC 1 0 PULSE 0 15

215

这使得用户可以选择性地开通特定的电源。有时称这种方法为"伪瞬态"启动方法应该在 PULSE 语句中采用合理的上升时间来模仿实际的开通过程。

例如,

V1 1 0 PULSE 0 5 0 1U

将产生一个 5V 的电源,导通时间为 1μs。"5"之后的第一个值(此处为 0)是开通延迟,它用于在施加电源之前让电路稳定。

5. 在 .TRAN 语句中添加 UIC(使用初始条件)关键词

【例】 .TRAN .1N 100N UIC

在 .TRAN 语句中插入 UIC 关键字,UIC 将导致 PSpice 完全绕过 DC 分析。应该添加可用的 .IC 和 IC(初始条件)语句,来为瞬态分析的初始阶段提供帮助。在设置初始条件时要小心,因为设置不当可能导致收敛困难。

AC 分析注意:措施 4 和措施 5 只能作为最终手段来用,因为它们无法为电路产生合法的 DC 工作点(所有的电源可能都没有开通,电路可能也没有恰当的偏置)。因此,如果想要进行 AC 分析,就不能采用措施 4 和措施 5,因为 AC 分析之前必须进行合法的工作点求解。然而,如果目的是进行瞬态分析的话,那么措施 4 和措施 5 可能对你有帮助,它们有可能揭开损害 DC 分析的一些隐藏的问题。

10.6　瞬态收敛性的解决措施

0. 检查电路拓扑及连接

这一条同 DC 分析中的第"0"条相同。

1. 在 .OPTIONS 语句中设置 RELTOL = 0.01 或 0.005

【例】 .OPTIONS RELTOL = 0.01

对于大部分仿真,都鼓励采用这个选项,因为降低 RELTOL 可以使仿真速度提高 10%～50%,这通常只会引起微小的精度损失。推荐在初始仿真时将 RELTOL 设置为 0.01,这很有用,最后,在按照自己喜欢的方式仿真时,及在需要更为精确的仿真结果时,再将 RELTOL 设置回其默认值 0.001。

2. 在 .OPTIONS 语句中,设置 ITL4 = 500

216

【例】 .OPTIONS ITL4 = 500

这将增加 SPICE 在每个时间点放弃(给出收敛失败信息)之前所尝试的瞬态迭代次数。取值大于 500 甚至 1000 通常不会有助于收敛。

3. 在电流 / 电压水平容许的情况下，降低 ABSTOL/VNTOL 的精度

【例】 .OPTION ABSTOL = 1N VNTOL = 1M

ABSTOL 和 VNTOL 的值应该设置为比最大电压、最大电流水平低大约 8 个数量级。默认情况下，ABSTOL = 1p，VNTOL = 1μ，这些值通常是与 IC 设计相关联的。

4. 对电路进行实际建模，添加寄生器件，尤其是杂散电容、结电容

思路是要使任何强非线性、不连续性得到平滑，这可以通过在各节点上添加电容，并确保所有半导体结拥有结电容来实现。其他技巧还有：

- ☐ 在二极管两端并接 RC 缓冲电路。
- ☐ 在所有半导体结上添加电容（如果没有特别给定，则二极管用 3pF，BJT 用 5pF）。
- ☐ 给电路和元件添加切合实际的寄生器件。
- ☐ 观察实时波形显示，在仿真异常中断的位置上，查找波形发生垂直转换（上升或下降）的节点，这些就是出现问题应该查找的关键节点。
- ☐ 如果器件的 .MODEL 定义没能反映该器件的行为，请使用子电路表示，这一点对于 RF BJT 以及功率 MOSFET 之类的 RF 器件和功率器件尤其重要。许多模型供应商在描述器件的行为时，往往削足适履，硬套 SPICE 的 .MODEL 语句，这无疑是供应商舍弃质量、追求数量的标志。频率在 200MHz 以上，由于封装寄生效应的影响，原始的 1 级或 3 级 .MODEL 语句不能用于大多数器件的建模。.MODEL 语句更不能用作大多数功率器件的建模，因为这类器件的非线性行为十分严重。尤其，如果供应商采用 .MODEL 语句对功率 MOSFET 建模，请丢弃这种模型，在瞬态仿真中，这种模型几乎没有用处。

5. 降低 PULSE 源的上升/下降时间

【例】 VCC 1 0 PULSE 0 1 000

改为：VCC 1 0 PULSE 0 1 0 1U 1U

这里同样试图在对强非线性进行平滑处理，脉冲时间应该采用切合实际的数值，而不应该用理想值。如果不给定上升或下降时间，或给定了 0 值，那么上升和下降时间将被设置为在 .TRAN 语句中给定的 TSTEP 值。

217

6. 在 .TRAN 行中添加 UIC（使用初始条件）关键字

【例】 .TRAN .1N 100N UIC

如果在启动瞬态分析时遇到麻烦，而原因是 DC 工作点没能计算，请在 .TRAN 语句中插入 UIC 关键字，跳过初始瞬态求解，UIC 将使 PSpice 完全绕过 DC 分析。应该加入可用的 .IC 和 IC（初始条件）语句，来给瞬态分析的初始阶段提供帮助。设置初始条件时要小心，因为设置不当可能导致收敛困难。

7. 如果仿真器支持，请将积分方法改为 Gear 积分法

【例】 .OPTIONS METHOD = GEAR

这个选项导致 SPICE 3 采用 Gear 积分来求解瞬态方程，而不是采用默认的梯形积分法或修正的梯形积分法。Gear 积分法应该同降低 RELTOL 值的措施一起使用，这将产生更为稳定的数值解；梯形积分法倾向于产生较不稳定的解，其中可能存在伪振荡现象。在功率电路仿真中，由于常要遇到高频振铃及很长的仿真周期，因此 Gear 积分法往往更容易获得较好的结果。

10.7　建模技巧

器件建模是电路仿真过程中最艰难的步骤之一，它不仅要求对器件的物理及电特性有深入了解，还要求拥有丰富的特定电路的应用知识。但器件的建模问题决不是不能解决的，利用器件的数据表信息以及快速计算，可以给器件建立一个不错的初步模型，这样一来，设计者将拥有精确的器件模型，应用于很多领域。

数据表信息通常是十分保守的，但它却为器件提供了一个良好的初步模型。为了获得电路建模的最佳结果，请遵从这一原则："使用尽可能简单的模型"。总之，SPICE 元件模型所拥有的默认值可以产生合理的一阶精度结果。下面是一些有用的窍门：218

- □不要使模型比实际需要的更复杂，哪怕一点也不行，过度复杂的模型只会使它自己运行更慢，增加出错的可能性。
- □记住：建模是一种妥协。
- □不要害怕将电路分开对各部分甚至各模型进行单独测试，尤其对非自己创建的东西。
- □创建可以独立运行和跟踪调试的子电路。仿真就像坐在板凳上做实验，如果整个电路的仿真失败，应该将它分开成几个部分，采用简单的测试电路来对每个部件或部分的运行进行验证。
- □在创建模型的时候，标注你的模型。如果不常用一个模型，可能会忘记如何使用它。
- □在使用由硬件供应商创建的模型时，一定要小心，许多模型对能够使用的工作点范围存在限制。
- □半导体的模型总应包括结电容以及渡越时间（AC 电荷存储时间）参数。
- □如果一个大尺寸器件的 .MODEL 定义无法反映其行为，请使用子电路表示。
- □对功率器件使用行为模型时要小心，许多模型没有经过全面测试，它可以在一个工作点运行，但在其他工作点上却可能产生很不精确的结果。
- 219 □**最后，最重要的是要知道自己在做什么！**

推荐书目

1. Meares, L. G. ; Hymowitz C. E. *Simulating With Spice*, Intusoft, San Pedro, CA, 1988.

2. Muller, K. H. *A SPICE Cookbook*, Intusoft, San Pedro, CA, 1990.

3. Meares, L. G. ; Hymowitz C. E. *Spice Applications Handbook*, Intusoft, San Pedro,CA, 1990.

4. Intusoft Newsletters, various dates from 1986 to present.

5. *PSpice A/D Reference Guide*, product version 10. 0, June 2003.

6. Quarles, T. L. *Analysis of Performance and Convergence Issues for Circuit Simulation*, ERL Memo M89/42, University of California, Berkeley, CA, Apr. 1989.

7. *Berkeley SPICE Version 2G User's Guide*, Aug. 1981.

8. Berwick, J. SPICE simulation aids power factor corrector design, *Power Conversion & Intelligent Motion*, Feb. 1994, **20**(2), pp. 19—20,22,24—26.

9. Ben-Yaakov, S. The unified switched inductor model, *Proceedings of the 17th Convention of Electrical and Electronics Engineers in Israel*, IEEE, New York, 1991, pp. 320—323.

10. Middlebrook, R. D. , Power electronics: topologies, modeling, and measurement, IEEE International Symposium on Circuits and Systems, vol. 1, IEEE, New York, Apr. 27—29, 1981, pp. 230—238.

11. Hymowitz, C. E. Intusoft modeling corner: a SPICE generic model for IGBTs, *Intusoft Newsletter*, June 1992.

12. Petrie, A. F. ; Hymowitz, C. E. A SPICE model for IGBTs, Proceedings of the Applied Power Electronics Conference (APEC), 1995, pp. 147—152.

13. Kawaguchi, Y. ; Terazaki, Y. ; Nakagawa, A. Subcircuit SPICE modeling of a lateral IGBT for high voltage power IC design, IEEE International Symposium on Power Semiconductor Devices and ICs (ISPSD), 1995, pp. 346—349.

14. Shen, Z. ; Chow, T. P. Modeling and characterization of the insulated gate bipolar transistor (IGBT) for SPICE simulation, *Devices and ICs: Proceedings of the In-*

ternational Symposium on Power Semiconductor Devices and ICs, IEEE Service Center, Piscataway, NJ, 1993, pp. 165—170.

15. Dutta, R.; Tsay, C.; Rothwarf, A.; Fischl, R. Physical and circuit level approach for modeling turn-off characteristics of GTOs, *IEEE Transactions on Power Electronics*, Nov. 1994, **9**(6), 560—566.
16. Hamill, D. C. *Gyrator-Capacitor Modeling: A Better Way of Understanding Magnetic Components*, IEEE Service Center, Piscataway, NJ, 1994, pp. 326—332.
17. Chen, J. E.; Rodriguez, F. D. Spice modeling of a resolver-to-digital converter for closed loop simulations of brushless DC motors, Proceedings of the Intersociety Energy Conversion Engineering Conference, Proceedings of the 26th Intersociety Energy Conversion Engineering Conference (IECEC '91), Boston, Massachusetts, 1991, pp. 224—229.
18. Shenai, K. A circuit simulation model for high-frequency power MOSFETs, *IEEE Transactions on Power Electronics*, July 1991, **6**(3), 539—547.
19. Chandra, H. N.; Thottuvelil, V. J. *Modeling and Analysis of Computer Power Systems*, IEEE Service Center, Piscataway, NJ, 1989, pp. 144—151.
20. Liffring, M. E.; Spier, R. J. Simulating discrete semiconductors with differing junction temperatures on SPICE, *Proceedings of the Intersociety Energy Conversion Engineering Conference*, Washington, DC, Aug. 6—11, 1989, vol. 3, pp. 457—461.
21. Filseth, E.; Jachowski, M. Spice extensions dynamically model thermal properties, *EDN*, Apr. 1988, **33**(8), 169—180.
22. Amin, A. M. A.; Steelman, J. E.; Ranade, S. *Adaptive Harmonic Cancellation: Spice Model and Results*, IEEE Service Center, Piscataway, NJ, 1986.
23. Huliehel, F.; Ben-Yaakov, S. Low frequency sampled data models of switched mode DC-DC converters, *IEEE Transactions on Power Electronics*, 1991, **6**, 55—61.
24. Ben-Yaakov, S. A unified approach to teaching feedback in electronic circuit courses, *IEEE Transactions on Education*, 1991, **34**, 310—316.
25. Tsafrin, H.; Ben-Yaakov, S. The dynamic response of PWM DC-DC converters with input filters, IEEE Applied Power Electronics Conference (APEC), Boston, 1992, pp. 764—771.
26. Monteith, D. Using SPICE2 in computer-Aided Design of Energy Conversion Elec-

tronics, 21st Intersociety Energy Conversion Engineering Conference, San Diego, CA, 25—29 Aug. 1986.

27. Severns, R. ; Bloom, G. *Modern DC-to-DC Switchmode Power Converter Circuits*, Van Nostrand Reinhold, New York, 1985.
28. Griffin, R. Unified power converter models for continuous and discontinuous conduction mode, 20th Annual IEEE Power Electronics Specialists Conference, Milwaukee, WI, June 26—29, 1989, Record vol. 2 (A90-36901 15-33), Institute of Electrical and Electronics Engineers, New York, 1989, pp. 853—860.
29. Keller, R. Closed-loop testing and computer analysis aid design of control systems, *Electronic Design*, 22 Nov. 1978, pp. 132—138.
30. Lauritzen, P. ; Yee H. SPICE models for power MOSFETS: an update, Proceedings of the Third Annual IEEE Meeting, APEC'88, New Orleans, LA, Feb. 1—5, 1988, pp. 281—289.
31. Cordonnier, C. SPICE Model for TMOS Power MOSFETs, Motorola Application, Note AN1043, 1989.
32. Ridley, R. B. ; Lee, F. C. Practical nonlinear design optimization tool for power converter components, Power Electronics Specialists Conference (PESC), Blacksburg, VA, June 21—26, 1987, pp. 314—323.
33. Yang, P. Simulation and modeling, *IEEE Circuit and Devices Magazine*, Sept. 1991, pp. 9—37.
34. Choudhury, U. Sensitivity Analysis in SPICE 3, Master's Thesis, University of California, Berkeley, Dec. 1988.
35. Cox, F. ; Kuhn, W. ; Murray, J. ; Tynor, S. Code level modeling in XSPICE, Proceedings of the 1992 International Symposium on Circuits and Systems (ISCAS'92), San Diego, May 10—13, 1992, vol. 2, pp. 871—874.

1. 平均法/状态空间法建模和仿真

36. Bass, R. M. ; Heck, B. S. ; Khan, R. A. Average modeling of current-mode controlled converters: instability predictions, *International Journal of Electronics*, Nov. 1994, **77**(5), 613—628.
37. Vorperian, V. Simplified analysis of PWM converters using model of PWM switch. II. Discontinuous conduction mode, *IEEE Transactions on Aerospace and Electronic Systems*, May 1990, **26**(3), 497—505.

38. Cheng, R.-J.; Hu, Z.-H. A new average model of switching converters, *1988 IEEE International Symposium on Circuits and Systems*, 7—9 June 1988, vol. 2, IEEE, New York, pp. 1147—50.

39. Rim, C. T.; Joung, G. B.; Cho, G. H. A practical switch based state-space modeling of DC-DC converters, Proceedings of TENCON 87: 1987 IEEE Region 10 Conference "Computers and Communications Technology Toward 2000", vol. 3, IEEE, New York, 1987, pp. 1006—1010.

40. Olivier, E.; Rognon, J. P.; Perret, R. Application of the average circuit method to the modeling of AC to DC converters, IEEE Conference Proceedings, New York, 1985, pp. 1281—1287.

41. Polivka, W. M.; Chetty, P. R. K.; Middlebrook, R. D. State space average modeling of converters with parasitics and storage time modulation, *IEEE Power Electronics Specialists Conference*, 16—20 *June 1980*, IEEE, New York, pp. 119—143.

42. Ben-Yaakov, S.; Rahav, G. Average modeling and simulation of series-parallel resonant converters by SPICE compatible behavioral dependent sources, IEEE, New York, 1996. pp. 116—120.

43. Kang, Y.; Lavers, J. D. Automatic generation of SPICE-compatible behavior models for computer simulation of DC-DC converters, IEEE Workshop on Computers in Power Electronics 1994, IEEE, Piscataway, NJ, pp. 73—78.

44. Lee, Y.-S.; Cheng, D. K. W.; Wong, S. C. A new approach to the modeling of converters for SPICE simulation, *IEEE Transactions on Power Electronics*, Oct. 1992, **7**(4), 741—753.

45. Moussa, W. M.; Morris, J. E. Comparison between state space averaging and PWM switch for switch mode power supply analysis, 1990, pp. 15—21.

46. Monteith, D. O., Jr.; Salcedo, D. Modeling feedforward PWM circuits using the nonlinear function, *10th International Solid-State Power Electronics Conference*, Power Concepts, Ventura, CA, 1983.

47. Ben-Yaakov, S. SPICE simulation of PWM DC-DC converter systems: voltage feedback, continuous inductor conduction mode, *IEE Electronics Letters*, Aug. 1989, **25**(16), 1061—1063.

48. Ben-Yaakov, S.; Edry, D.; Amran, Y.; Shimony, O. SPICE simulation of quasiresonant zero-current-switching DC-DC converters, *IEE Electronics Letters*, June 1990, **26**(13), 847—849.

49. Ben-Yaakov, S.; Rot, Y.; Avirav, Y.; Cohen Z.-A. Electronic circuit simulation in engineering education: theoretical considerations and practical implementation, *EC Newsletters*, 1990, **2**(2), 7—14.

50. Ben-Yaakov, S. SPICE simulation of quasi-resonant zero-current-switching DC-DC converters, *IEEE Electronics Letters*, 1990, **26**, 847—848.

51. Kimhi, D.; Ben-Yaakov, S. A SPICE model for current mode PWM converters operating under continuous inductor current conditions, *IEEE Transactions on Power Electronics*, 1991, **6**(2), 281—286.

52. Amran, Y.; Huliehel, F.; Ben-Yaakov, S. A unified SPICE compatible average model of PWM converters, *IEEE Transactions on Power Electronics*, Oct. 1991, **6**(4).

53. Ben-Yaakov, S.; Gaaton, Z. Unified SPICE compatible model of current feedback in switch mode converters, *IEEE Electronics Letters*, 1992, **77**(5), 1356—1357.

54. Ben-Yaakov, S. Modeling the switch of PWM converters, *IEEE Transactions on Aerospace and Electronic Systems*, 1992, **28**(3), 923—925.

55. Ben-Yaakov, S.; Vardy, D.; Gaaton, Z. A unified model of current feedback in switchmode converters, International Symposium of Circuits and Systems (ISCAS), San Diego, 1992.

56. Edry, D.; Hadar, M.; Ben-Yaakov, S. A SPICE compatible model of tapped-inductor PWM converters, IEEE Applied Power Electronics Conference (APEC), Orlando, 1994.

57. Ben-Yaakov, S. Average modeling of PWM converters by direct implementation of behavioral relationships, IEEE Applied Power Electronics Conference (APEC), San Diego, 1993, pp. 510—516.

58. Edry, D.; Ben-Yaakov, S. Dynamics of the capacitive-loaded push-pull parallelresonant converter: investigation by a SPICE compatible average model, IEEE Applied Power Electronics Conference (APEC), Orlando, 1994, pp. 1035—1041.

59. Ben-Yaakov, S.; Adar (Edry), D. Average models as tools for studying the dynamics of switch mode DC-DC converters, IEEE Power Electronics Specialists Conference (PESC), Taipei, 1994, pp. 1218—1225.

60. Middlebrook, R.; Cuk, S. A general unified approach to modeling switching-converter power stages, IEEE Power Electronics Specialists Conference (PESC) record, 1976, pp. 18—34.

61. Middlebrook, R.; Cuk, S. A general unified approach to modeling switching DC-to-DC converters in discontinuous conduction mode, IEEE Power Electronics Specialists Conference (PESC) record, 1980, pp. 36—57.

62. Bello, V. Computer aided analysis of switching regulators using SPICE2, IEEE Power Electronics Specialists Conference (PESC) record, 1980, pp. 3—11.

63. Bello, V. Computer program adds SPICE to switching-regulator analysis, *Electronic Design*, 5 March 1981, pp. 89—95.

64. Bello, V. Using the SPICE2 CAD package for easy simulation of switching regulators in both continuous and discontinuous conduction modes, Proceedings of the 8th National Solid-State Power Conversion Conference (Powercon 8), Dallas, TX, Apr. 1981, pp. H3.1—H3.14.

65. Bello, V. Using the SPICE2 CAD package to simulate and design the current mode converter, Proceedings of the 11th National Solid-State Power Conversion Conference (Powercon 11), Dallas, TX, Apr. 1984.

66. Meares, L. New simulation techniques using SPICE, IEEE Applied Power Electronics Conference (APEC), New Orleans, Apr. 1986, pp. 198—205.

67. Chen, J.; Rodriquez, R. Duo-mode non-linear state space averaged SPICE model of a current mode buck converter, IEEE Applied Power Electronics Conference (APEC), New Orleans, 1988, pp. 53—58.

68. Thottuvelil, J., et al. Linear averaged and sampled data models for large signal control of high power factor AC-DC converters, IEEE Power Electronics Specialists Conference (PESC), San Antonio, June 1990, pp. 372—381.

69. Meares, L. Modeling pulse width modulators, *Intusoft Newsletter*, Aug. 1990, pp. 2—9.

70. Vorperian, V. Simplify your PWM converter analysis using the model of the PWM switch, *VPEC Current*, Fall 1988, **3**(2), 8—13.

71. Vorperian V. Simplified analysis of PWM converters using the model of the PWM switch, parts I and II, *Transactions on Aerospace and Electronic Systems*, May 1990, **26**(3), 490—505.

72. Vorperian, V. Simplify PWM converter analysis using a PWM switch model, *Power Conversion International Magazine*, March 1990, pp. 8—16.

73. Ridley, R. New simulation techniques for PWM converters, Proceedings of the Applied Power Electronics Conference (APEC), San Diego, 1993, pp. 517—523.

2. 电磁设计与建模

74. Meares, L. G.; Hymowitz, C. E.; Martinelli, R. *Magnetics Designer User's Guide*, Intusoft, San Pedro, CA, 1996.

75. Martinelli, R. Designing high frequency transformers using computer aided techniques, *Powertechnics Magazine*, Jan. 1988.

76. Meares, L.; Hymowitz, C. E. Improved Spice model simulates transformers physical processes, *EDN*, 19 Aug. 1993.

77. Watson, J. K. *Applications of Magnetism*, John Wiley and Sons, New York, 1980.

78. Members of the Staff of the Department of Electrical Engineering Massachusetts Institute of Technology, *Magnetic Circuits and Transformers*, John Wiley and Sons, New York, 1947.

79. Cherry, E. C. The duality between interlinked electric and magnetic circuits and the formation of transformer equivalent circuits, *Proceedings of the Physical Society*, 1949, **62B**, 101—111.

80. Peters; Maka. An analytical procedure for determining equivalent circuits of static electromagnetic devices, *IEEE Transactions on Industry and General Applications*, 1966, **2**(6), 456—460.

81. Duaharjre, A.; Middlebrook, R. D. Modeling and estimation of leakage phenomena in magnetic circuits, Proceedings of the IEEE Power Electronics Specialists Conference (PESC), Baveno, Italy, 1986, pp. 213—226.

82. Starr, F. M. Equivalent circuits-I, *Transactions of the AIEE*, June 1932, **51**, 287—298.

83. El-Hamamsy, S. A.; Chang, E. Magnetics modeling for computer-aided design of power electronics circuits, Proceedings of the IEEE Power Electronics Specialists Conference (PESC), Savannah, GA, 1989, pp. 635—645.

84. Hamill, D. Lumped equivalent circuits of magnetic components: the gyratorcapacitor approach, *IEEE Transactions on Power Electronics*, Apr. 1993, **8**(2), 97—103.

85. Hamill, D. Gyrator-capacitor modeling: a better way of understanding magnetic understanding magnetic components, IEEE Applied Power Electronics Conference (APEC) proceedings, 1994, pp. 326—332, 0-7803-1456-5/94.

86. Urling, A. M.; Niemela, V. A.; Skutt, G. R.; Wilson, T. G. Characterizing high-

frequency effects in transformer windings-a guide to several significant articles, IEEE Power Electronics Specialists Conference (PESC) record, June 1989, pp. 373—385.

87. Dowell, P. L. Effects of eddy currents in transformer windings, *Proceedings of IEEE*, Aug. 1966, **113**(8), 1387—1394.

88. Venkatraman, P. S. Winding eddy current losses in switch mode power transformers due to rectangular wave currents, Proceedings of the 11th National Solid-State Power Conversion Conference (Powercon 11), Dallas, TX, 1984, pp. A1. 1—A1. 11.

89. Severns, R. P. A simple, general method for calculating HF winding losses for arbitrary current waveforms, Proceedings of the High Frequency Power Converter Conference (HFPC), Toronto, 1991.

90. Owen, H. A., Jr.; Niemela, V. A.; Wilson, T. G. Enhanced cross-coupled-secondaries model for multiwinding transformers, Proceedings of the IEEE Power Electronics Specialists Conference (PESC), San Antonio, TX, 1992, pp. 1269—1276.

91. Niemela, V. A.; Owen, H. A., Jr.; Wilson, T. G. Frequency-independent-element cross-coupled-secondaries model for multiwinding transformers, Proceedings of the IEEE Power Electronics Specialists Conference (PESC), San Antonio, TX, 1992, pp. 1262—1268.

92. Collins, J. An accurate method for modeling transformer winding capacitances, IEEE Industrial Electronics Conference (IECON) Proceedings, vol. 2, Asilomar, CA, Nov. 1990, pp. 1094—1099.

93. Carsten, B. High frequency conductor losses in switchmode magnetics, Proceedings of the High Frequency Power Converter Conference (HFPC), Virgnia Beach, VA, May 1986, pp. 155—176.

94. Ferreira, J. Improved analytical modeling of conductive losses in magnetic components, *IEEE Transaction on Power Electronics*, 1994, **9**(4), 127—131.

95. El-Hamamsy, S.-A.; Chang, E. I. Magnetics modeling for computer-aided design of power electronics circuits, IEEE Service Center, Piscataway, NJ, 1989, pp. 635—645.

96. Edry, D.; Ben-Yaakov. A SPICE compatible model of Magamp post regulator, IEEE Applied Power Electronics Conference (APEC), Boston, 1992, pp. 793—800.

97. Thottuvelil, J. Using SPICE to model the dynamic behavior of DC-to-DC converters

employing magnetic amplifiers, IEEE Applied Power Electronics Conference (APEC), 1990.

98. MacLean, D. The SPICE simulation of a piecewise-linear electrical model of a saturating magnetic device with hysteresis, *Proceedings of the Twenty-second Intersociety Energy Conversion Engineering Conference, Philadelphia, Aug. 10 — 14, 1987*, vol. 2 (A88 - 11776 02 - 20), New York, American Institute of Aeronautics and Astronautics, 1987, pp. 640—645.

99. Takach, M. ; Lauritzen, P. Survey of magnetic core models, Proceedings of the Applied Power Electronics Conference (APEC), 1995, pp. 560—566.

100. Hymowitz, C. Simulating nonlinear magnetics, *Intusoft Newsletter*, June 1995.

101. Dixon, L. An Electrical Circuit Model for Magnetic Cores, Unitrode Corp. , Oct. 1994.

102. Middlebrook, R. D. ; Cuk, S. Transformer modeling and design for leakage control, *Advances in Switched-Mode Power Conversion*, vol. 1, TESLAco, Irvine, CA, p. 68.

103. Basso, C. P. *Switch-Mode Power Supply SPICE Cookbook*, 1st ed. , McGraw-Hill, New York, 2001.

104. Christiansen, D. ; Jurgen, R. K. ; Fink, D. G. *Electronics Engineers' Handbook*, McGraw-Hill, 4th ed. , 1996.



索　　引

索引中的页码为英文原书页码，与本书中页边标注的页码一致。

A

B

C

D

E

N

R

S

T

U

V

W

X



Switchmode Power Supply Simulation with PSpice and SPICE 3

开关电源仿真

PSpice和SPICE 3应用

开关电源仿真经典之作！

今天，仿真已经成为电路设计中一个不可或缺的重要环节。本书完整阐述了开关电源仿真的建模基础及利用SPICE软件进行仿真的方法，详尽介绍了功率因数校正器的建模、磁性器件的仿真、同步整流器的设计以及如何解决收敛性问题和如何改善仿真性能。本书将使开关电源设计事半功倍，其实用程度是其他电源仿真书籍所无法比拟的！

本书特色

- 教授读者如何为各种器件建立（及选择）精确的、快速的仿真模型
- 提供了大量的仿真心得体会和可行的操作步骤，教授读者在遇到各种仿真问题时，如何由简到繁、按部就班地进行处理，并最终解决问题
- 提供了许多来自实际工程的仿真实例

Steven M. Sandler 世界级电源建模与仿真专家。美国专利“磁调制器”（No.4541039，1985年9月）的拥有人，SPICE与PSpice建模技术的领导厂商AEi Systems公司创始人。拥有30余年开关电源设计与仿真经验，曾领导设计了一系列航天和军用项目，是摩托罗拉大学电源设计课程的创立者。

尹华杰 华南理工大学电气工程系副教授。华中理工大学电气工程系博士（1994年），美国伊利诺伊大学电磁计算中心访问学者（1999年~2000年）。主要从事工程电磁场数值计算、电气传动控制及电力电子等方向的研究与教学工作；曾主持国家自然科学基金、广东省自然科学基金等多个纵向与横向研究课题，现为国家自然科学基金电工学科的评审专家。

McGraw Hill Education

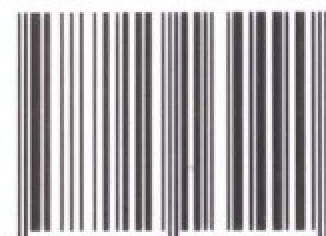
www.mheducation.com

本书相关信息请访问：图灵网站 http://www.turingbook.com
读者/作者热线：(010) 88593802
反馈/投稿/推荐信箱：contact@turingbook.com

分类建议 电子电气／开关电源

人民邮电出版社网址 www.ptpress.com.cn

ISBN 978-7-115-16449-0



ISBN 978-7-115-16449-0/TM

定价：45.00 元